



带触控功能的穿戴式外设集成 Flash 单片机

BS45F5830/BS45F5831
BS45F5832/BS45F5833

版本 : V1.10 日期 : 2019-11-13

www.holtek.com

目录

特性	6
CPU 特性	6
周边特性	6
概述	7
方框图	7
选型表	8
引脚图	8
引脚说明	9
极限参数	11
直流电气特性	11
工作电压特性	11
待机电流特性	11
工作电流特性	12
交流电气特性	13
内部高速振荡器 – HIRC – 频率精确度	13
内部低速振荡器电气特性 – LIRC	13
工作频率特性曲线	14
系统上电时间电气特性	14
输入 / 输出电气特性	15
输入 / 输出 (非多电源引脚) 直流特性	15
输入 / 输出 (多电源引脚) 直流特性	16
存储器电气特性	17
LVR/LVD 电气特性	17
A/D 转换器电气特性	18
内部参考电压电气特性	18
PGA 电气特性	18
LDO 电气特性	19
线性电池充电器电气特性	20
上电复位电气特性	21
系统结构	21
时序和流水线结构	21
程序计数器	22
堆栈	23
算术逻辑单元 – ALU	23
Flash 程序存储器	24
结构	24
特殊向量	24
查表	24
查表范例	25

在线烧录 – ICP	26
片上调试 – OCDS	26
数据存储器	27
结构	27
通用数据存储器	27
特殊功能数据存储器	27
特殊功能寄存器	29
间接寻址寄存器 – IAR0, IAR1	29
存储器指针 – MP0, MP1	29
存储区指针 – BP	29
累加器 – ACC	30
程序计数器低字节寄存器 – PCL	30
表格寄存器 – TBLP, TBHP, TBLH	30
状态寄存器 – STATUS	30
EEPROM 数据存储器	32
EEPROM 数据存储器结构	32
EEPROM 寄存器	32
从 EEPROM 中读取数据	33
写数据到 EEPROM	33
写保护	34
EEPROM 中断	34
编程注意事项	34
振荡器	35
振荡器概述	35
系统时钟配置	35
内部高速 RC 振荡器 – HIRC	36
内部 32kHz 振荡器 – LIRC	36
工作模式和系统时钟	36
系统时钟	36
系统工作模式	37
控制寄存器	38
工作模式切换	40
待机电流注意事项	43
唤醒	43
看门狗定时器	44
看门狗定时器时钟源	44
看门狗定时器控制寄存器	44
看门狗定时器操作	45
复位和初始化	46
复位功能	46
复位初始条件	49
输入 / 输出端口	52
上拉电阻	52
PA 口唤醒	53

输入 / 输出端口控制寄存器	53
输入 / 输出端口源电流选择	54
输入 / 输出端口电源控制	54
引脚共用功能	55
输入 / 输出引脚结构	57
编程注意事项	58
定时器模块 – TM	58
简介	58
TM 操作	59
TM 时钟源	59
TM 中断	59
TM 外部引脚	59
编程注意事项	60
简易型 TM – CTM	61
简易型 TM 操作	61
简易型 TM 寄存器介绍	61
简易型 TM 工作模式	65
标准型 TM – STM	71
标准型 TM 操作	71
标准型 TM 寄存器介绍	71
标准型 TM 工作模式	75
触控按键功能	85
触控按键结构	85
触控按键寄存器定义	85
触控按键操作	94
触控按键中断	103
编程注意事项	103
电压稳压器 – LDO	104
A/D 转换器	105
A/D 转换器简介	105
A/D 转换寄存器介绍	106
A/D 转换器参考电压	109
A/D 转换器输入信号	109
A/D 转换器操作	110
A/D 转换率及时序图	111
A/D 转换步骤概述	111
编程注意事项	112
A/D 转换功能	112
A/D 转换应用范例	113
线性电池充电器	115
线性电池充电器控制寄存器	115
功能描述	116

I²C 接口	117
I ² C 接口操作	117
I ² C 寄存器	119
I ² C 总线通信	121
I ² C 总线起始信号	122
I ² C 从机地址	122
I ² C 总线读 / 写信号	122
I ² C 总线从机地址确认信号	123
I ² C 总线数据和确认信号	123
I ² C 超时控制	124
低电压检测 – LVD	126
LVD 寄存器	126
LVD 操作	126
中断	127
中断寄存器	127
中断操作	132
外部中断	133
I ² C 中断	133
时基中断	133
A/D 转换器中断	135
LVD 中断	135
EEPROM 中断	135
多功能中断	136
触控按键 TKRCOV 中断	136
触控按键模块 0 TKTH 中断	136
TM 中断	136
中断唤醒功能	137
编程注意事项	137
应用电路	138
指令集	139
简介	139
指令周期	139
数据的传送	139
算术运算	139
逻辑和移位运算	139
分支和控制转换	140
位运算	140
查表运算	140
其它运算	140
指令集概要	141
惯例	141
指令定义	144
封装信息	156
SAW Type 24-pin QFN (3mm×3mm×0.55mm) 外形尺寸	157

特性

CPU 特性

- 工作电压
 - ◆ $f_{SYS}=4\text{MHz}$: 2.2V~5.5V
 - ◆ $f_{SYS}=8\text{MHz}$: 2.2V~5.5V
 - ◆ $f_{SYS}=12\text{MHz}$: 2.7V~5.5V
- $V_{DD}=5\text{V}$, 系统时钟为 12MHz 时, 指令周期为 $0.33\mu\text{s}$
- 提供暂停和唤醒功能, 以降低功耗
- 振荡器类型
 - ◆ 内部高速 4/8/12MHz RC – HIRC
 - ◆ 内部低速 32kHz RC – LIRC
- 多种工作模式: 快速、低速、空闲和休眠
- 内部集成振荡器, 无需外接元件
- 所有指令都可在 1 或 2 个指令周期内完成
- 查表读指令
- 63 条指令
- 4 层堆栈
- 位操作指令

周边特性

- Flash 程序存储器: $2\text{K}\times 16$
- RAM 数据存储器: 128×8
- 触控按键数据存储器: 16×8
- True EEPROM 存储器: 32×8
- 看门狗定时器功能
- 16 个双向 I/O 口
- 可编程 I/O 口源电流用于 LED 驱动
- 1 个与 I/O 口共用的外部中断
- 多个定时器模块用于时间测量、捕捉输入、比较匹配输出、PWM 输出及单脉冲输出功能
 - ◆ 1 个标准型 10-bit 定时器模块 – STM
 - ◆ 1 个简易型 10-bit 定时器模块 – CTM
- 带可编程内部参考电压 V_R 的 4 个外部通道 12-bit 分辨精度的 A/D 转换器
- I²C 接口
- 双时基功能, 用于产生固定时间的中断信号
- 4 个触控按键功能
- 内部 LDO 功能
- 线性电池充电器功能
- 低电压复位功能

- 低电压检测功能
- 封装类型：24-pin QFN

概述

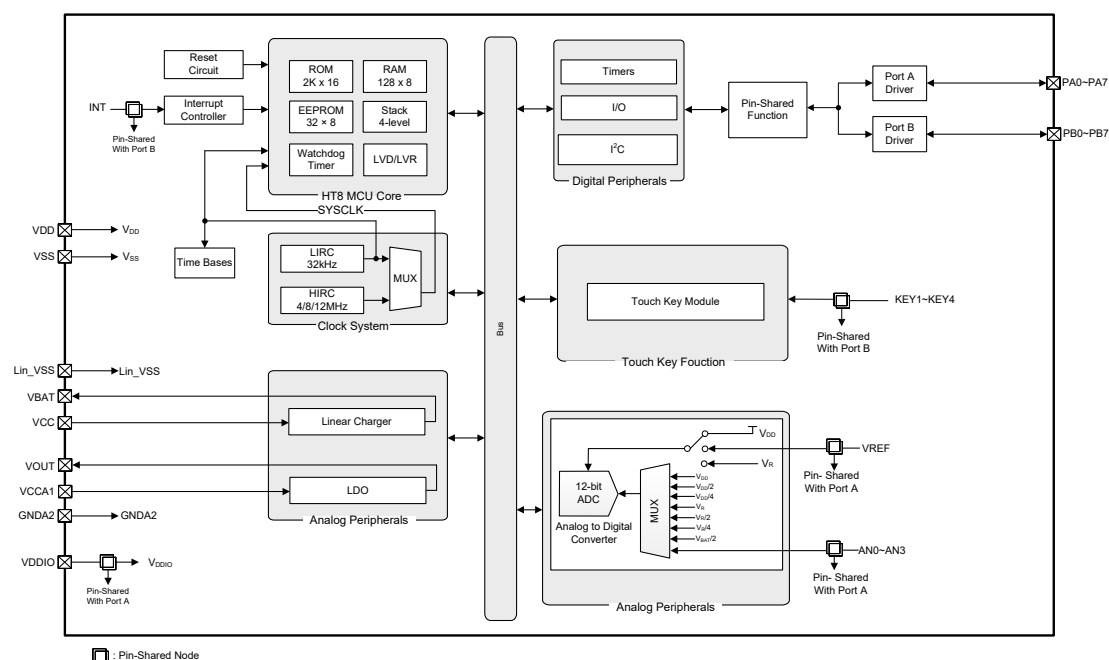
该系列单片机是 A/D 型具有 8 位高性能精简指令集的 Flash 型单片机，专门为穿戴式外设电路应用而设计。该系列单片机具有一系列功能和特性，其内部提供的触控按键功能以及 Flash 存储器可多次编程的特性给用户提供了极大的方便。存储器方面，还包含了一个 RAM 数据存储器和一个可用于存储序号、校准数据等非易失性数据的 True EEPROM 存储器。

在模拟特性方面，该系列单片机包含一个多通道 12 位 A/D 转换器功能。多个使用灵活的定时器模块，可提供定时功能、脉冲产生功能及 PWM 产生功能。内建完整的 I²C 接口功能，这种流行的接口为设计人员提供了易与外部硬件通信的方式。另外，内部 LDO 功能为 I²C 接口功能提供了各种电源选项。内部看门狗定时器、低电压复位和低电压检测等保护特性，外加优秀的抗干扰和 ESD 保护性能，确保单片机在恶劣的电磁干扰环境下可靠地运行。

该系列单片机提供丰富的高速和低速振荡器，且内建完整的系统振荡器，在应用中不需要外围元器件。使用不同的时钟源在不同工作模式之间动态切换的能力，为用户提供了一个优化单片机操作和减少功耗的能力。

外加 I/O 使用灵活、完全集成的线性电池充电器和时基功能等其它特性，进一步增强了设备的功能性和灵活性。

方框图



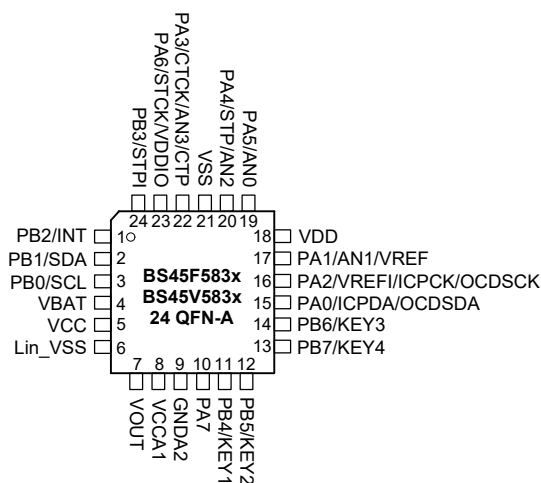
选型表

该系列单片机的大多特性都相同，它们的主要不同之处在于 LDO 输出电压和线性电池充电器恒定电压。下表概述了各单片机的主要特性。

型号	V _{DD}	程序存储器	数据存储器	数据 EEPROM	I/O	外部中断	A/D 转换器
BS45F5830	2.2V~5.5V	2K×16	128×8	32×8	16	1	12-bit×6
BS45F5831	2.2V~5.5V	2K×16	128×8	32×8	16	1	12-bit×6
BS45F5832	2.2V~5.5V	2K×16	128×8	32×8	16	1	12-bit×6
BS45F5833	2.2V~5.5V	2K×16	128×8	32×8	16	1	12-bit×6

型号	定时器模块	时基	I ² C	LDO	线性电池充电器	马达驱动器	堆栈	封装
BS45F5830	10-bit CTM×1 10-bit STM×1	2	√	3.3V	4.2V	√	4	24QFN
BS45F5831	10-bit CTM×1 10-bit STM×1	2	√	3.3V	4.35V	√	4	24QFN
BS45F5832	10-bit CTM×1 10-bit STM×1	2	√	3.0V	4.2V	√	4	24QFN
BS45F5833	10-bit CTM×1 10-bit STM×1	2	√	3.0V	4.35V	√	4	24QFN

引脚图



- 注：1. 若共用引脚同时有多种输出，所需引脚共用功能通过相应的软件控制位决定
2. BS45V583x 是 BS45F583x 的 OCDS EV 芯片，OCSDA 和 OCDSCK 引脚仅存在于 OCDS 芯片。

引脚说明

每个引脚的功能如下表所列，而引脚配置的详细内容见规格书的其它章节。

引脚名称	功能	OPT	I/T	O/T	说明
PA0/ICPDA/ OCSDA	PA0	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	ICPDA	—	ST	CMOS	ICP 数据 / 地址
	OCSDA	—	ST	CMOS	OCDS 数据 / 地址，仅用于 EV 芯片
PA1/AN1/VREF	PA1	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	AN1	PAS0	AN	—	A/D 转换器外部模拟输入
	VREF	PAS0	AN	—	A/D 转换器外部参考电压输入
PA2/VREFI/ ICPCK/ OCDSCK	PA2	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	VREFI	PAS0	AN	—	A/D 转换器 PGA 输入
	ICPCK	—	ST	—	ICP 时钟
	OCDSCK	—	ST	—	OCDS 时钟引脚，仅用于 EV 芯片
PA3/CTCK/ AN3/CTP	PA3	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	CTCK	PAS0	ST	—	CTM 时钟输入
	AN3	PAS0	AN	—	A/D 转换器外部模拟输入
	CTP	PAS0	—	CMOS	CTM 输出
PA4/AN2/STP	PA4	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	AN2	PAS1	AN	—	A/D 转换器外部模拟输入
	STP	PAS1	—	CMOS	STM 输出
PA5/AN0	PA5	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	AN0	PAS1	AN	—	A/D 转换器外部模拟输入
PA6/STCK/ VDDIO	PA6	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	STCK	PAS1	ST	—	STM 时钟输入
	VDDIO	PAS1	PWR	—	正电源用于 PB3~PB0 引脚
PA7	PA7	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
PB0/SCL	PB0	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SCL	PBS0	ST	NMOS	I ² C 时钟线

引脚名称	功能	OPT	I/T	O/T	说明
PB1/SDA	PB1	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SDA	PBS0	ST	NMOS	I ² C 数据线
PB2/INT	PB2	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	INT	INTEG INTC0	ST	—	外部中断输入
PB3/STPI	PB3	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	STPI	—	ST	—	STM 捕捉输入
PB4/KEY1	PB4	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	KEY1	PBS1	AN	—	触控按键输入
PB5/KEY2	PB5	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	KEY2	PBS1	AN	—	触控按键输入
PB6/KEY3	PB6	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	KEY3	PBS1	AN	—	触控按键输入
PB7/KEY4	PB7	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	KEY4	PBS1	AN	—	触控按键输入
VDD	VDD	—	PWR	—	正电源
VSS	VSS	—	PWR	—	负电源，接地
VCC	VCC	—	PWR	—	线性电池充电器电源输入
VBAT	VBAT	—	—	PWR	线性电池充电器输出
Lin_VSS	Lin_VSS	—	PWR	—	线性电池充电器负电源
VCCA1	VCCA1	—	PWR	—	HV 电源用于 LDO 输入电压
VOUT	VOUT	—	—	PWR	LDO 输出电压
GND A2	GND A2	—	PWR	—	LDO ESD 接地

注：I/T：输入类型；

OPT：通过寄存器选项来配置；

ST：施密特触发输入；

NMOS：NMOS 输出；

O/T：输出类型；

PWR：电源；

CMOS：CMOS 输出；

AN：模拟信号。

极限参数

电源供应电压	$V_{SS}-0.3V\sim 6.0V$
输入电压	$V_{SS}-0.3V\sim V_{DD}+0.3V$
储存温度	$-50^{\circ}C\sim 125^{\circ}C$
工作温度	$-40^{\circ}C\sim 85^{\circ}C$
I_{OH} 总电流	-80mA
I_{OL} 总电流	80mA
总功耗	500mW

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率、引脚负载状况、温度和程序指令类型等。

工作电压特性

$T_a=-40^{\circ}C\sim 85^{\circ}C$

符号	参数	测试条件	最小	典型	最大	单位
		条件				
V_{DD}	工作电压 – HIRC	$f_{SYS}=f_{HIRC}=4MHz$	2.2	—	5.5	V
		$f_{SYS}=f_{HIRC}=8MHz$	2.2	—	5.5	
		$f_{SYS}=f_{HIRC}=12MHz$	2.7	—	5.5	
	工作电压 – LIRC	$f_{SYS}=f_{LIRC}=32kHz$	2.2	—	5.5	V

待机电流特性

$T_a=25^{\circ}C$ ，除非另有说明

符号	待机模式	测试条件		最小	典型	最大	最大 @85°C	单位
		V_{DD}	条件					
I_{STB}	休眠模式	2.2V	WDT on	—	1.2	2.4	2.9	μA
		3V		—	1.5	3	3.6	
		5V		—	3	5	6	
	空闲模式 0 – LIRC	2.2V	f_{SUB} on	—	2.4	4	4.8	μA
		3V		—	3	5	6	
		5V		—	5	10	12	

符号	待机模式	测试条件		最小	典型	最大	最大 @85°C	单位
		V _{DD}	条件					
I _{STB}	空闲模式 1 – HIRC	2.2V	f _{SUB} on, f _{SYS} =4MHz	—	144	200	240	μA
		3V		—	180	250	300	
		5V		—	400	600	720	
		2.2V	f _{SUB} on, f _{SYS} =8MHz	—	288	400	480	μA
		3V		—	360	500	600	
		5V		—	600	800	960	
		2.7V	f _{SUB} on, f _{SYS} =12MHz	—	432	600	720	μA
		3V		—	540	750	900	
		5V		—	800	1200	1440	

注：当使用该表格电气特性数据时，以下几点需要注意：

1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流路径。
4. 所有待机电流数值都是在 HALT 指令执行后测得，因此 HALT 后停止执行所有指令。

工作电流特性

Ta=-40°C~85°C

符号	工作模式	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{DD}	低速模式 – LIRC	2.2V	f _{SYS} =32kHz	—	8	16	μA
		3V		—	10	20	
		5V		—	30	50	
	快速模式 – HIRC	2.2V	f _{SYS} =4MHz	—	0.3	0.5	mA
		3V		—	0.4	0.6	
		5V		—	0.8	1.2	
		2.2V	f _{SYS} =8MHz	—	0.6	1.0	mA
		3V		—	0.8	1.2	
		5V		—	1.6	2.4	
		2.7V	f _{SYS} =12MHz	—	1.0	1.4	mA
		3V		—	1.2	1.8	
		5V		—	2.4	3.6	

注：当使用该表格电气特性数据时，以下几点需要注意：

1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流路径。
4. 所有工作电流数值通过一个连续的 NOP 指令循环程序测得。

交流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率和温度等等。

内部高速振荡器 – HIRC – 频率精确度

程序烧录时，烧录器会调整 HIRC 振荡器使其工作在用户选择的 HIRC 频率和工作电压 (3V 或 5V) 条件下。

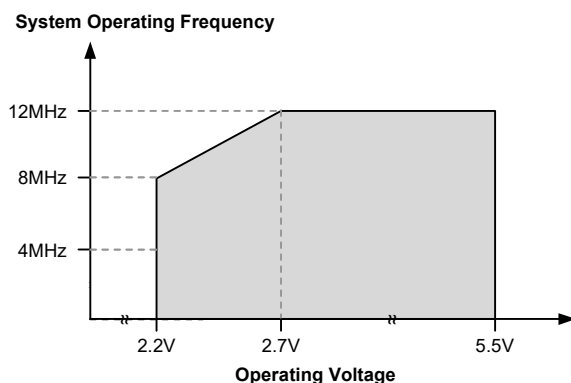
符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	温度				
f _{HIRC}	通过烧录器调整后的 4MHz HIRC 频率	3V/5V	25°C	-1%	4	+1%	MHz
			-40°C ~ 85°C	-2%	4	+2%	
		2.2V~5.5V	25°C	-2.5%	4	+2.5%	
			-40°C ~ 85°C	-3%	4	+3%	
	通过烧录器调整后的 8MHz HIRC 频率	3V/5V	25°C	-1%	8	+1%	MHz
			-40°C ~ 85°C	-2%	8	+2%	
		2.2V~5.5V	25°C	-2.5%	8	+2.5%	
			-40°C ~ 85°C	-3%	8	+3%	
	通过烧录器调整后的 12MHz HIRC 频率	5V	25°C	-1%	12	+1%	MHz
			-40°C ~ 85°C	-2%	12	+2%	
		2.7V~5.5V	25°C	-2.5%	12	+2.5%	
			-40°C ~ 85°C	-3%	12	+3%	

- 注：1. 烧录器可在 3V/5V 这两个可选的固定电压下对 HIRC 频率进行调整，在此提供 V_{DD}=3V/5V 时的参数值。
2. 3V/5V 表格列下面提供的是全压条件下的参数值。对于电压范围在 2.2V~3.6V 的应用，建议调整电压固定在 3V；对于电压范围在 3.3V~5.5V 的应用，建议调整电压固定在 5V。
3. 表格中提供的最小和最大误差值仅在对应的烧录器调整频率下有效。当烧录器已将 HIRC 调整为某一固定频率，此后再通过程序中振荡器控制位将其频率改为其它值时，频率误差范围将增加到 ±20%。

内部低速振荡器电气特性 – LIRC

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	温度				
f _{LIRC}	LIRC 频率	2.2V~5.5V	25°C	-10%	32	+10%	kHz
			-40°C ~ 85°C	-50%	32	+60%	
t _{START}	LIRC 启动时间	—	—	—	—	100	μs

工作频率特性曲线



系统上电时间电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
t _{SST}	系统启动时间 (从 f _{SYS} Off 条件下唤醒)	—	f _{SYS} =f _H ~f _H /64, f _H =f _{HIRC}	—	16	—	t _{HIRC}
		—	f _{SYS} =f _{SUB} =f _{LIRC}	—	2	—	t _{LIRC}
	系统启动时间 (从 f _{SYS} On 条件下唤醒)	—	f _{SYS} =f _H ~f _H /64, f _H =f _{HIRC}	—	2	—	t _H
		—	f _{SYS} =f _{SUB} =f _{LIRC}	—	2	—	t _{SUB}
	系统速度切换时间 (快速模式 → 低速模式或低速模式 → 快速模式)	—	f _{HIRC} off → on	—	16	—	t _{HIRC}
t _{RSTD}	系统复位延迟时间 (上电复位, LVR 硬件复位)	—	RR _{POR} =5V/ms	42	48	54	ms
	系统复位延迟时间 (LVRC/WDTC/RSTC 软件复位)	—	—	14	16	18	ms
	系统复位延迟时间 (WDT 溢出复位)	—	—	45	90	120	μs
t _{SRESET}	软件复位最小脉宽	—	—	45	90	120	μs

- 注：1. 系统启动时间里提到的 f_{SYS} on/off 状态取决于工作模式类型以及所选的系统时钟振荡器。更多相关细节请参考系统工作模式章节。
2. t_{HIRC} 等符号所表示的时间单位，是对应频率值的倒数，相关频率值在前面表格有说明。例如，t_{HIRC}=1/f_{HIRC}，t_{SYS}=1/f_{SYS} 等等。
3. 若 LIRC 被选择作为系统时钟源且在休眠模式下 LIRC 关闭，则上面表格中对应 t_{SST} 数值还需加上 LIRC 频率表格里提供的 LIRC 启动时间 t_{START}。
4. 系统速度切换时间实际上是指新使能的振荡器的启动时间。

输入 / 输出口电气特性

输入 / 输出 (非多电源引脚) 直流特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{IL}	I/O 口或输入引脚 (PB0~PB3 脚除外) 低电平输入电压	5V	—	0	—	1.5	V
		—	—	0	—	0.2V _{DD}	
V _{IH}	I/O 口或输入引脚 (PB0~PB3 引脚除外) 高电平输入电压	5V	—	3.5	—	5	V
		—	—	0.8V _{DD}	—	V _{DD}	
I _{OL}	I/O 口灌电流 (PA3 和 PB0~PB3 引脚除外)	3V	V _{OL} =0.1V _{DD}	16	32	—	mA
		5V		32	65	—	
	PA3 引脚灌电流	3V	V _{OL} =0.1V _{DD}	150	200	—	mA
		5V		200	250	—	
I _{OH}	PA4~PA7 引脚源电流	3V	V _{OH} =0.9V _{DD} , SLEDC[1, 0]=00B	-0.7	-1.5	—	mA
		5V		-1.5	-2.9	—	
		3V	V _{OH} =0.9V _{DD} , SLEDC[1, 0]=01B	-1.3	-2.5	—	mA
		5V		-2.5	-5.1	—	
		3V	V _{OH} =0.9V _{DD} , SLEDC[1, 0]=10B	-1.8	-3.6	—	mA
		5V		-3.6	-7.3	—	
		3V	V _{OH} =0.9V _{DD} , SLEDC[1, 0]=11B	-4	-8	—	mA
		5V		-8	-16	—	
R _{PH}	PA6 和 PB0~PB3 引脚上拉电阻 (注)	3V	LVPU=0	20	60	100	kΩ
		5V	PxPU=FFH (x=A 或 B)	10	30	50	
		3V	LVPU=1	6.67	15	23	
		5V	PxPU=FFH (x=A 或 B)	3.5	7.5	12	
	I/O 口上拉电阻 (PA6, PB0~PB3 引脚除外) (注)	3V	—	20	60	100	kΩ
		5V	—	10	30	50	
I _{LEAK}	输入漏电流 (PB0~PB3 引脚除外)	5V	V _{IN} =V _{DD} 或 V _{IN} =V _{SS}	—	—	±1	μA
t _{INT}	中断输入引脚最小脉宽	—	—	10	—	—	μs
t _{TCK}	CTCK 和 STCK 时钟输入最小脉宽	—	—	0.3	—	—	μs
t _{TPI}	STPI 捕捉输入最小脉宽	—	—	0.3	—	—	μs

输入 / 输出 (多电源引脚) 直流特性

Ta=-40°C ~ 85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	PB0~PB3 引脚 V _{DD} 电源	—	—	2.2	5	5.5	V
V _{DDIO}	PB0~PB3 引脚 V _{DDIO} 电源	—	—	1.8	—	V _{DD}	V
V _{IL}	PB0~PB3 引脚低电 平输入电压	5V	—	0	—	1.5	V
		—	引脚电源 = V _{DD} 或 V _{DDIO}	0	—	0.2 (V _{DD} /V _{DDIO})	
V _{IH}	PB0~PB3 引脚高电 平输入电压	5V	—	3.5	—	5	V
		—	引脚电源 = V _{DD} 或 V _{DDIO}	0.8 (V _{DD} /V _{DDIO})	—	V _{DD} /V _{DDIO}	
I _{OL}	PB0~PB3 引脚 灌电流	3V	V _{OL} =0.1 (V _{DD} 或 V _{DDIO}) V _{DDIO} =V _{DD}	16	32	—	mA
		5V	V _{OL} =0.1 (V _{DD} 或 V _{DDIO}) V _{DDIO} =V _{DD}	32	65	—	mA
			V _{OL} =0.1 V _{DDIO} , V _{DDIO} =3V	20	40	—	mA
I _{OH}	PB0~PB3 引脚 源电流	3V	V _{OH} =0.9 (V _{DD} 或 V _{DDIO}) V _{DDIO} =V _{DD}	-4	-8	—	mA
		5V	V _{OH} =0.9 (V _{DD} 或 V _{DDIO}) V _{DDIO} =V _{DD}	-8	-16	—	mA
			V _{OH} =0.9 V _{DDIO} , V _{DDIO} =3V	-2.5	-5	—	mA
R _{PH}	PB0~PB3 引脚上拉 电阻 (注)	3V	V _{DDIO} =V _{DD}	20	60	100	kΩ
		5V	V _{DDIO} =V _{DD}	10	30	50	kΩ
			V _{DDIO} =3V	36	110	180	kΩ
I _{LEAK}	PB0~PB3 引脚输入 漏电流	5V	V _{IN} =V _{SS} 或 V _{IN} =V _{DD} 或 V _{DDIO}	—	—	±1	μA

注：R_{PH} 内部上拉电阻值的计算方法是：将引脚接地并设置为输入且使能上拉电阻功能，然后在特定电源电压下测量该引脚上电流，最后电压除以测量的电流值从而得到此上拉电阻值。

存储器电气特性

Ta=-40°C~85°C，除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
Flash 程序 / 数据 EEPROM 存储器							
t _{DEW}	擦除 / 写周期时间 – Flash 程序存储器	—	—	—	2	3	ms
	写周期时间 – 数据 EEPROM 存储器	—	—	—	4	6	ms
E _P	电容耐久性 – Flash 程序存储器	—	—	10K	—	—	E/W
	电容耐久性 – 数据 EEPROM 存储器	—	—	100K	—	—	E/W
t _{RETD}	程序存储器数据保存时间	—	Ta=25°C	—	40	—	Year
RAM 数据存储器							
V _{DR}	RAM 数据保存电压	—	单片机处于休眠模式	1.0	—	—	V

LVR/LVD 电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{LVR}	低电压复位电压	—	LVR 使能, 电压选择 2.1V	-5%	2.1	+5%	V
		—	LVR 使能, 电压选择 2.55V		2.55		
		—	LVR 使能, 电压选择 3.15V		3.15		
		—	LVR 使能, 电压选择 3.8V		3.8		
V _{LVD}	低电压检测电压	—	LVD 使能, 电压选择 2.0V	-5%	2.0	+5%	V
		—	LVD 使能, 电压选择 2.2V		2.2		
		—	LVD 使能, 电压选择 2.4V		2.4		
		—	LVD 使能, 电压选择 2.7V		2.7		
		—	LVD 使能, 电压选择 3.0V		3.0		
		—	LVD 使能, 电压选择 3.3V		3.3		
		—	LVD 使能, 电压选择 3.6V		3.6		
		—	LVD 使能, 电压选择 4.0V		4.0		
I _{LVRLVDBG}	工作电流	3V	LVD 使能, LVR 使能, VBGEN=0	—	—	20	μA
		5V	VBGEN=0	—	20	25	μA
		3V	LVD 使能, LVR 使能, VBGEN=1	—	—	25	μA
		5V	VBGEN=1	—	25	30	μA
t _{LVDS}	LVDO 稳定时间	—	LVR 使能, VBGEN=0, LVD off → on	—	—	15	μs
t _{LVR}	产生 LVR 复位的低电压最短保持时间	—	—	120	240	480	μs
t _{LVD}	产生 LVD 中断的低电压最短保持时间	—	—	60	120	240	μs

A/D 转换器电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{ADI}	输入电压	—	—	0	—	V _{REF}	V
V _{REF}	参考电压	—	—	2	—	V _{DD}	V
N _R	分辨率	—	—	—	—	12	Bit
DNL	非线性微分误差	—	V _{REF} =V _{DD} , t _{ADCK} =0.5μs	-3	—	3	LSB
INL	非线性积分误差	—	V _{REF} =V _{DD} , t _{ADCK} =0.5μs	-4	—	4	LSB
I _{ADC}	A/D 转换器使能的额外电流	2.2V	无负载, t _{ADCK} =0.5μs	—	300	420	μA
		3V		—	340	500	
		5V		—	500	700	
t _{ADCK}	时钟周期	—	—	0.5	—	10	μs
t _{ON2ST}	A/D 转换器 On-to-Start 时间	—	—	4	—	—	μs
t _{ADC}	转换时间 (包括采样和保持时间)	—	—	—	16	—	t _{ADCK}

内部参考电压电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{BG}	Bandgap 参考电压	—	—	-5%	1.04	+5%	V
I _{BG}	Bandgap 参考电压使能的额外电流	—	LVR 除能, LVD 除能	—	—	25	μA

注: V_{BG} 电压可以用作 PGA 正极输入。

PGA 电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	2.2	—	5.5	V
I _{PGA}	PGA 使能的额外电流	3V	无负载	—	270	550	μA
		5V		—	270	600	
V _{OR}	PGA 最大输出电压范围	3V	—	V _{SS} +0.1	—	V _{DD} -0.1	V
		5V	—	V _{SS} +0.1	—	V _{DD} -0.1	V
Ga	PGA 增益精确度	—	增益 = 1; V _{RI} > 0.1V 增益 = 2, 3, 4; V _{RI} > 0.05V	-5	—	+5	%

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{IR}	PGA 输入电压范围	3V	增益 = 1; Ga < ±5%	V _{SS} +0.1	—	V _{DD} -0.1	V
		5V		V _{SS} +0.1	—	V _{DD} -0.1	V
		3V	增益 = 2, 3, 4; Ga < ±5%	V _{SS} +0.05	—	V _{OR(Max)} / 增益	V
		5V		V _{SS} +0.05	—	V _{OR(Max)} / 增益	V

LDO 电气特性

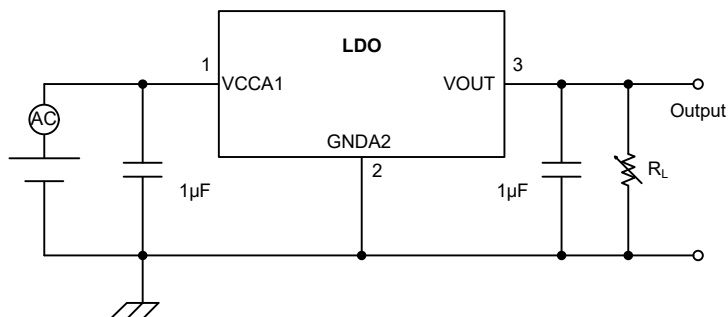
V_{IN}=V_{OUT}+1V, C_{LOAD}=1μF, Ta=-40°C~85°C, 除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V _{IN}	条件				
V _{IN}	输入电压	—	—	V _{OUT} +0.15	5	5.5	V
V _{OUT}	输出电压 (BS45F5830/BS45F5831)	—	Ta=25°C, I _{LOAD} =1mA, V _{OUT} =3.3V	-2%	3.3	+2%	V
		—	Ta=-40°C ~ 85°C I _{LOAD} =1mA, V _{OUT} =3.3V	-5%	3.3	+5%	V
	输出电压 (BS45F5832/BS45F5833)	—	Ta=25°C, I _{LOAD} =1mA V _{OUT} =3.0V	-2%	3.0	+2%	V
		—	Ta=-40°C ~ 85°C, I _{LOAD} =1mA, V _{OUT} =3.0V	-5%	3.0	+5%	V
ΔV _{LOAD}	负载调整率 ⁽¹⁾	—	1mA ≤ I _{LOAD} ≤ 200mA	—	—	0.005	%/mA
V _{DROP}	压降 ⁽²⁾ (BS45F5830/BS45F5831)	—	V _{OUT} =3.3V, ΔV _{OUT} =-2% I _{LOAD} =100mA	—	100	150	mV
	压降 ⁽²⁾ (BS45F5832/BS45F5833)	—	V _{OUT} =3.0V, ΔV _{OUT} =-2% I _{LOAD} =100mA	—	100	150	mV
I _{OUT}	输出电流	—	V _{IN} =V _{OUT} +0.4V, ΔV _{OUT} =-3%	250	—	—	mA
I _Q	静态电流	5V	无负载	—	1	2	μA
ΔV _{LINE}	线性调整率	—	V _{OUT} +0.1V ≤ V _{IN} ≤ 5.5V I _{LOAD} =10mA	—	—	0.2	%/V
V _{NOISE}	输出电压噪声	5V	I _{LOAD} =30mA, BW=10Hz~100kHz	—	60	—	μV
RR	纹波抑制 ⁽³⁾	—	V _{IN} =5V _{DC} +1V _{P-P(AC)} I _{LOAD} =50mA, f=1kHz	—	70	—	dB
I _{LIMIT}	电流限制	—	ΔV _{OUT} =-10%	280	—	—	mA
I _{SHORT}	折返电流	—	V _{OUT} 短接到 GND	75	—	—	mA

注：1. 负载调整率是在恒结温条件下使用一个低 ON 时间的脉冲测得，测量时确保达到最大的功耗。功耗由输入 / 输出差分电压和输出电流决定。确保的最大功耗不允许超出全输入 / 输出范围。任何环境温度下的最大可允许功耗为 P_D=(T_{J(MAX)}-T_a)/θ_{JA}。

2. 压降的定义：是指将输出电压维持在 2% 以内所需的输入电压 V_{IN} 与输出电压 V_{OUT} 的差值。

3. 纹波抑制比测量电路。RR=20×log(ΔV_{IN}/ΔV_{OUT})。



线性电池充电器电气特性

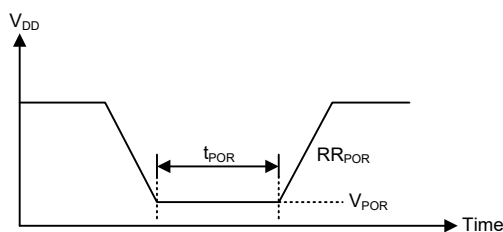
$V_{CC}=5V$, $T_a=-40^{\circ}C\sim 85^{\circ}C$

符号	参数	测试条件		最小	典型	最大	单位
		V_{CC}	条件				
V_{IN}	输入电压	—	$V_{BAT} < 4.0V$	4.0	5	5.5	V
		—	$V_{BAT} > 4.0V$	$V_{BAT} + 0.1V$	5	5.5	
V_{CV}	恒压模式下电池电压 V_{BAT} (BS45F5830/BS45F5832)	—	—	-1%	4.2	1%	V
	恒压模式下电池电压 V_{BAT} (BS45F5831/BS45F5833)	—	—	-1%	4.35	1%	V
V_{SCC}	电池涓流充电模式下阈值电压 V_{BAT}	—	—	-3%	3	+3%	V
$V_{Recharge}$	电池再充电阈值电压 V_{BAT}	—	—	-3%	4.0	+3%	V
I_{BAT_SCC}	电池涓流模式下阈值电流 I_{BAT}	—	I_{BAT_CC} 由 LCS[3:0] 设置	—	$I_{BAT_CC} / 10$	—	mA
I_{BAT_CC}	电池恒流模式下阈值电流 I_{BAT}	—	I_{BAT_CC} 由 LCS[3:0] 设置	-10%	I_{BAT_CC}	+10%	mA
I_{BAT_Cut}	I_{BAT} 充电截止电流	—	I_{BAT_CC} 由 LCS[3:0] 设置	-10%	$I_{BAT_CC} / 10$	—	mA
I_{VCC_OP}	I_{VCC} 工作电流	—	$V_{CC}=5V$	—	100	150	μA
I_{BAT_LK}	I_{BAT} 漏电流	—	$V_{BAT}=4.2V$, V_{CC} 引脚浮空	—	-1	-2	μA
		—	$V_{BAT}=4.2V$, $V_{CC}=0V$	—	-1	-2	

上电复位电气特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{POR}	上电复位电压	—	—	—	—	100	mV
RR _{POR}	上电复位电压速率	—	—	0.035	—	—	V/ms
t _{POR}	V _{DD} 保持为 V _{POR} 的最小时间	—	—	1	—	—	ms



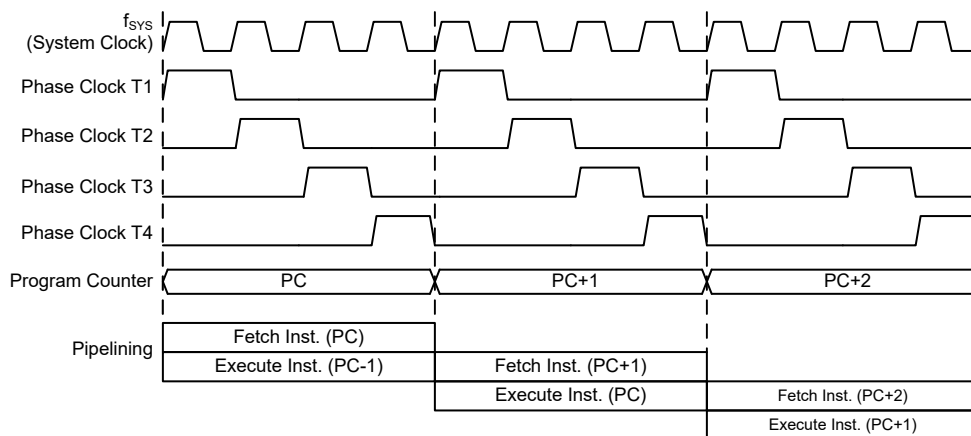
系统结构

内部系统结构是 Holtek 单片机具有良好性能的主要因素。由于采用 RISC 结构，该系列单片机具有高运算速度和高性能的特点。通过流水线的方式，指令的取得和执行同时进行，此举使得除了跳转和调用指令外，其它指令都能在一个指令周期内完成。8 位 ALU 参与指令集中所有的运算，它可完成算术运算、逻辑运算、移位、递增、递减和分支等功能，而内部的数据路径则是以通过累加器和 ALU 的方式加以简化。有些寄存器在数据存储器中被实现，且可以直接或间接寻址。简单的寄存器寻址方式和结构特性，确保了在提供具有最大可靠度和灵活性的 I/O 和 A/D 控制系统时，仅需要少数的外部器件。使得该系列单片机适用于低成本和大量生产的控制应用。

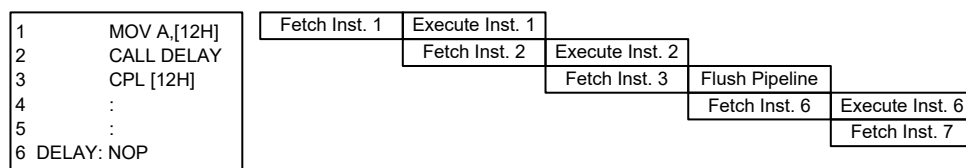
时序和流水线结构

主系统时钟由 HIRC 或 LIRC 振荡器提供，它被细分为 T1~T4 四个内部产生的非重叠时序。在 T1 时间，程序计数器自动加一并抓取一条新的指令。剩下的时间 T2~T4 完成译码和执行功能，因此，一个 T1~T4 时钟周期构成一个指令周期。虽然指令的抓取和执行发生在连续的指令周期，但单片机流水线结构会保证指令在一个指令周期内被有效执行。除非程序计数器的内容被改变，如子程序的调用或跳转，在这种情况下指令将需要多一个指令周期的时间去执行。

如果指令牵涉到分支，例如跳转或调用等指令，则需要两个指令周期才能完成指令执行。需要一个额外周期的原因是程序先用一个周期取出实际要跳转或调用的地址，再用另一个周期去实际执行分支动作，因此用户需要特别考虑额外周期的问题，尤其是在执行时间要求较严格的时候。



系统时序和流水线



指令捕捉

程序计数器

在程序执行期间，程序计数器用来指向下一个要执行的指令地址。除了“JMP”和“CALL”指令需要跳转到一个非连续的程序存储器地址之外，它会在每条指令执行完成以后自动加一。只有较低的 8 位，即所谓的程序计数器低字节寄存器 PCL，可以通过应用程序直接寻址。

当执行的指令要求跳转到不连续的地址时，如跳转指令、子程序调用、中断或复位等，单片机通过加载所需要的地址到程序寄存器来控制程序，对于条件跳转指令，一旦条件符合，在当前指令执行时取得的下一条指令将会被舍弃，而由一个空指令周期来取代。

程序计数器	
程序计数器高字节	PCL 寄存器
PC10~PC8	PCL7~PCL0

程序计数器

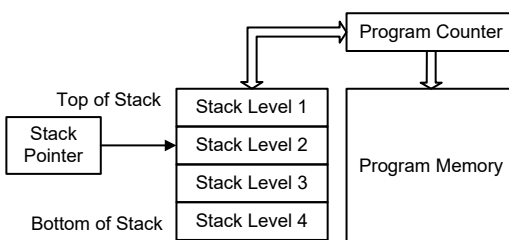
程序计数器的低字节，即程序计数器的低字节寄存器 PCL，可以通过程序控制，且它是可以读取和写入的寄存器。通过直接写入数据到这个寄存器，一个程序短跳转可直接执行，然而只有低字节的操作是有效的，跳转被限制在存储器的当前页中，即 256 个存储器地址范围内，当这样一个程序跳转要执行时，会插入一个空指令周期。程序计数器的低字节可由程序直接进行读取，PCL 的使用可能引起程序跳转，因此需要额外的指令周期。

堆栈

堆栈是一个特殊的存储空间，仅用来存储程序计数器中的内容。该系列单片机有 4 层堆栈，堆栈既不是数据部分也不是程序空间部分，而且它既不是可读取也不是可写入的。当前层由堆栈指针 (SP) 加以指示，同样也是不可读写的。在子程序调用或中断响应服务时，程序计数器的内容被压入到堆栈中。当子程序或中断响应结束时，返回指令 (RET 或 RETI) 使程序计数器从堆栈中重新得到它以前的值。当一个芯片复位后，堆栈指针将指向堆栈顶部。

如果堆栈已满，且有使能中断发生，中断请求标志会被置位，但中断响应将被禁止。当堆栈指针减少 (执行 RET 或 RETI)，中断将被响应。这个特性提供程序设计者简单的方法来预防堆栈溢出。然而即使堆栈已满，CALL 指令仍然可以被执行，而造成堆栈溢出。使用时应避免堆栈溢出的情况发生，因为这可能导致不可预期的程序分支指令执行错误。

若堆栈溢出，则首个存入堆栈的程序计数器数据将会丢失。



算术逻辑单元 – ALU

算术逻辑单元是单片机中很重要的部分，执行指令集中的算术和逻辑运算。ALU 连接到单片机的数据总线，在接收相关的指令码后执行需要的算术与逻辑操作，并将结果存储在指定的寄存器，当 ALU 计算或操作时，可能导致进位、借位或其它状态的改变，而相关的状态寄存器会因此更新内容以显示这些改变，ALU 所提供的功能如下：

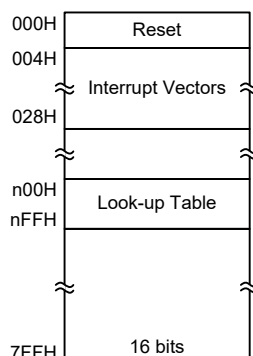
- 算术运算：ADD, ADDM, ADC, ADCM, SUB, SUBM, SBC, SBCM, DAA
- 逻辑运算：AND, OR, XOR, ANDM, ORM, XORM, CPL, CPLA
- 移位运算：RRA, RR, RRCA, RRC, RLA, RL, RLCA, RLC
- 递增和递减：INCA, INC, DECA, DEC
- 分支判断：JMP, SZ, SZA, SNZ, SIZ, SDZ, SIZA, SDZA, CALL, RET, RETI

Flash 程序存储器

程序存储器用来存放用户代码即储存程序。程序存储器为 Flash 类型意味着可以多次重复编程，方便用户使用同一芯片进行程序的修改。使用适当的单片机编程工具，此系列单片机提供用户灵活便利的调试方法和项目开发规划及更新。

结构

程序存储器的容量为 2K×16 位，程序存储器用程序计数器来寻址，其中也包含数据、表格和中断入口。数据表格可以设定在程序存储器的任何地址，由表格指针来寻址。



程序存储器结构

特殊向量

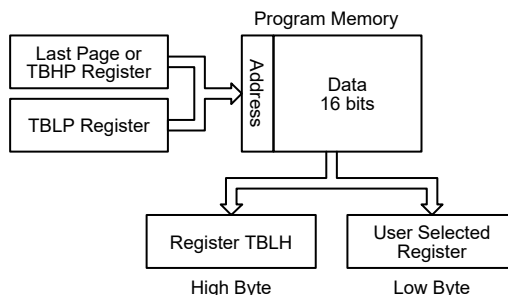
程序存储器内部某些地址保留用做诸如复位和中断入口等特殊用途。地址 000H 是芯片复位后的程序起始地址。在芯片复位之后，程序将跳到这个地址并开始执行。

查表

程序存储器中的任何地址都可以定义成一个表格，以便储存固定的数据。使用表格时，表格指针必须先行设定，其方式是将表格的地址放在表格指针寄存器 TBLP 和 TBHP 中。此寄存器定义表格总的地址。

在设定完表格指针后，表格数据可以使用“TABRD [m]”或“TABRDL [m]”指令分别从程序存储器查表读取。当这个指令执行时，程序存储器中表格数据低字节，将被传送到使用者所指定的数据存储器 [m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器，而高字节中未使用的位将被读取为“0”。

下图是查表中寻址 / 数据流程：



查表范例

以下范例说明表格指针和表格数据如何被定义和执行。这个例子使用的表格数据用 ORG 伪指令储存在存储器中。ORG 指令的值“700H”指向的地址是 2K 程序存储器中最后一页的起始地址。表格指针低字节寄存器的初始值设为“06H”，这可保证从数据表格读取的第一笔数据位于程序存储器地址“706H”，即最后一页起始地址后的第六个地址。值得注意的是，假如“TABRD [m]”指令被使用，则表格指针指向当前页中 TBLP 和 TBHP 所指定的地址。在这个例子中，表格数据的高字节等于零，而当“TABRD [m]”指令被执行时，此值将会自动的被传送到 TBLH 寄存器。

TBLH 寄存器为只读寄存器，不能重新储存，若主程序和中断服务程序都使用表格读取指令，应该注意它的保护。使用表格读取指令，中断服务程序可能会改变 TBLH 的值，若随后在主程序中再次使用这个值，则会发生错误，因此建议避免同时使用表格读取指令。然而在某些情况下，如果同时使用表格读取指令是不可避免的，则在执行任何主程序的表格读取指令前，中断应该先除能，另外要注意的是所有与表格相关的指令，都需要两个指令周期去完成操作。

表格读取程序范例

```
tempreg1 db ?      ; temporary register #1
tempreg2 db ?      ; temporary register #2
:
:
mov a,06h           ; initialise low table pointer - note that this address
                    ; is referenced
mov tblp,a          ; to the last page or the page that tbhp pointed
mov a,07h           ; initialise high table pointer
mov tbhp,a
:
:
tabrd tempreg1      ; transfers value in table referenced by table pointer,
                    ; data at program memory address "706H" transferred to
                    ; tempreg1 and TBLH
dec tblp            ; reduce value of table pointer by one
tabrd tempreg2      ; transfers value in table referenced by table pointer,
                    ; data at program memory address "705H" transferred to
                    ; tempreg2 and TBLH
                    ; in this example the data "1AH" is transferred to
                    ; tempreg1 and data "0FH" to
                    ; register tempreg2
                    ; the value "00H" will be transferred to the high byte
                    ; register TBLH
:
:
org 700h            ; sets initial address of program memory
dc 00Ah, 00Bh, 00Ch, 00Dh, 00Eh, 00Fh, 01Ah, 01Bh
```

在线烧录 – ICP

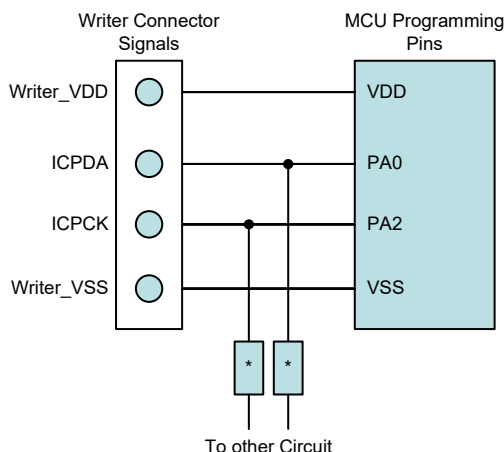
Flash 型程序存储器提供用户便利地对同一芯片进行程序的更新和修改。

另外，Holtek 单片机提供 4 线接口的在线烧录方式。用户可将进行过烧录或未经过烧录的单片机芯片连同电路板一起制成，最后阶段进行程序的更新和程序的烧录，在无需去除或重新插入芯片的情况下方便地保持程序为最新版。

Holtek 烧录器引脚名称	MCU 在线烧录引脚名称	引脚说明
ICPDA	PA0	串行数据 / 地址烧录
ICPCK	PA2	时钟烧录
VDD	VDD	电源
VSS	VSS	地

程序存储器可以通过 4 线的接口在线进行烧录。其中一个引脚用于数据串行下载或上传、另一个引脚用于串行时钟、两条用于提供电源。芯片在线烧写的详细使用说明超出此文档的描述范围，将由专门的参考文献提供。

烧录过程中，用户必须确保 ICPDA 和 ICPCK 这两个引脚没有连接至其它输出脚。



注：* 可能为电阻或电容。若为电阻则其值必须大于 1kΩ，若为电容则其必须小于 1nF。

片上调试 – OCDS

EV 芯片 BS45V583x 用于 BS45F583x 单片机仿真。此 EV 芯片提供片上调试功能 (OCDS) 用于开发过程中的单片机调试。除了片上调试功能方面，EV 芯片和实际 MCU 在功能上几乎是兼容的。用户可将 OCDSDA 和 OCDSCK 引脚连接至 Holtek HT-IDE 开发工具，从而实现 EV 芯片对实际 IC 的仿真。OCDSDA 引脚为 OCDS 数据 / 地址输入 / 输出脚，OCDSCK 引脚为 OCDS 时钟输入脚。当用户用 EV 芯片进行调试时，单片机 OCDSDA 和 OCDSCK 引脚上的其它共用功能对 EV 芯片无效。然而这两个 OCDS 引脚与 ICP 引脚共用，因此在线烧录时仍用作 Flash 存储器烧录引脚。关于 OCDS 功能的详细描述，请参考“Holtek e-Link for 8-bit MCU OCDS 用户手册”文件。

Holtek e-Link 引脚名称	EV 芯片引脚名称	引脚说明
OCDSDA	OCDSDA	片上调试串行数据 / 地址输入 / 输出
OCDSCK	OCDSCK	片上调试时钟输入
VDD	VDD	电源
VSS	VSS	地

数据存储

数据存储是内容可更改的 8 位 RAM 内部存储器，用来储存临时数据。

结构

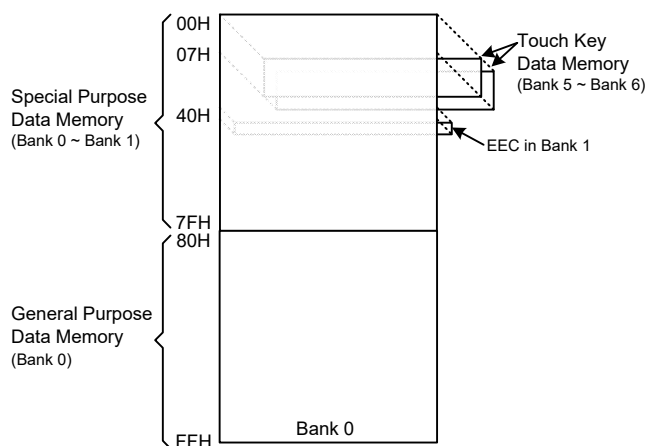
数据存储分为两个部分，第一部分是特殊功能数据存储。这些寄存器有固定的地址且与单片机的正确操作密切相关。大多特殊功能寄存器都可在程序控制下直接读取和写入，但有些被加以保护而不对用户开放。第二部分数据存储器是做一般用途使用，都可在程序控制下进行读取和写入。另一部分是为触控按键数据存储器预留的。

总的数据存储器被分为多个 Bank，都可在 8-bit 宽度存储器实现。大部分特殊功能数据寄存器均可在所有 Bank0 被访问，除了 EEC 寄存器只位于 Bank 1 的“40H”地址。切换不同区域可通过设置存储区指针实现。

特殊功能数据存储器地址范围为 00H~7FH，而通用数据存储器地址范围为 80H~FFH。触控按键数据存储器位于 Bank 5 和 Bank 6 的 00H~07H 中。单片机的数据存储器起始地址是“00H”。

特殊功能数据存储器	通用数据存储器		触控按键数据存储器	
Bank 位置	容量	Bank: 地址	容量	Bank: 地址
0, 1	128×8	Bank 0: 80H~FFH	16×8	Bank 5: 00H~07H Bank 6: 00H~07H

数据存储概要



数据存储结构

通用数据存储器

所有的单片机程序需要一个读/写的存储区，让临时数据可以被储存和再使用，该 RAM 区域就是通用数据存储器。这个数据存储区可让使用者进行读取和写入的操作。使用位操作指令可对个别的位做置位或复位的操作，极大地方便了用户在数据存储器内进行位操作。

特殊功能数据存储器

这个区域的数据存储器是存放特殊寄存器的，这些寄存器与单片机的正确操作密切相关，大多数的寄存器可进行读取和写入，只有一些是被写保护而只能读取的，相关细节的介绍请参看有关特殊功能寄存器的部分。要注意的是，任何读取指令对存储器中未定义的地址进行读取将返回“00H”。

Bank 0		Bank 0	Bank 1
00H	IAR0	40H	EEC
01H	MP0	41H	EED
02H	IAR1	42H	EEA
03H	MP1	43H	
04H	BP	44H	IICC0
05H	ACC	45H	IICC1
06H	PCL	46H	IICD
07H	TBLP	47H	IICA
08H	TBLH	48H	IICTOC
09H	TBHP	49H	
0AH	STATUS	4AH	CTMC0
0BH		4BH	CTMC1
0CH		4CH	CTMDL
0DH		4DH	CTMDH
0EH		4EH	CTMAL
0FH	RSTFC	4FH	CTMAH
10H	PB	50H	INTC0
11H	PBC	51H	INTC1
12H	PBPU	52H	INTC2
13H	WDTC	53H	MFIO
14H	PA	54H	MF11
15H	PAC	55H	MF12
16H	PAPU	56H	
17H	PAWU	57H	
18H	LVRC	58H	
19H	LVDC	59H	INTEG
1AH		5AH	PAS0
1BH		5BH	PAS1
1CH		5CH	PBS0
1DH	TB0C	5DH	PBS1
1EH	TB1C	5EH	
1FH	PSC0R	5FH	
20H	STMC0	60H	
21H	STMC1	61H	
22H	STMDL	62H	
23H	STMDH	63H	
24H	STMAL	64H	
25H	STMAH	65H	
26H		66H	
27H		67H	
28H		68H	
29H		69H	PSC1R
2AH		6AH	TKTMR
2BH	RSTC	6BH	TKC0
2CH	REGC	6CH	TKC1
2DH	LCS	6DH	TKC2
2EH	LVPUC	6EH	TK16DL
2FH	SCC	6FH	TK16DH
30H	HIRCC	70H	TKM0C0
31H		71H	TKM0C1
32H		72H	TKM0C2
33H		73H	TKM016DL
34H		74H	TKM016DH
35H		75H	TKM0ROL
36H	SADOL	76H	TKM0ROH
37H	SADOH	77H	TK1M0TH16L
38H	SADC0	78H	TK1M0TH16H
39H	SADC1	79H	TK2M0TH16L
3AH	SADC2	7AH	TK2M0TH16H
3BH		7BH	TK3M0TH16L
3CH		7CH	TK3M0TH16H
3DH		7DH	TK4M0TH16L
3EH	SLEDC	7EH	TK4M0TH16H
3FH	PMPS	7FH	TKM0THS

□ : Unused, read as 00H

特殊功能数据存储器结构

特殊功能寄存器

大部分特殊功能寄存器的细节将在相关功能章节描述，但有几个寄存器需在此章节单独描述。

间接寻址寄存器 – IAR0, IAR1

间接寻址寄存器 IAR0 和 IAR1 的地址虽位于数据存储区寄存器区域，但不同于普通寄存器，它们没有实际的物理地址。与定义实际存储器地址的直接存储器寻址不同，间接寻址是使用间接寻址寄存器和存储器指针来执行存储器数据操作。在间接寻址寄存器 IAR0 和 IAR1 上的任何动作，将对间接寻址指针 MP0 和 MP1 所指定的存储器地址产生对应的读 / 写操作。它们总是成对出现，IAR0 和 MP0 可以访问 Bank 0，而 IAR1 和 MP1 可以访问任何 Bank。因为这些间接寻址寄存器不是实际存在的，直接读取将返回“00H”的结果，而直接写入此寄存器则不做任何操作。

存储器指针 – MP0, MP1

该系列单片机提供两个存储器指针，即 MP0 和 MP1。由于这些指针在数据存储区中能像普通的寄存器一样被操作，因此提供了一个寻址和数据追踪的有效方法。当对间接寻址寄存器进行任何操作时，单片机指向的实际地址是由间接寻址指针所指定的地址。MP0、IAR0 用于访问 Bank 0，而 MP1 和 IAR1 可通过 BP 寄存器访问所有的 Bank。直接寻址仅可以用在 Bank 0 中，Bank 1 只能使用 MP1 和 IAR1 进行间接寻址。

以下例子说明如何清除一个具有 4 RAM 地址的区块，它们已事先定义成地址 adres1 到 adres4。

间接寻址程序举例

```
data .section 'data'
adres1 db ?
adres2 db ?
adres3 db ?
adres4 db ?
block db ?
code .section at 0 'code'
org 00h
start:
    mov a, 04h          ; set size of block
    mov block, a
    mov a, offset adres1 ; Accumulator loaded with first RAM address
    mov mp0, a          ; set memory pointer with first RAM address
loop:
    clr IAR0            ; clear the data at address defined by MP0
    inc mp0             ; increment memory pointer
    sdz block           ; check if last memory location has been cleared
    jmp loop
continue:
```

在上面的例子中有一点值得注意，即并没有确定 RAM 地址。

存储区指针 – BP

数据存储区被分为多个 Bank。可以通过设置存储区指针来访问不同的数据存储区。

复位后，数据存储区会初始化到 Bank 0，但是在休眠和空闲模式下的 WDT 溢出复位，不会改变通用数据存储区的存储区号。应该注意的是特殊功能数据存

存储器不受存储区的影响，也就是说，不论是在哪一个存储区，都能对特殊功能寄存器进行读写操作。数据存储器的直接寻址总是访问 Bank 0，不影响存储区指针的值。要访问 Bank 0 之外的存储区，则必须要使用间接寻址方式。

● BP 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	DMBP2	DMBP1	DMBP0
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3 未定义，读为“0”

Bit 2~0 **DMBP2~DMBP0**: 数据存储区 Bank 选择位

000: Bank 0

001: Bank 1

010: 未定义

011: 未定义

100: 未定义

101: Bank 5

110: Bank 6

111: 未定义

累加器 – ACC

对任何单片机来说，累加器是相当重要的，且与 ALU 所完成的运算有密切关系，所有 ALU 得到的运算结果都会暂时存在 ACC 累加器里。若没有累加器，ALU 必须在每次进行如加法、减法和移位的运算和逻辑操作时，将结果写入到数据存储区，这样会造成程序编写和时间的负担。另外数据传送也常常牵涉到累加器的临时储存功能，例如在使用者定义的一个寄存器和另一个寄存器之间传送数据时，由于两寄存器之间不能直接传送数据，因此必须通过累加器来传送数据。

程序计数器低字节寄存器 – PCL

为了提供额外的程序控制功能，程序计数器低字节设置在数据存储区的特殊功能区域内，通过对此寄存器操作，便可直接跳转到其他程序地址。直接给 PCL 寄存器赋值将导致程序直接跳转到程序存储器的某一地址，然而由于寄存器只有 8 位长度，因此只允许在本页的程序存储器范围内进行跳转，而当执行此操作时，要注意会插入一个空指令周期。

表格寄存器 – TBLP, TBHP, TBLH

这三个特殊功能寄存器对存储在程序存储器中的表格进行操作。TBLP 和 TBHP 为表格指针，指向表格数据存储的地址。它的值必须在任何表格读取指令执行前加以设定，由于此值可以被如“INC”或“DEC”的指令所改变，这就提供了一种简单的方法对表格数据进行读取。表格读取数据指令执行之后，表格数据高字节存储在 TBLH 中。其中要注意的是，表格数据低字节会被传送到使用者指定的地址。

状态寄存器 – STATUS

这 8 位的状态寄存器由零标志位 (Z)、进位标志位 (C)、辅助进位标志位 (AC)、溢出标志位 (OV)、暂停标志位 (PDF) 和看门狗定时器溢出标志位 (TO) 组成。这些算术 / 逻辑操作和系统运行标志位是用来记录单片机的运行状态。

除了 TO 和 PDF 标志外，状态寄存器中的位像其它大部分寄存器一样可以被改变。任何数据写入到状态寄存器将不会改变 TO 或 PDF 标志位。另外，执行不同的指令后，与状态寄存器有关的运算可能会得到不同的结果。TO 标志位只会受系统上电、看门狗溢出或执行“CLR WDT”或“HALT”指令影响。PDF 标志位只会受执行“HALT”或“CLR WDT”指令或系统上电影响。

Z、OV、AC 和 C 标志位通常反映最近运算的状态。

- C: 当加法运算的结果产生进位，或减法运算的结果没有产生借位时，则 C 被置位，否则 C 被清零，同时 C 也会被带进位的移位指令所影响。
- AC: 当低半字节加法运算的结果产生进位，或高半字节减法运算的结果没有产生借位时，AC 被置位，否则 AC 被清零。
- Z: 当算术或逻辑运算结果是零时，Z 被置位，否则 Z 被清零。
- OV: 当运算结果高两位的进位状态异或结果为 1 时，OV 被置位，否则 OV 被清零。
- PDF: 系统上电或执行“CLR WDT”指令会清零 PDF，而执行“HALT”指令则会置位 PDF。
- TO: 系统上电或执行“CLR WDT”或“HALT”指令会清零 TO，而当 WDT 溢出则会置位 TO。

另外，当进入一个中断程序或执行子程序调用时，状态寄存器不会自动压入到堆栈保存。假如状态寄存器的内容是重要的且子程序可能改变状态寄存器的话，则需谨慎的去做正确的储存。

● STATUS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	TO	PDF	OV	Z	AC	C
R/W	—	—	R	R	R/W	R/W	R/W	R/W
POR	—	—	0	0	x	x	x	x

“x”：未知

Bit 7~6 未定义，读为“0”

Bit 5 **TO**: 看门狗溢出标志位
0: 系统上电或执行“CLR WDT”或“HALT”指令后
1: 看门狗溢出发生

Bit 4 **PDF**: 暂停标志位
0: 系统上电或执行“CLR WDT”指令后
1: 执行“HALT”指令

Bit 3 **OV**: 溢出标志位
0: 无溢出
1: 运算结果高两位的进位状态异或结果为 1

Bit 2 **Z**: 零标志位
0: 算术或逻辑运算结果不为 0
1: 算术或逻辑运算结果为 0

Bit 1 **AC**: 辅助进位标志位
0: 无辅助进位
1: 在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位

Bit 0 **C**: 进位标志位
0: 无进位
1: 如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位
C 标志位也受循环移位指令的影响。

EEPROM 数据存储器

该系列单片机的一个特性是内建 EEPROM 数据存储器。由于其非易失的存储结构，即使在电源掉电的情况下存储器内的数据仍然保存完好。这种存储区扩展了存储器空间，对设计者来说增加了许多新的应用机会。EEPROM 可以用来存储产品编号、校准值、用户特定数据、系统配置参数或其它产品信息等。EEPROM 的数据读取和写入过程也会变的更简单。

EEPROM 数据存储器结构

该系列单片机的 EEPROM 数据存储器容量为 32×8 位。由于映射方式与程序存储器和数据存储器不同，因此不能像其它类型的存储器一样寻址。使用 Bank 0 中的一个地址寄存器和一个数据寄存器以及 Bank 1 中的一个控制寄存器，可以实现对 EEPROM 的单字节读写操作。

EEPROM 寄存器

有三个寄存器控制内部 EEPROM 数据存储器总的操作。地址寄存器 EEA、数据寄存器 EED 及控制寄存器 EEC。EEA 和 EED 位于 Bank 0 中，它们能像其它特殊功能寄存器一样直接被访问。EEC 位于 Bank 1 中，不能被直接访问，仅能通过 MP1 和 IAR1 进行间接读取或写入。由于 EEC 控制寄存器位于 Bank 1 中的“40H”，在 EEC 寄存器上的任何操作被执行前，MP1 必须先设为“40H”，BP 被设为“01H”。

寄存器名称	位							
	7	6	5	4	3	2	1	0
EEA	—	—	—	EEA4	EEA3	EEA2	EEA1	EEA0
EED	D7	D6	D5	D4	D3	D2	D1	D0
EEC	—	—	—	—	WREN	WR	RDEN	RD

EEPROM 寄存器列表

• EEA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	EEA4	EEA3	EEA2	EEA1	EEA0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5 未定义，读为“0”

Bit 4~0 EEA4~EEA0: 数据 EEPROM 地址 bit 4 ~ bit 0

• EED 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 D7~D0: 数据 EEPROM 数据 bit 7 ~ bit 0

• EEC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	WREN	WR	RDEN	RD
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定义，读为“0”

Bit 3 **WREN**: 数据 EEPROM 写使能位

0: 除能

1: 使能

此位为数据 EEPROM 写使能位，向数据 EEPROM 写操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 写操作。

Bit 2 **WR**: EEPROM 写控制位

0: 写周期结束

1: 写周期有效

此位为数据 EEPROM 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 WREN 未先置高时，此位置高无效。

Bit 1 **RDEN**: 数据 EEPROM 读使能位

0: 除能

1: 使能

此位为数据 EEPROM 读使能位，向数据 EEPROM 读操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 读操作。

Bit 0 **RD**: EEPROM 读控制位

0: 读周期结束

1: 读周期有效

此位为数据 EEPROM 读控制位，由应用程序将此位置高将激活读周期。读周期结束后，硬件自动将此位清零。当 RDEN 未先置高时，此位置高无效。

注：1. 在同一条指令中 WREN、WR、RDEN 和 RD 不能同时置为“1”。WR 和 RD 不能同时置为“1”。

2. 确保 f_{SUB} 时钟在执行写动作前已稳定。

3. 确保写动作完成后才可改写 EEC 寄存器。

从 EEPROM 中读取数据

从 EEPROM 中读取数据，EEPROM 中读取数据的地址要先放入 EEA 寄存器中。EEC 寄存器中的读使能位 RDEN 置为高以使能读功能。若 EEC 寄存器中的 RD 位被置高，一个读周期将开始。若 RD 位已置为高而 RDEN 位还未被设置则不能开始读操作。若读周期结束，RD 位将自动清除为“0”，数据可以从 EED 寄存器中读取。数据在其它读或写操作执行前将一直保留在 EED 寄存器中。应用程序将轮询 RD 位以确定数据可以有效地被读取。

写数据到 EEPROM

写数据至 EEPROM，EEPROM 中写入数据的地址要先放入 EEA 寄存器中，然后将要写入的数据放入 EED 寄存器中。EEC 寄存器中的写使能位 WREN 先置为高以使能写功能，然后 EEC 寄存器中的 WR 位需立即置为高以开始写操作。这两条指令必须在两个指令周期内连续执行。在写操作执行之前需将总中断控制位 EMI 清零，在写周期开始后再置高。若 WR 位已置为高而 WREN 位还未被置高则不能开始写操作。由于控制 EEPROM 写周期是一个内部时钟，与单片机的系统时钟异步，所以数据写入 EEPROM 的时间将有所延迟。可通过轮询 EEC 寄存器中的 WR 位或判断 EEPROM 中断以侦测写周期是否完成。若写周期完成，WR 位将自动清除为“0”，通知用户数据已写入 EEPROM。因此，应用程序将轮询 WR 位以确定写周期是否结束。

写保护

防止误写入的写保护有以下几种。单片机上电后控制寄存器中的写使能位将被清除以杜绝任何写入操作。上电后 BP 将重置为“0”，这意味着数据存储区 Bank 0 被选中。由于 EEPROM 控制寄存器位于 Bank 1 中，这增加了对写操作的保护措施。在正常程序操作中确保控制寄存器中的写使能位被清除将能防止不正确的写操作。

EEPROM 中断

EEPROM 写周期结束后将产生 EEPROM 写中断，需先通过设置相关中断寄存器的 DEE 位使能 EEPROM 中断。当 EEPROM 写周期结束，DEF 请求标志位将被置位。若总中断、EEPROM 中断使能且堆栈未满的情况下将跳转到相应的 EEPROM 中断向量中执行。当中断被响应，EEPROM 中断标志位将自动复位。

编程注意事项

必须注意的是数据不会无意写入 EEPROM。在没有写动作时写使能位被正常清零可以增强保护功能。BP 指针也可以正常清零以阻止进入 EEPROM 控制寄存器存在的 Bank 1。尽管没有必要，写一个简单的读回程序以检查新写入的数据是否正确还是应该考虑的。

当 WREN 位被置为高以后，写数据位 WR 必须立刻置为高，以确保写循环正确执行。总中断位 EMI 在写循环开始前应当被清零，写循环开始后再将其使能。注意，单片机不应在 EEPROM 读或写操作完全完成之前进入空闲或休眠模式，否则 EEPROM 读或写操作将失败。

程序举例

从 EEPROM 中读取数据 – 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, 40H                ; set memory pointer MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; set bank pointer BP
MOV BP, A
SET IAR1.1                ; set RDEN bit, enable read operations
SET IAR1.0                ; start Read Cycle - set RD bit
BACK:
SZ IAR1.0                 ; check for read cycle end
JMP BACK
CLR IAR1                   ; disable EEPROM read if no more read operations
                           ; are required

CLR BP
MOV A, EED                 ; move read data to register
MOV READ_DATA, A
```

注：对于每一个读操作，即使地址是连续的，都必须重新设置地址寄存器，接着再将 RD 位置高开启一个读周期。

写数据到 EEPROM – 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, EEPROM_DATA       ; user defined data
MOV EED, A
MOV A, 40H                ; set memory pointer MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; set bank pointer BP
MOV BP, A
CLR EMI
SET IAR1.3                ; set WREN bit, enable write operations
SET IAR1.2                ; start Write Cycle - set WR bit - executed
                           ; immediately
                           ; after set WREN bit

SET EMI
BACK:
SZ IAR1.2                 ; check for write cycle end
JMP BACK
CLR BP
```

振荡器

不同的振荡器选择可以让使用者在不同的应用需求中实现更大范围的功能。振荡器的灵活性使得在速度和功耗方面可以达到最优化。振荡器选择和操作是通过应用程序和相关控制寄存器完成的。

振荡器概述

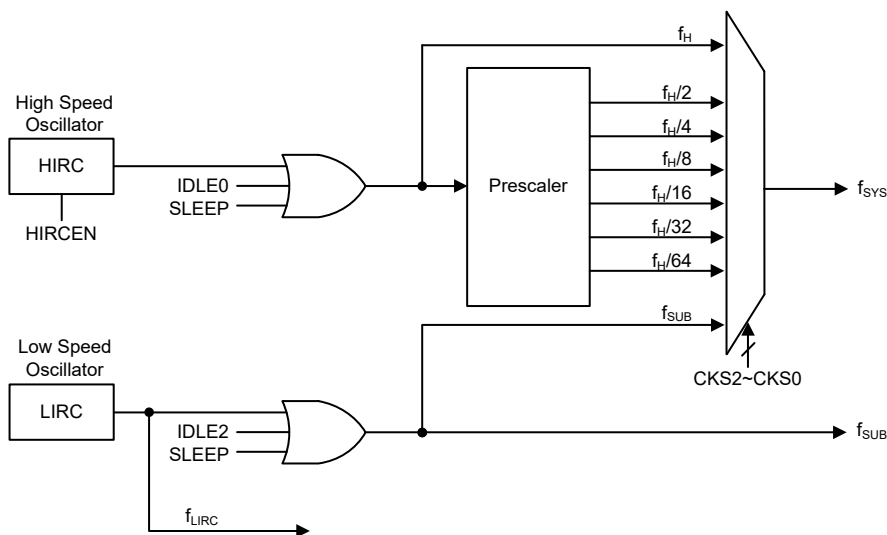
振荡器除了作为主系统时钟源，还作为看门狗定时器和时基中断的时钟源。集成的内部振荡器不需要任何外围器件。它们提供的高速和低速系统振荡器具有较宽的频率范围。较高频率的振荡器提供更高的性能，但要求有更高的功率，反之亦然。动态切换快慢系统时钟的能力使单片机具有灵活而优化的性能 / 功耗比，此特性对功耗敏感的应用领域尤为重要。

类型	名称	频率
内部高速 RC	HIRC	4/8/12MHz
内部低速 RC	LIRC	32kHz

振荡器类型

系统时钟配置

该系列单片机有两个系统振荡器，包括一个高速振荡器和一个低速振荡器。高速振荡器是内部 4/8/12MHz RC 振荡器 HIRC，低速振荡器是内部 32kHz RC 振荡器 LIRC。使用低速或高速振荡器作为系统时钟的选择是通过设置 SCC 寄存器中的 CKS2~CKS0 位决定的，系统时钟可动态选择。



系统时钟配置

内部高速 RC 振荡器 – HIRC

内部 RC 振荡器是一个集成的系统振荡器，无需其它外部元件。内部 RC 振荡器具有三种固定的频率：4MHz、8MHz 和 12MHz。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡频率因电源电压、温度以及芯片制成工艺不同的影响减至最低程度。注意内部系统时钟选项的操作不需要外部引脚。

内部 32kHz 振荡器 – LIRC

内部 32kHz 系统振荡器是一个低频振荡器。它是一个完全集成的 RC 振荡器，运行时典型频率值为 32kHz，且无需外部元件。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡器因电源电压、温度及芯片制成工艺不同的影响减至最低。

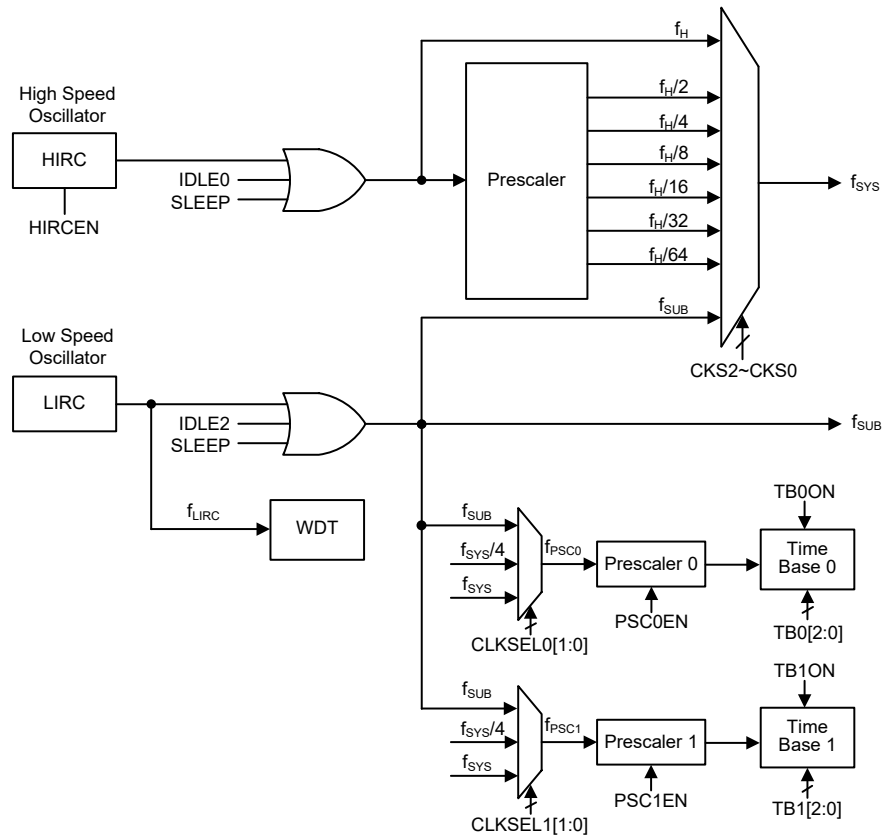
工作模式和系统时钟

现今的应用要求单片机具有较高的性能及尽可能低的功耗，这种矛盾的要求在便携式电池供电的应用领域尤为明显。高性能所需要的高速时钟将增加功耗，反之亦然。该系列单片机提供高、低速两种时钟源，它们之间可以动态切换，用户可通过优化单片机操作来获得最佳性能 / 功耗比。

系统时钟

该系列单片机为 CPU 和外围功能操作提供了多种不同的时钟源。用户使用配置选项和寄存器编程可获取多种时钟，进而使系统时钟获取最大的应用性能。

主系统时钟可来自高频时钟源 f_H 或低频时钟源 f_{SUB} ，通过 SCC 寄存器中的 CKS2~CKS0 位进行选择。高频时钟来自 HIRC 振荡器。低频系统时钟源来自 LIRC 振荡器。其它系统时钟还有高速系统振荡器的分频 $f_H/2 \sim f_H/64$ 。



系统时钟选项

注：当系统时钟源 f_{SYS} 由 f_H 到 f_{SUB} 转换时，可以通过设置相应的高速振荡器使能控制位，选择停止以节省耗电或者继续振荡，为外围电路提供 $f_H \sim f_H/64$ 频率的时钟源。

系统工作模式

该系列单片机有 6 种不同的工作模式，每种有它自身的特性，根据应用中不同的性能和功耗要求可选择不同的工作模式。单片机正常工作有两种模式：快速模式和低速模式。剩余的 4 种工作模式：休眠模式、空闲模式 0、空闲模式 1 和空闲模式 2 用于单片机 CPU 关闭时以节省耗电。

工作模式	CPU	寄存器设置			f_{SYS}	f_H	f_{SUB}	f_{LIRC}
		FHIDEN	FSIDEN	CKS2~CKS0				
快速模式	On	x	x	000~110	$f_H \sim f_H/64$	On	On	On
低速模式	On	x	x	111	f_{SUB}	On/Off ⁽¹⁾	On	On
空闲模式 0	Off	0	1	000~110	Off	Off	On	On
				111	On			
空闲模式 1	Off	1	1	xxx	On	On	On	On
空闲模式 2	Off	1	0	000~110	On	On	Off	On
				111	Off			
休眠模式	Off	0	0	xxx	Off	Off	Off	On ⁽²⁾

“x”：无关

注：1. 在低速模式中， f_H 开启或关闭由相应的振荡器使能位控制。

2. 在休眠模式中， f_{LIRC} 开启或关闭由 WDT 功能使能或除能控制。

快速模式

这是主要的工作模式之一，单片机的所有功能均可在此模式中实现且系统时钟由高速振荡器提供。该模式下单片机正常工作的时钟源来自 HIRC 振荡器。高速振荡器频率可被分为 1~64 的不等比率，实际的比率由 SCC 寄存器中的 CKS2~CKS0 位选择的。单片机使用高速振荡器分频作为系统时钟可减少工作电流。

低速模式

此模式的系统时钟虽为较低速时钟源，但单片机仍能正常工作。该低速时钟源来自 f_{SUB} ， f_{SUB} 时钟来源于 LIRC 振荡器。

休眠模式

在 HALT 指令执行后且 FHIDEN 和 FSIDEN 位为低时，系统进入休眠模式。在休眠模式中，CPU 停止运行， f_{SUB} 停止为外围功能提供时钟。因为看门狗定时器功能总是使能，所以 f_{LIRC} 继续运行。

空闲模式 0

执行 HALT 指令后且 SCC 寄存器中 FHIDEN 位为低、FSIDEN 位为高时，系统进入空闲模式 0。在空闲模式 0 中，CPU 停止，但低速振荡器会开启以驱动一些外围功能。

空闲模式 1

执行 HALT 指令后且 SCC 寄存器中 FHIDEN 和 FSIDEN 位为高时，系统进入空闲模式 1。在空闲模式 1 中，CPU 停止，但高速和低速振荡器都会开启以提供一个时钟源保持一些外围功能继续工作。

空闲模式 2

执行 HALT 指令后且 SCC 寄存器中 FHIDEN 位为高、FSIDEN 位为低时，系统进入空闲模式 2。在空闲模式 2 中，CPU 停止，但高速振荡器会开启以提供一个时钟源保持一些外围功能继续工作。

控制寄存器

寄存器 SCC 和 HIRCC 用于控制单片机系统时钟和相应的振荡器配置。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SCC	CKS2	CKS1	CKS0	—	—	—	FHIDEN	FSIDEN
HIRCC	—	—	—	—	HIRC1	HIRC0	HIRCF	HIRCEN

系统工作模式控制寄存器列表

• SCC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CKS2	CKS1	CKS0	—	—	—	FHIDEN	FSIDEN
R/W	R/W	R/W	R/W	—	—	—	R/W	R/W
POR	0	0	0	—	—	—	0	0

Bit 7~5 **CKS2~CKS0:** 系统时钟选择位

000: f_H
001: $f_H/2$
010: $f_H/4$
011: $f_H/8$
100: $f_H/16$
101: $f_H/32$
110: $f_H/64$
111: f_{SUB}

这三位用于选择系统时钟源。除了 f_H 或 f_{SUB} 提供的系统时钟源外，也可使用高频振荡器的分频作为系统时钟。

Bit 4~2 未定义，读为“0”

Bit 1 **FHIDEN:** CPU 关闭时高频振荡器控制位

0: 除能
1: 使能

此位用来控制在执行 HALT 指令 CPU 关闭后高速振荡器是否停止。

Bit 0 **FSIDEN:** CPU 关闭时低频振荡器控制位

0: 除能
1: 使能

此位用来控制在执行 HALT 指令 CPU 关闭后低速振荡器是否停止。

• HIRCC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	HIRC1	HIRC0	HIRCF	HIRCEN
R/W	—	—	—	—	R/W	R/W	R	R/W
POR	—	—	—	—	0	0	0	1

Bit 7~4 未定义，读为“0”

Bit 3~2 **HIRC1~HIRC0:** HIRC 频率选择位

00: 4MHz
01: 8MHz
10: 12MHz
11: 4MHz

当 HIRC 振荡器使能或通过应用程序改变 HIRC 频率选择位时，在 HIRCF 标志位置高后时钟频率会自动改变。

Bit 1 **HIRCF:** HIRC 振荡器稳定标志位

0: HIRC 未稳定
1: HIRC 稳定

此位用于表明 HIRC 振荡器是否稳定。HIRCEN 位置高使能 HIRC 振荡器，HIRCF 位会先被清零，在 HIRC 稳定后会被置高。

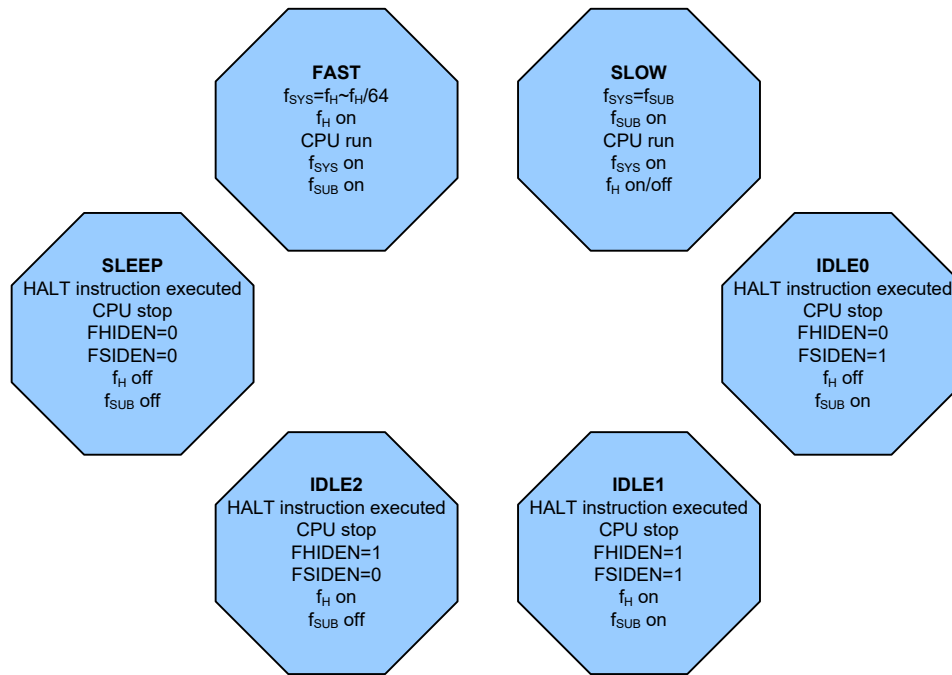
Bit 0 **HIRCEN:** HIRC 振荡器使能控制位

0: 除能
1: 使能

工作模式切换

该系列单片机可在各个工作模式间自由切换，使得用户可根据所需选择最佳的性能 / 功耗比。用此方式，对单片机工作的性能要求不高的情况下，可使用较低频时钟以减少工作电流，在便携式应用上延长电池的使用寿命。

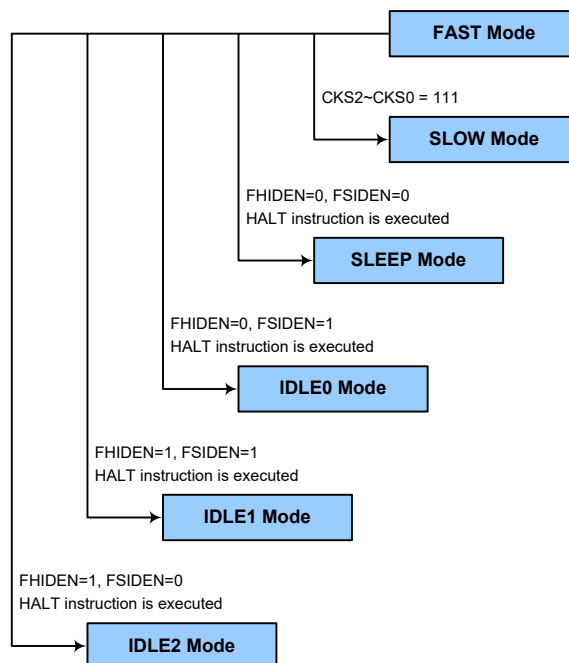
简单来说，快速模式和低速模式间的切换仅需设置 SCC 寄存器中的 CKS2~CKS0 位即可实现，而快速模式 / 低速模式与休眠模式 / 空闲模式间的切换经由 HALT 指令实现。当 HALT 指令执行后，单片机是否进入空闲模式或休眠模式由 SCC 寄存器中的 FHIDEN 位和 FSIDEN 位决定的。



快速模式切换到低速模式

系统运行在快速模式时使用高速系统振荡器，因此较为耗电。可通过设置 SCC 寄存器中的 CKS2~CKS0 位为 “111” 使系统时钟切换至运行在低速模式下。此时将使用低速系统振荡器以节省耗电。用户可在对性能要求不高的操作中使用此方法以减少耗电。

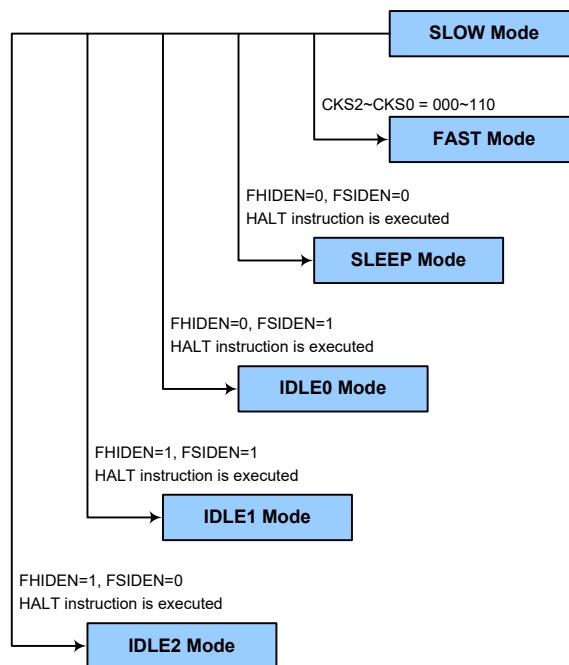
低速模式的时钟源来自 LIRC 振荡器。因此要求这个振荡器在所有模式切换动作发生前稳定下来。



低速模式切换到快速模式

在低速模式时系统时钟来自 f_{SUB} 。切换回快速模式时，需设置 CKS2~CKS0 位为 “000” ~ “110” 使系统时钟从 f_{SUB} 切换到 $f_H \sim f_H/64$ 。

然而，如果在低速模式下 f_H 因未使用而关闭，那么从低速模式切换到快速模式时，它需要一定的时间来重新起振和稳定，可通过检测 HIRCC 寄存器中的 HIRCF 位进行判断，所需的高速系统振荡器稳定时间指定在系统上电时间电气特性中。



进入休眠模式

进入休眠模式的方法仅有一种即应用程序中执行“HALT”指令前需设置 SCC 寄存器中 FHIDEN 和 FSIDEN 位都为“0”。在此模式下，除了看门狗定时器功能，所有的时钟和功能将关断。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 因 WDT 功能始终使能，WDT 将被清零并重新开始计数。

进入空闲模式 0

进入空闲模式 0 的方法仅有一种即应用程序中执行“HALT”指令前需设置 SCC 寄存器中 FHIDEN 位为“0”且 FSIDEN 位为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟停止运行，应用程序停止在“HALT”指令处，时钟 f_{SUB} 将继续运行。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 因 WDT 功能始终使能，WDT 将被清零并重新开始计数。

进入空闲模式 1

进入空闲模式 1 的方法仅有一种即应用程序中执行“HALT”指令前需设置 SCC 寄存器中 FHIDEN 和 FSIDEN 位都为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 和 f_{SUB} 时钟开启，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 因 WDT 功能始终使能，WDT 将被清零并重新开始计数。

进入空闲模式 2

进入空闲模式 2 的方法仅有一种即应用程序中执行“HALT”指令前需设置 SCC 寄存器中 FHIDEN 位为“1”且 FSIDEN 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟开启， f_{SUB} 时钟关闭，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 因 WDT 功能始终使能，WDT 将被清零并重新开始计数。

待机电流注意事项

由于单片机进入休眠或空闲模式的主要原因是将MCU的电流降低到尽可能低，可能到只有几个微安的级别（空闲模式1和空闲模式2除外），所以如果要将电路的电流降到最低，电路设计者还应有其它的考虑。应该特别注意的是单片机的输入/输出引脚。所有高阻抗输入脚都必须连接到固定的高或低电平，因为引脚浮空会造成内部振荡并导致耗电增加。这也应用于有不同封装的单片机，因为它们可能含有未引出的引脚，这些引脚也必须设为输出或带有上拉电阻的输入。

另外还需注意单片机设为输出的I/O引脚上的负载。应将它们设置在有最小拉电流的状态或将它们和其它的CMOS输入一样接到没有拉电流的外部电路上。还应注意的是，如果选择LIRC振荡器，会导致耗电增加。

在空闲模式1和空闲模式2中，高速振荡器开启。若外围功能时钟来自高速振荡器，额外的待机电流也可能会有几百微安。

唤醒

单片机进入休眠模式或空闲模式后，CPU将停止。然而单片机再次唤醒，原来的系统振荡器重新起振、稳定且恢复正常工作需要一定的时间。

系统进入休眠或空闲模式之后，可以通过以下几种方式唤醒：

- PA口外部下降沿
- 系统中断
- WDT溢出

单片机执行HALT指令，系统将进入空闲或休眠模式，PDF将被置1；系统上电或执行清除看门狗的指令，PDF将被清零。若由WDT溢出唤醒，则会发生看门狗定时器复位。看门狗计数器溢出将会置位TO标志并唤醒系统，这种复位会重置程序计数器和堆栈指针，其它标志保持原有状态。

PA口中的每个引脚都可以通过PAWU寄存器使能下降沿唤醒功能。PA端口唤醒后，程序将在“HALT”指令后继续执行。如果系统是通过中断唤醒，则有两种可能发生。第一种情况是：相关中断除能或是中断使能且堆栈已满，则程序会在“HALT”指令之后继续执行。这种情况下，唤醒系统的中断会等到相关中断使能或有堆栈层可以使用之后才执行。第二种情况是：相关中断使能且堆栈未满，则中断可以马上执行。如果在进入休眠或空闲模式之前中断标志位已经被设置为“1”，则相关中断的唤醒功能将无效。

看门狗定时器

看门狗定时器的功能在于防止如电磁的干扰等外部不可控制事件，所造成的程序不正常动作或跳转到未知的地址。

看门狗定时器时钟源

WDT 定时器时钟源来自于内部时钟 f_{LIRC} ，由 LIRC 振荡器提供。内部振荡器 LIRC 的频率大约为 32kHz，这个特殊的内部时钟周期随 V_{DD} 、温度和制成的不同而变化。看门狗定时器的时钟源可分频为 $2^8 \sim 2^{18}$ 以提供更大的溢出周期，分频比由 WDTC 寄存器中的 WS2~WS0 位来决定。

看门狗定时器控制寄存器

WDTC 寄存器用于控制 WDT 功能的选择溢出周期、使能以及 MCU 复位。

• WDTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 **WE4~WE0**: WDT 功能软件控制位
01010/10101: 使能
其它值: MCU 复位
若因外部环境噪声使这些位发生改变，单片机将复位。复位动作发生在 t_{SRESET} 延迟时间后，且 RSTFC 寄存器的 WRF 位将置为 1。

Bit 2~0 **WS2~WS0**: WDT 溢出周期选择位

000: $2^8/f_{LIRC}$
001: $2^{10}/f_{LIRC}$
010: $2^{12}/f_{LIRC}$
011: $2^{14}/f_{LIRC}$
100: $2^{15}/f_{LIRC}$
101: $2^{16}/f_{LIRC}$
110: $2^{17}/f_{LIRC}$
111: $2^{18}/f_{LIRC}$

这三位控制 WDT 时钟源的分频比，从而实现对 WDT 溢出周期的控制。

• RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

“x”: 未知

Bit 7~4 未定义，读为 “0”

Bit 3 **RSTF**: RSTF 复位控制寄存器软件复位标志位
参考“内部复位控制”章节

Bit 2 **LVRF**: LVR 功能复位标志位
参考“低电压复位”章节

Bit 1 **LRF**: LVR 控制寄存器软件复位标志位
参考“低电压复位”章节

Bit 0 **WRF:** WDT 控制寄存器软件复位标志位
 0: 未发生
 1: 发生
 WDT 控制寄存器软件复位时，该位被置为 1，且通过应用程序清除。注意，该位只能由应用程序清零。

看门狗定时器操作

当 WDT 溢出时，会产生一个芯片复位的动作。这也就意味着正常工作期间，用户需在应用程序中看门狗溢出前有策略地清看门狗定时器以防止其产生复位，可使用清除看门狗指令实现。无论什么原因，程序失常跳转到一个未知的地址或进入一个死循环，此清除指令都不能被正确执行，此种情况下，看门狗将溢出以使单片机复位。WDTC 寄存器中的 WE4~WE0 位可提供使能 / 除能控制以及看门狗定时器复位操作。当设置为“01010B”或“10101B”时使能 WDT 功能；如果 WE4~WE0 设置为“01010B”和“10101B”以外的值，单片机在 t_{SRESET} 延迟时间后复位。上电后这些位初始化为“01010B”。

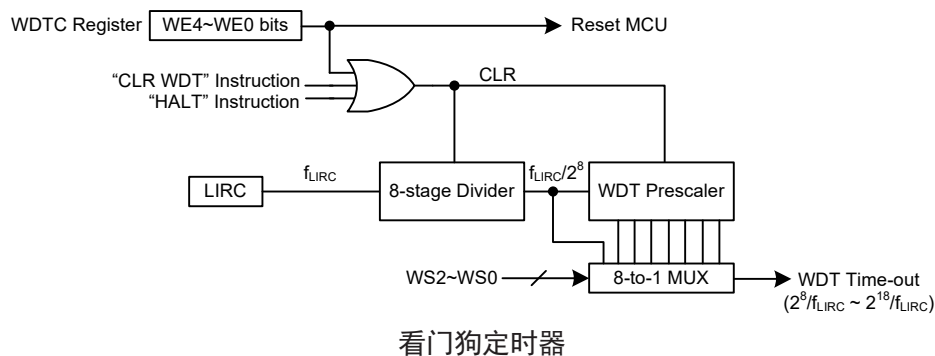
WE4~WE0 位	WDT 功能
01010B/10101B	使能
其它值	MCU 复位

看门狗定时器功能控制

程序正常运行时，WDT 溢出将导致芯片复位，并置位状态标志位 TO。若系统处于休眠或空闲模式，当 WDT 发生溢出时，状态寄存器中的 TO 应置位，仅 PC 和堆栈指针复位。有三种方法可以用来清除 WDT 的内容。第一种是 WDT 软件复位，即将 WE4~WE0 位设置成除了 01010B 和 10101B 外的任意值；第二种是通过软件清除指令，而第三种是通过“HALT”指令。

只有一种软件指令用于清除看门狗定时器。因此只要执行“CLR WDT”便清除 WDT。

当设置分频比为 2^{18} 时，溢出周期最大。例如，时钟源为 32kHz LIRC 振荡器，分频比为 2^{18} 时最大溢出周期约 8s，分频比为 2^8 时最小溢出周期约 8ms。



复位和初始化

复位功能是任何单片机中基本的部分，使得单片机可以设定一些与外部参数无关的先置条件。最重要的复位条件是在单片机首次上电以后，经过短暂的延迟，内部硬件电路使得单片机处于预期的稳定状态并开始执行第一条程序指令。上电复位以后，在程序执行之前，部分重要的内部寄存器将会被设定为预先设定的状态。程序计数器就是其中之一，它会被清除为零，使得单片机从最低的程序存储器地址开始执行程序。

除上电复位以外，另一种复位为低电压复位即 LVR 复位，在电源供应电压低于 LVR 设定值时，系统会产生 LVR 复位。

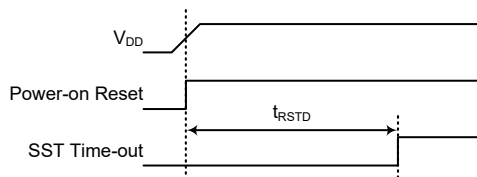
另一种复位为看门狗定时器溢出和单片机复位。不同方式的复位操作会对寄存器产生不同的影响。

复位功能

单片机有多种复位方式，描述如下：

上电复位

这是最基本且不可避免的复位，发生在单片机上电后。除了保证程序存储器从开始地址执行，上电复位也使得其它寄存器被设定在预设条件。所有的输入 / 输出端口和控制寄存器在上电复位时会保持高电平，以确保上电后所有引脚被设定为输入状态。



上电复位时序图

内部复位控制

内部复位控制寄存器 RSTC 用于为单片机在受到环境噪声干扰而异常工作时提供复位。如果 RSTC 寄存器的值被设置为除 01010101B 或 10101010B 以外的任何值，单片机会在 t_{SRESET} 延迟时间后发生复位。上电后寄存器的值为 01010101B。

RSTC7~RSTC0 位	复位功能
01010101B	无操作
10101010B	无操作
其它值	MCU 复位

内部复位功能控制

• RSTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	RSTC7	RSTC6	RSTC5	RSTC4	RSTC3	RSTC2	RSTC1	RSTC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	1	0	1

Bit 7~0 **RSTC7~RSTC0**: 复位功能控制位

01010101: 无操作

10101010: 无操作

其它值: MCU 复位

如果由于不利的环境因素使这些位发生改变, 单片机将复位。复位动作发生在 t_{SRESET} 延迟时间后, 且 RSTFC 寄存器的 RSTF 位将置为“1”。

• RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

“x”: 未知

Bit 7~4 未定义, 读为“0”

Bit 3 **RSTF**: 复位控制寄存器软件复位标志位

0: 未发生

1: 发生

当 RSTC 控制寄存器软件复位发生时, 此位被置为“1”, 且只能通过应用程序清零。

Bit 2 **LVRF**: LVR 功能复位标志位

参考“低电压复位”章节。

Bit 1 **LRF**: LVR 控制寄存器软件复位标志位

参考“低电压复位”章节。

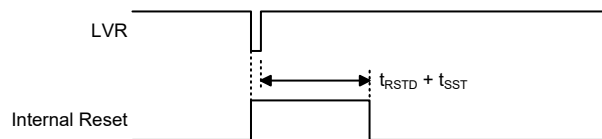
Bit 0 **WRF**: WDT 控制寄存器软件复位标志位

参考“看门狗定时器控制寄存器”章节。

低电压复位 – LVR

单片机具有低电压复位电路, 用来监测它的电源电压。当电源电压值低于预设值, MCU 复位。

低电压复位功能总是在快速模式或低速模式使能于特定的电压值, V_{LVR} 。例如在更换电池的情况下, 单片机供应的电压可能会落在 $0.9V \sim V_{LVR}$ 之间, 这时 LVR 将会自动复位单片机, 并且 RSTFC 寄存器中的 LVRF 位将被自动置位为 1。LVR 包含以下的规格: 有效的 LVR 信号, 即在 $0.9V \sim V_{LVR}$ 的低电压状态的时间, 必须超过 LVR/LVD 电气特性中的 t_{LVR} 参数的值。如果低电压存在不超过 t_{LVR} 参数的值, 则 LVR 将会忽略它且不会执行复位功能。 V_{LVR} 参数值可通过 LVRC 寄存器中的 LVS 位设置。若由于受到干扰 LVS7~LVS0 变为其它值时, LVR 在 t_{SRESET} 延迟时间后复位。此时 RSTFC 寄存器的 LRF 位被置位。上电后寄存器的值为 01010101B。正常执行时 LVR 功能会于休眠或空闲时自动除能关闭。



低电压复位时序图

• LVRC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVS7	LVS6	LVS5	LVS4	LVS3	LVS2	LVS1	LVS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	1	0	1

Bit 7~0 **LVS7~LVS0**: LVR 电压选择控制位

01010101: 2.1V

00110011: 2.55V

10011001: 3.15V

10101010: 3.8V

其它值: MCU 复位 – 寄存器复位为 POR 值

若低电压情况发生且满足以上定义四个低电压复位值, 则单片机复位。低压条件保持超过 t_{LVR} 时间后, 复位操作有效。此时复位后的寄存器内容保持不变。

除了以上定义四个低电压复位值外, 其它值也能导致单片机复位。需要在 t_{SRESET} 延迟时间后响应复位。但此时寄存器内容将复位为 POR 值。

• RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

“x”: 未知

Bit 7~4 未定义, 读为 “0”

Bit 3 **RSTF**: 复位控制寄存器软件复位标志位

参考 “内部复位控制” 章节。

Bit 2 **LVRF**: LVR 功能复位标志位

0: 未发生

1: 发生

当特定的低电压复位条件发生时, 此位被置为 “1”, 且只能通过应用程序清零。

Bit 1 **LRF**: LVR 控制寄存器软件复位标志位

0: 未发生

1: 发生

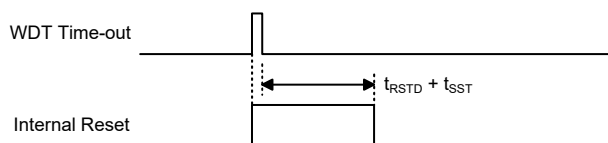
如果 LVRC 寄存器包含任何非定义的 LVR 电压值, 此位被置为 “1”, 这类似于软件复位功能, 且只能通过应用程序清零。

Bit 0 **WRF**: WDT 控制寄存器软件复位标志位

参考 “看门狗定时器控制寄存器” 章节。

正常运行时看门狗溢出复位

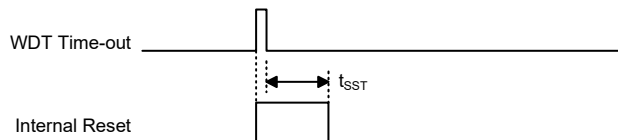
除了看门狗溢出标志位 TO 将被设为 “1” 之外, 在快速模式或低速模式下正常运行时看门狗溢出复位和低电压复位相同。



正常运行时看门狗溢出复位时序图

休眠或空闲时看门狗溢出复位

休眠或空闲时看门狗溢出复位和其它种类的复位有些不同。除了程序计数器与堆栈指针将被清“0”及 TO 位被设为“1”外，绝大部分的条件保持不变。图中 t_{SST} 的详细说明请参考系统上电时间电气特性。



休眠或空闲时看门狗溢出复位时序图

复位初始条件

不同的复位形式以不同的途径影响复位标志位。这些标志位，即 PDF 和 TO 位存放在状态寄存器中，由休眠或空闲模式功能或看门狗计数器几种控制器操作控制。复位标志位如下所示：

TO	PDF	复位条件
0	0	上电复位
u	u	快速模式或低速模式时的 LVR 复位
1	u	快速模式或低速模式时的 WDT 溢出复位
1	1	空闲或休眠模式时的 WDT 溢出复位

“u”：代表不改变

在单片机上电复位之后，各功能单元初始化的情形，列于下表。

项目	复位后情况
程序计数器	复位为零
中断	所有中断被除能
看门狗定时器，时基	复位后清除，WDT 重新开始计数
定时器模块	所有定时器模块关闭
输入 / 输出口	I/O 口设为输入模式
堆栈指针	堆栈指针指向堆栈顶端

不同的复位形式对单片机内部寄存器的影响是不同的。为保证复位后程序能正常执行，了解寄存器在特定条件复位后的设置是非常重要的。下表即为不同方式复位后内部寄存器的状况。

寄存器	上电复位	LVR 复位 (正常操作)	WDT 溢出 (正常操作)	WDT 溢出 (空闲/休眠模式)
IAR0	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
MP0	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
IAR1	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
MP1	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
BP	---- -000	---- -000	---- -000	---- -uuu
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
PCL	0000 0000	0000 0000	0000 0000	0000 0000
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu

寄存器	上电复位	LVR 复位 (正常操作)	WDT 溢出 (正常操作)	WDT 溢出 (空闲/休眠模式)
TBHP	---- -xxx	---- -uuu	---- -uuu	---- -uuu
STATUS	--00 xxxx	--uu uuuu	--1u uuuu	--11 uuuu
RSTFC	---- 0x00	---- u1uu	---- uuuu	---- uuuu
PB	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
WDTC	0101 0011	0101 0011	0101 0011	uuuu uuuu
PA	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PAWU	0000 0000	0000 0000	0000 0000	uuuu uuuu
LVRC	0101 0101	uuuu uuuu	0101 0101	uuuu uuuu
LVDC	--00 0000	--00 0000	--00 0000	--uu uuuu
TB0C	0--- -000	0--- -000	0--- -000	u--- -uuu
TB1C	0--- -000	0--- -000	0--- -000	u--- -uuu
PSC0R	---- -000	---- -000	---- -000	---- -uuu
STMC0	0000 0000	0000 0000	0000 0000	uuuu uuuu
STMC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
STMDL	0000 0000	0000 0000	0000 0000	uuuu uuuu
STMDH	---- --00	---- --00	---- --00	---- --uu
STMAL	0000 0000	0000 0000	0000 0000	uuuu uuuu
STMAH	---- --00	---- --00	---- --00	---- --uu
RSTC	0101 0101	0101 0101	0101 0101	uuuu uuuu
REGC	---- ---1	---- ---1	---- ---1	---- ---u
LCS	x-x0 0000	x-x0 0000	x-x0 0000	x-xu uuuu
LVPUC	---- ---0	---- ---0	---- ---0	---- ---u
SCC	000- --00	000- --00	000- --00	uuu- --uu
HIRCC	---- 0001	---- 0001	---- 0001	---- uuuu
SADOL	xxxx ----	xxxx ----	xxxx ----	uuuu ---- (ADRFS=0)
				uuuu uuuu (ADRFS=1)
SADOH	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu (ADRFS=0)
				---- uuuu (ADRFS=1)
SADC0	0000 0000	0000 0000	0000 0000	uuuu uuuu
SADC1	0000 -000	0000 -000	0000 -000	uuuu -uuu
SADC2	0--0 0000	0--0 0000	0--0 0000	u--u uuuu
SLEDC	---- --00	---- --00	---- --00	---- --uu
PMPS	---- --00	---- --00	---- --00	---- --uu

寄存器	上电复位	LVR 复位 (正常操作)	WDT 溢出 (正常操作)	WDT 溢出 (空闲/休眠模式)
EEC	---- 0000	---- 0000	---- 0000	---- uuuu
EED	0000 0000	0000 0000	0000 0000	uuuu uuuu
EEA	---0 0000	---0 0000	---0 0000	---u uuuu
IICC0	---- 000-	---- 000-	---- 000-	---- uuu-
IICC1	1000 0001	1000 0001	1000 0001	uuuu uuuu
IICD	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
IICA	0000 000-	0000 000-	0000 000-	uuuu uu-
IICTOC	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMC0	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMDL	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMDH	---- --00	---- --00	---- --00	---- --uu
CTMAL	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMAH	---- --00	---- --00	---- --00	---- --uu
INTC0	-000 0000	-000 0000	-000 0000	-uuu uuuu
INTC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
INTC2	-000 -000	-000 -000	-000 -000	-uuu -uuu
MFI0	--00 --00	--00 --00	--00 --00	--uu --uu
MFI1	--00 --00	--00 --00	--00 --00	--uu --uu
MFI2	--00 --00	--00 --00	--00 --00	--uu --uu
INTEG	---- --00	---- --00	---- --00	---- --uu
PAS0	0000 00--	0000 00--	0000 00--	uuuu uu--
PAS1	--00 0000	--00 0000	--00 0000	--uu uuuu
PBS0	---- 0000	---- 0000	---- 0000	---- uuuu
PBS1	0000 0000	0000 0000	0000 0000	uuuu uuuu
PSC1R	---- -000	---- -000	---- -000	---- -uuu
TKTMR	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKC0	0000 0010	0000 0010	0000 0010	uuuu uuuu
TKC1	0000 0011	0000 0011	0000 0011	uuuu uuuu
TKC2	---- --01	---- --01	---- --01	---- --uu
TK16DL	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK16DH	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0C0	--00 0000	--00 0000	--00 0000	--uu uuuu
TKM0C1	0-00 0000	0-00 0000	0-00 0000	u-uu uuuu
TKM0C2	1110 0100	1110 0100	1110 0100	uuuu uuuu
TKM016DL	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM016DH	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0ROL	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0ROH	---- --00	---- --00	---- --00	---- --uu
TK1M0TH16L	0000 0000	0000 0000	0000 0000	uuuu uuuu

寄存器	上电复位	LVR 复位 (正常操作)	WDT 溢出 (正常操作)	WDT 溢出 (空闲/休眠模式)
TK1M0TH16H	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK2M0TH16L	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK2M0TH16H	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK3M0TH16L	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK3M0TH16H	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK4M0TH16L	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK4M0TH16H	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0THS	0000 0000	0000 0000	0000 0000	uuuu uuuu

注：“u”表示不改变
“x”表示未知
“-”表示未定义

输入 / 输出端口

Holtek 单片机的输入 / 输出控制具有很大的灵活性。大部分引脚可在用户程序控制下被设定为输入或输出。所有引脚的上拉电阻设置以及指定引脚的唤醒设置也都由软件控制，这些特性也使得此系列单片机在广泛应用上都能符合开发的需求。

该系列单片机提供 PA 和 PB 双向输入 / 输出。这些寄存器在数据存储器有特定的地址。所有 I/O 口用于输入输出操作。作为输入操作，输入引脚无锁存功能，也就是说输入数据必须在执行“MOV A, [m]”，T2 的上升沿准备好，m 为端口地址。对于输出操作，所有数据都是被锁存的，且保持不变直到输出锁存被重写。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
PAC	PAC7	PAC6	PAC5	PAC4	PAC3	PAC2	PAC1	PAC0
PAPU	PAPU7	PAPU6	PAPU5	PAPU4	PAPU3	PAPU2	PAPU1	PAPU0
PAWU	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
PB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
PBC	PBC7	PBC6	PBC5	PBC4	PBC3	PBC2	PBC1	PBC0
PBPU	PBPU7	PBPU6	PBPU5	PBPU4	PBPU3	PBPU2	PBPU1	PBPU0

I/O 逻辑功能寄存器列表

上拉电阻

许多产品应用在端口处于输入状态时需要外加一个上拉电阻来实现上拉的功能。为了免去外部上拉电阻，当引脚设置为输入时，都可由内部连接到一个上拉电阻。这些上拉电阻可通过寄存器 PxPU 来设置，它用一个 PMOS 晶体管来实现上拉电阻功能。寄存器 PxPU 用来决定上拉功能是否使能，而 PA6 和 PB0~PB3 端口，另一寄存器 LVPUC 则用来选择低电源电压应用所需的上拉电阻值。

注意，只有当共用功能引脚被选择为数字输入或 NMOS 输出时，可通过相关上拉控制寄存器控制上拉电阻，否则，上拉电阻不能使能。

注意，寄存器 LVPUC 中的 LVPU 位只有在对应引脚的上拉功能使能时可用。若上拉功能除能，在选择上拉电阻值时，LVPU 位无效。

● PxPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PxPU7	PxPU6	PxPU5	PxPU4	PxPU3	PxPU2	PxPU1	PxPU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

PxPUn: I/O Px 口上拉电阻功能控制位

0: 除能

1: 使能

PxPUn 位用于控制对应引脚的上拉电阻功能。这里的“x”可以是端口 A 和 B。但是，每个 I/O 端口实际有效位可能不同。

● LVPUC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	LVPU
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未定义，读为“0”

Bit 0 **LVPU:** 低电压上拉电阻选择位

0: 所有引脚上拉电阻为 60kΩ @ 3V

1: 所有引脚上拉电阻为 15kΩ @ 3V

PA 口唤醒

当使用暂停指令“HALT”迫使单片机进入休眠或空闲模式，单片机的系统时钟将会停止以降低功耗，此功能对于电池及低功耗应用很重要。唤醒单片机有很多种方法，其中之一就是使 PA 口的其中一个引脚从高电平转为低电平。这个功能特别适合于通过外部开关来唤醒的应用。PA 口的每个引脚可以通过设置 PAWU 寄存器来单独选择是否具有唤醒功能。

需要注意的是，只有当引脚被设置为通用 I/O 输入类型且单片机处于休眠或空闲模式时，唤醒功能才会受唤醒控制寄存器控制。

● PAWU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PAWU7~PAWU0:** PA7~PA0 唤醒功能控制位

0: 除能

1: 使能

输入 / 输出端口控制寄存器

每一个输入 / 输出端口都具有各自的控制寄存器，即 PAC~PBC，用来控制输入 / 输出状态。从而每个 I/O 引脚都可以通过软件控制，动态的设置为 CMOS 输出或输入。所有的 I/O 端口的引脚都各自对应于 I/O 端口控制的某一位。若 I/O 引脚要实现输入功能，则对应的控制寄存器的位需要设置为“1”。这时程序指令

可以直接读取输入脚的逻辑状态。若控制寄存器相应的位被设定为“0”，则此引脚被设置为 CMOS 输出。当引脚设置为输出状态时，程序指令读取的是输出口寄存器的内容。注意，如果对输出口做读取动作时，程序读取到的是内部输出数据锁存器中的状态，而不是输出引脚上实际的逻辑状态。

● PxC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PxC7	PxC6	PxC5	PxC4	PxC3	PxC2	PxC1	PxC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

PxCn: I/O Px 口输入 / 输出类型选择位

0: 输出

1: 输入

PxCn 位用于控制引脚类型选择。这里的“x”可以是端口 A 或 B。但是，每个 I/O 端口实际有效位可能不同。

输入 / 输出端口源电流选择

该系列单片机的 PA4~PA7 引脚的源电流可由不同的源电流配置，通过相应的源电流选择位控制。仅当对应的引脚被设为 CMOS 输出时，其源电流选择位才有效。否则，这些选择位无效。用户可参考输入 / 输出电气特性章节为不同应用选择所需的源电流。

● SLEDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	SLEDC1	SLEDC0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **SLEDC1~SLEDC0:** PA4~PA7 源电流选择位

00: Level 0 (最小)

01: Level 1

10: Level 2

11: Level 3 (最大)

输入 / 输出端口电源控制

此系列单片机为 PB0~PB3 输入 / 输出端口提供了不同的端口电源选择。通过设定 PMPS 寄存器中的 PMPS 位段可确定端口电源是来自电源引脚 VDD 或是 VDDIO 引脚。若来自 VDDIO 引脚则该引脚功能必须通过相应的引脚共用功能选择位预先设定。必须注意的是若 VDDIO 引脚被选作端口电源引脚，则该引脚上的输入电源电压应等于或小于单片机供电电压。

● PMPS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	PMPS1	PMPS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **PMPS1~PMPS0**: PB3~PB0 引脚电源选择位
0x: VDD
1x: VDDIO

引脚共用功能

引脚的多功能可以增加单片机应用的灵活性。有限的引脚个数将会限制设计者，而引脚的多功能将会解决很多此类问题。此外，这些引脚功能可以通过应用程序一系列寄存器进行设定。

引脚共用功能选择寄存器

封装中有限的引脚个数会对单片机某些功能造成影响。然而，引脚功能共用功能通过引脚功能选择，使得小封装单片机具有更多不同的功能。单片机包含端口“x”输出功能选择寄存器“n”，记为 PxSn，这些寄存器可以用来选择多功能共用引脚的所需功能。

要注意的最重要一点是，确保所需的引脚共用功能被正确地选择和取消。对于大部分引脚共用功能，要选择所需的引脚共用功能，首先应通过相应的引脚共用控制寄存器正确地选择该功能，然后在配置相应的外围功能设置以使能外围功能。但是，在设置相关引脚控制位段时，一些数字输入引脚如 INT，xTCK，STPI 等，与对应的通用 I/O 口共用同一个引脚共用设置选项。要选择这些引脚功能，除了上述的必要的引脚共用控制和外围功能设置外，还必须将其对应的 I/O 端口控制寄存器位设置为输入。要正确地取消引脚共用功能，首先应除能外围功能，然后再修改相应的引脚共用寄存器以选择其他的共用功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PAS0	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	—	—
PAS1	—	—	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
PBS0	—	—	—	—	PBS03	PBS02	PBS01	PBS00
PBS1	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10

引脚共用功能选择寄存器列表

● PAS0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	—	—
R/W	R/W	R/W	R/W	R/W	R/W	R/W	—	—
POR	0	0	0	0	0	0	—	—

Bit 7~6 **PAS07~PAS06**: PA3 引脚共用功能选择
00: PA3/CTCK
01: PA3/CTCK
10: CTP
11: AN3

Bit 5~4 **PAS05~PAS04**: PA2 引脚共用功能选择
00: PA2
01: PA2
10: VREFI
11: PA2

- Bit 3~2 **PAS03~PAS02:** PA1 引脚共用功能选择
00: PA1
01: PA1
10: VREF
11: AN1
- Bit 1~0 未定义, 读为 “0”

● PAS1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

- Bit 7~6 未定义, 读为 “0”
- Bit 5~4 **PAS15~PAS14:** PA6 引脚共用功能选择
00: PA6/STCK
01: PA6/STCK
10: PA6/STCK
11: VDDIO
- Bit 3~2 **PAS13~PAS12:** PA5 引脚共用功能选择
00: PA5
01: PA5
10: PA5
11: AN0
- Bit 1~0 **PAS11~PAS10:** PA4 引脚共用功能选择
00: PA4
01: PA4
10: STP
11: AN2

● PBS0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	PBS03	PBS02	PBS01	PBS00
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

- Bit 7~4 未定义, 读为 “0”
- Bit 3~2 **PBS03~PBS02:** PB1 引脚共用功能选择
00: PB1
01: SDA
10: PB1
11: PB1
- Bit 1~0 **PBS01~PBS00:** PB0 引脚共用功能选择
00: PB0
01: SCL
10: PB0
11: PB0

● PBS1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PBS17~PBS16:** PB7 引脚共用功能选择
00: PB7
01: PB7
10: PB7
11: KEY4

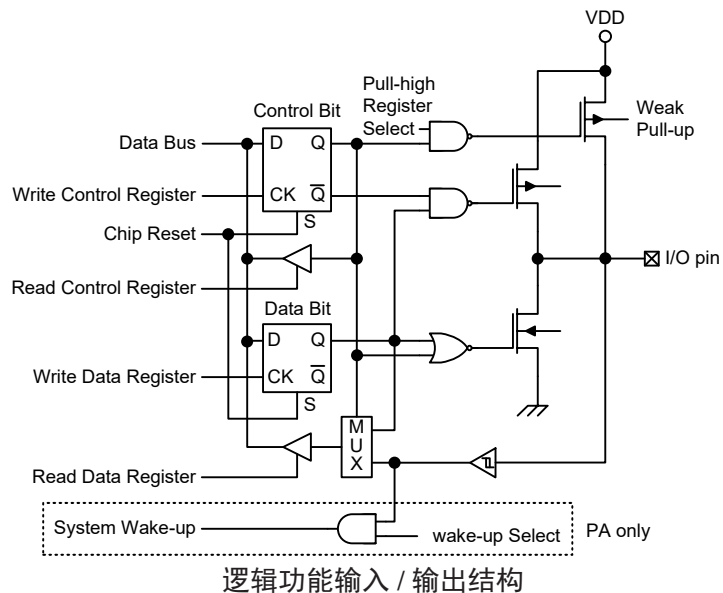
Bit 5~4 **PBS15~PBS14:** PB6 引脚共用功能选择
00: PB6
01: PB6
10: PB6
11: KEY3

Bit 3~2 **PBS13~PBS12:** PB5 引脚共用功能选择
00: PB5
01: PB5
10: PB5
11: KEY2

Bit 1~0 **PBS11~PBS10:** PB4 引脚共用功能选择
00: PB4
01: PB4
10: PB4
11: KEY1

输入 / 输出引脚结构

下图为输入 / 输出引脚逻辑功能的内部结构图。输入 / 输出引脚的准确逻辑结构图可能与此图不同，这里只是为了方便对 I/O 引脚功能的理解提供的一个参考。由于存在诸多的引脚共用结构，在此不方便提供所有类型引脚功能结构图。



编程注意事项

在编程中，最先要考虑的是端口的初始化。复位之后，所有的输入 / 输出数据及端口控制寄存器都将被设为逻辑高。所有输入 / 输出引脚默认为输入状态，而其电平则取决于其它相连接电路以及是否选择了上拉电阻。如果端口控制寄存器某些引脚位被设定输出状态，这些输出引脚会有初始高电平输出，除非数据寄存器端口在程序中被预先设定。设置哪些引脚是输入及哪些引脚是输出，可通过设置正确的值到适当的端口控制寄存器，或使用指令“SET [m].i”及“CLR [m].i”来设定端口控制寄存器中个别的位。注意，当使用这些位控制指令时，系统即将产生一个读 - 修改 - 写的操作。单片机需要先读入整个端口上的数据，修改个别的位，然后重新把这些数据写入到输出端口。

PA 口的每个引脚都带唤醒功能。单片机处于休眠或空闲模式时，有很多方法可以唤醒单片机，其中之一就是通过 PA 任一引脚电平从高到低转换的方式，可以设置 PA 口一个或多个引脚具有唤醒功能。

定时器模块 – TM

控制和测量时间在任何单片机中都是一个很重要的部分。该系列单片机提供几个定时器模块 (简称 TM)，来实现和时间有关的功能。定时器模块是包括多种操作的定时单元，用以提供的操作有：定时 / 计数器，捕捉输入，比较匹配输出，单脉冲输出以及 PWM 输出等功能。每个定时器模块有两个独立中断。每个 TM 外加的输入输出引脚，扩大了定时器的灵活性，便于用户使用。

这里只介绍各种 TM 的共性，更多详细资料请参考简易型和标准型定时器章节。

简介

该系列单片机包含 2 个 TM，每个 TM 可被划分为一个特定的类型，即简易型 TM 或标准型 TM。虽然性质相似，但不同 TM 特性复杂度不同。本章介绍简易型和标准型 TM 的共性，更多详细资料分别见后面各章。三种类型 TM 的特性和区别见下表。

功能	CTM	STM
定时 / 计数器	√	√
捕捉输入	—	√
比较匹配输出	√	√
PWM 输出	√	√
单脉冲输出	—	√
PWM 对齐方式	边沿对齐	边沿对齐
PWM 调节周期 & 占空比	占空比或周期	占空比或周期

TM 功能概要

STM	CTM
10-bit STM	10-bit CTM

TM 名称 / 类型参考

TM 操作

不同类型的 TM 提供从简单的定时操作到 PWM 信号产生等多种功能。理解 TM 操作的关键是比较 TM 内独立运行的计数器的值与内部比较器的预置值。当计数器的值与比较器的预置值相同时，则比较匹配，TM 中断信号产生，清零计数器并改变 TM 输出引脚的状态。用户选择内部时钟或外部时钟来驱动内部 TM 计数器。

TM 时钟源

驱动 TM 计数器的时钟源很多。通过设置 xTM 控制寄存器的 xTCK2~xTCK0 位可选择所需的时钟源，其中“x”代表 C 或 S 型 TM。该时钟源来自系统时钟 f_{SYS} 或内部高速时钟 f_H 或 f_{SUB} 时钟源或外部 xTCK 引脚时钟的分频比。xTCK 引脚时钟源用于允许外部信号作为 TM 时钟源或用于事件计数。

TM 中断

简易型或标准型 TM 各有两个内部中断，分别是内部比较器 A 或比较器 P，当比较匹配发生时产生 TM 中断。当 TM 中断产生时，计数器清零并改变 TM 的输出引脚的状态。

TM 外部引脚

无论哪种类型的 TM，都有一个 TM 输入引脚 xTCK。xTCK 引脚可作为 xTM 时钟源输入脚，通过设置 xTMC0 寄存器中的 xTCK2~xTCK0 位进行选择。外部时钟源可通过该引脚来驱动内部 TM。xTCK 引脚可选择上升沿有效或下降沿有效。STCK 引脚也可用作单脉冲输出模式的外部触发引脚。

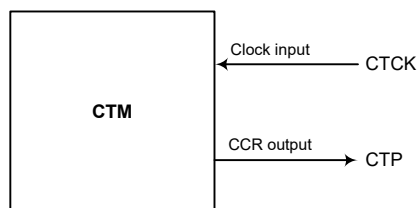
标准型 TM 有另一种输入引脚 STPI 作为捕捉输入脚，其有效边沿有上升沿、下降沿和双沿，通过设置 STMC1 寄存器中的 STIO1~STIO0 位来选择有效边沿类型。

每个 TM 有一个输出引脚 xTP。可利用引脚共用功能章节所述的相关引脚共用功能选择位来选择 TM 输出引脚。当 TM 工作在比较匹配输出模式且比较匹配发生时，此引脚会由 TM 控制切换到高电平或低电平或翻转。外部 xTP 输出引脚也被 TM 用来产生 PWM 输出波形。

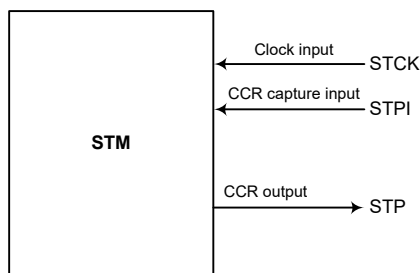
因为 TM 的输入和输出引脚与其它功能共用，TM 输入和输出功能首先需要使用在引脚共用功能部分中描述的相关引脚共用功能选择寄存器来设置。引脚共用功能选择的详细内容在引脚共用功能章节有描述。

CTM		STM	
输入	输出	输入	输出
CTCK	CTP	STCK, STPI	STP

TM 外部引脚



CTM 功能引脚框图

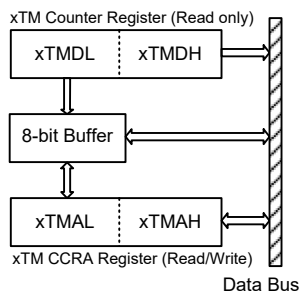


STM 功能引脚框图

编程注意事项

TM 计数寄存器和捕捉 / 比较寄存器 CCRA，含有低字节和高字节结构。高字节可直接访问，低字节则仅能通过一个内部 8-bit 的缓存器进行访问，读写这些成对的寄存器需通过特殊的方式。值得注意的是 8-bit 缓存器的存取数据及相关低字节的读写操作仅在其相应的高字节读取操作执行时发生。

CCRA 寄存器访问方式如下图所示，读写这些成对的寄存器需通过特殊的方式。建议使用“MOV”指令，通过以下步骤访问 CCRA 低字节寄存器，即 xTMAL。若不采用以下步骤访问 CCRA 将导致不可预期的结果。



读写流程如下步骤所示：

- 写数据至 CCRA
 - ◆ 步骤 1. 写数据至低字节寄存器 xTMAL
 - 注意，此时数据仅写入 8-bit 缓存器。
 - ◆ 步骤 2. 写数据至高字节寄存器 xTMAH
 - 注意，此时数据直接写入高字节寄存器，同时锁存在 8-bit 缓存器中的数据写入低字节寄存器。
- 由计数器寄存器和 CCRA 中读取数据
 - ◆ 步骤 1. 由高字节寄存器 xTMDH 和 xTMAH 读取数据
 - 注意，此时高字节寄存器中的数据直接读取，同时由低字节寄存器读取的数据锁存至 8-bit 缓存器中。
 - ◆ 步骤 2. 由低字节寄存器 xTMDL 和 xTMAL 读取数据
 - 注意，此时读取 8-bit 缓存器中的数据。

• CTMC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **CTPAU**: CTM 计数器暂停控制位

0: 运行

1: 暂停

通过设置此位为高可暂停计数器。此位清零可恢复正常计数器操作。在暂停情况下 CTM 将保持上电并继续产生功耗。当此位由低到高转换，计数器将保留其剩余值，当其电平再变为低时从此位开始继续计数。

Bit 6~4 **CTCK2~CTCK0**: CTM 计数器时钟选择位

000: $f_{SYS}/4$

001: f_{SYS}

010: $f_H/16$

011: $f_H/64$

100: f_{SUB}

101: f_{SUB}

110: CTCK 上升沿时钟

111: CTCK 下降沿时钟

此三位用于选择 CTM 的时钟源。外部引脚时钟源可被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **CTON**: CTM 计数器 on/off 控制位

0: Off

1: On

此位控制 CTM 的总开关功能。设置此位为高可使能计数器使其运行，清零此位则除能 CTM。清零此位将停止计数器并关闭 CTM 以减少功耗。当此位经由低到高转换时，内部计数器将复位清零，当此位由高到低转换时，内部计数器将保持其剩余值直到此位再次转变为高。

若 CTM 处于比较匹配输出模式或 PWM 输出模式，当 CTON 位经由低到高转换时，CTM 输出脚将复位至 CTC0 位指定的初始值。

Bit 2~0 **CTRP2~CTRP0**: CTM CCRP 3-bit 寄存器，与 CTM 计数器 bit 9~bit 7 比较

比较器 P 匹配周期:

000: 1024 个 CTM 时钟

001: 128 个 CTM 时钟

010: 256 个 CTM 时钟

011: 384 个 CTM 时钟

100: 512 个 CTM 时钟

101: 640 个 CTM 时钟

110: 768 个 CTM 时钟

111: 896 个 CTM 时钟

此三位设定内部 CCRP3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 CTCCLR 位设定为 0 时，选中该比较结果清除内部计数器。CTCCLR 位设定为 0，内部计数器在 CCRP 值比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较结果是 128 时钟周期的倍数。CCRP 被清零时，会使得计数器在最大值溢出。

• CTMC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **CTM1~CTM0**: CTM 工作模式选择位

- 00: 比较匹配输出模式
- 01: 未定义
- 10: PWM 输出模式
- 11: 定时 / 计数器模式

这两个位为 CTM 设置所需的操作模式。为保证操作的可靠性，在 CTM1 和 CTM0 位发生任何改变之前需先关闭 CTM。在定时 / 计数器模式下，CTM 输出引脚状态未定义。

Bit 5~4 **CTIO1~CTIO0**: 选择 CTM 外部引脚 CTP 功能位

比较匹配输出模式

- 00: 未改变
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 输出模式

- 00: PWM 输出无效状态
- 01: PWM 输出有效状态
- 10: PWM 输出
- 11: 未定义

定时 / 计数器模式

未使用

这两位用于确定在达到某些条件时 CTM 输出引脚状态应如何改变。这些位的功能选择取决于当下 CTM 的运行模式。

在比较匹配输出模式下，CTIO1~CTIO0 位决定当比较器 A 比较匹配输出发生时 CTM 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 CTM 输出脚能设为切换高、切换低或翻转当前状态。若 CTIO1~CTIO0 位同时为 0 时，输出将不会改变。CTM 输出脚的初始值通过 CTOC 位设置取得。注意，由 CTIO1~CTIO0 位得到的输出电平必须与通过 CTOC 位设置的初始值不同，否则当比较匹配发生时，CTM 输出脚将不会发生变化。在 CTM 输出脚改变状态后，通过 CTON 位由低到高电平的转换可复位至初始值。

在 PWM 输出模式，CTIO1 和 CTIO0 用于决定比较匹配条件发生时怎样改变 CTM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 CTM 关闭时改变 CTIO1 和 CTIO0 位的值是很有必要的。若在 CTM 运行时改变 CTIO1 和 CTIO0 的值，PWM 输出的值是无法预料的。

Bit 3 **CTOC**: CTM CTP 输出控制位

比较匹配输出模式

- 0: 初始低
- 1: 初始高

PWM 输出模式

- 0: 低有效
- 1: 高有效

此位为 CTM 输出脚的输出控制位。它取决于 CTM 此时正运行于比较匹配输出模式还是 PWM 输出模式。若 CTM 处于定时 / 计数器模式，则其不受影响。在比较匹配输出模式时，比较匹配发生前其决定 CTM 输出脚的逻辑电平值。在 PWM 输出模式时，其决定 PWM 信号是高有效还是低有效。

- Bit 2 **CTPOL**: CTM CTP 输出极性控制位
0: 同相
1: 反相
此位控制 CTM 输出脚的极性。此位为高时 CTM 输出脚反相，为低时 CTM 输出脚同相。若 CTM 处于定时 / 计数器模式时其不受影响。
- Bit 1 **CTDPX**: CTM PWM 周期 / 占空比控制位
0: CCRP – 周期; CCRA – 占空比
1: CCRP – 占空比; CCRA – 周期
此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。
- Bit 0 **CTCCLR**: 选择 CTM 计数器清零条件位
0: CTM 比较器 P 匹配
1: CTM 比较器 A 匹配
此位用于选择清除计数器的方法。简易型 TM 包括两个比较器，比较器 A 和比较器 P。这两个比较器每个都可以用于清除内部计数器。CTCCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 的位都被清除为 0 时才能生效。CTCCLR 位在 PWM 输出模式时未使用。

• CTMDL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **D7~D0**: CTM 计数器低字节寄存器 bit 7~bit 0
CTM 10-bit 计数器 bit 7~bit 0

• CTMDH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

- Bit 7~2 未定义，读为“0”
Bit 1~0 **D9~D8**: CTM 计数器高字节寄存器 bit 1~bit 0
CTM 10-bit 计数器 bit 9~bit 8

• CTMAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **D7~D0**: CTM CCRA 低字节寄存器 bit 7~bit 0
CTM 10-bit CCRA bit 7~bit 0

● CTMAH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**: CTM CCRA 高字节寄存器 bit 1~bit 0
CTM 10-bit CCRA bit 9~bit 8

简易型 TM 工作模式

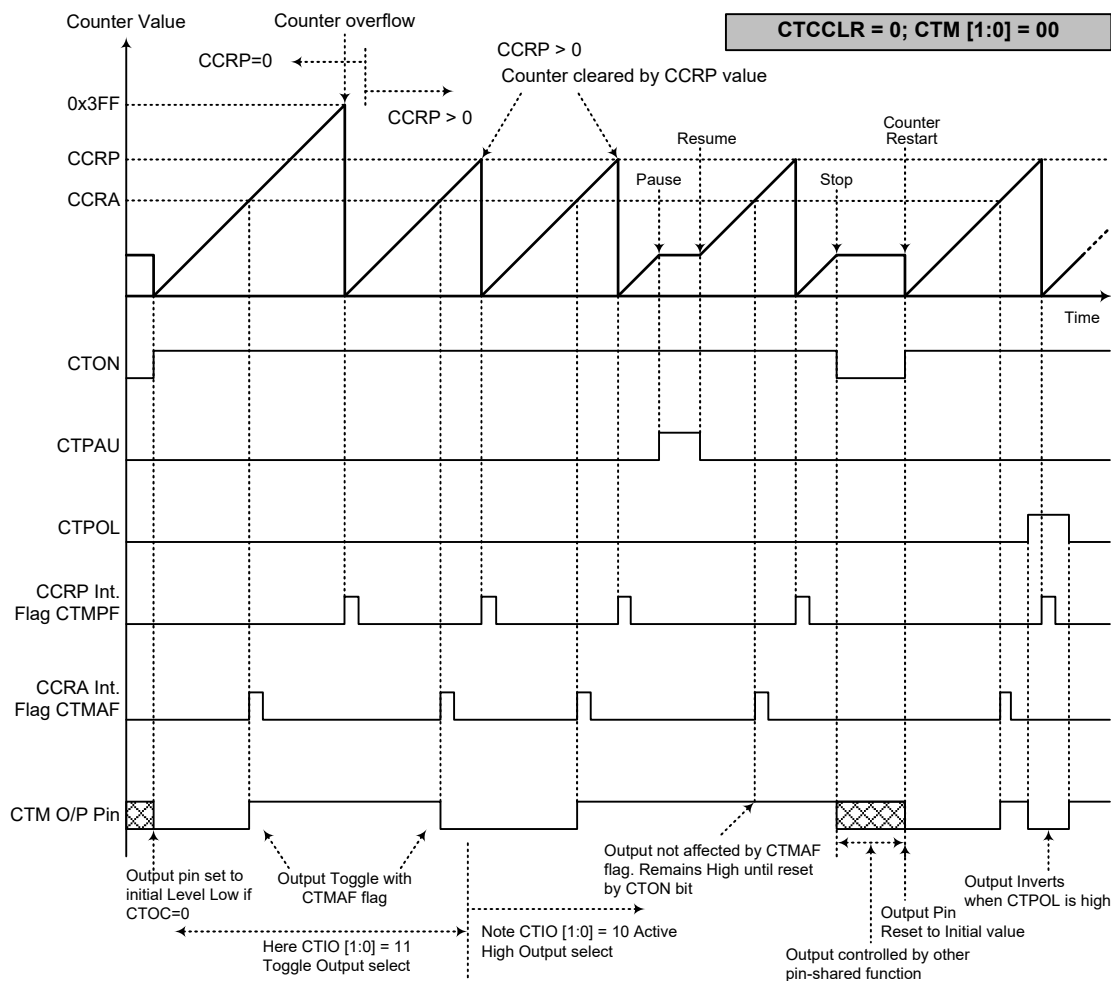
简易型 TM 有三种工作模式，即比较匹配输出模式、PWM 输出模式或定时 / 计数器模式。通过设置 CTMC1 寄存器的 CTM1 和 CTM0 位选择任意工作模式。

比较匹配输出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 CTCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 CTMAF 和 CTMPF 将分别置起。

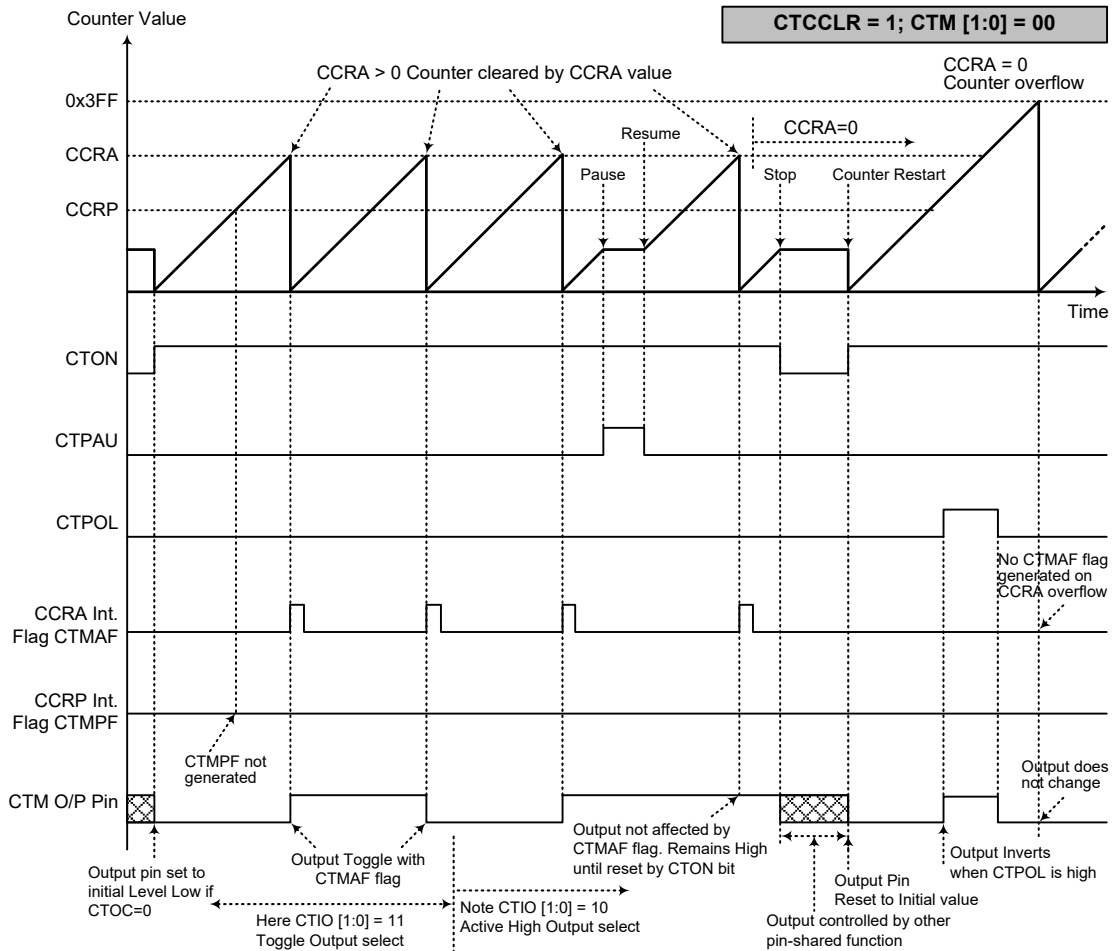
如果 CTMC1 寄存器的 CTCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 CTMAF 中断请求标志产生。所以当 CTCCLR 为高时，不产生 CTMPF 中断请求标志。如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 CTMAF 请求标志。

正如该模式名所言，当比较匹配发生后，CTM 输出脚状态改变。当比较器 A 比较匹配发生后 CTMAF 标志产生时，CTM 输出脚状态改变。比较器 P 比较匹配发生时产生的 CTMPF 标志不影响 CTM 输出脚。CTM 输出脚状态改变方式由 CTMC1 寄存器中 CTIO1 和 CTIO0 位决定。当比较器 A 比较匹配发生时，CTIO1 和 CTIO0 位决定 CTM 输出脚输出高，低或翻转当前状态。CTM 输出脚初始值，在 CTON 位由低到高电平的变化后通过 CTOC 位设置。注意，若 CTIO1 和 CTIO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – CTCCLR=0

- 注：1. 当 CTCCLR=0，比较器 P 匹配将清除计数器
2. CTM 输出引脚仅由 CTMAF 标志位控制
3. 输出引脚通过 CTON 位上升沿复位至初始值



比较匹配输出模式 – CTCCLR=1

- 注：1. 当 CTCCLR=1，比较器 A 匹配将清除计数器
2. CTM 输出引脚仅由 CTMAF 标志位控制
3. 输出引脚通过 CTON 上升沿复位至初始值
4. 当 CTCCLR=1，不产生 CTMPF

定时 / 计数器模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“11”。定时 / 计数器模式与比较匹配输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 CTM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以帮助理解此功能。该模式中未使用的 CTM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“10”。CTM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 CTM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可控，其波形的选择就极其灵活。在 PWM 输出模式中，CTCCLR 位不影响 PWM 操作。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 CTMC1 寄存器的 CTD PX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。CTMC1 寄存器中的 CTOC 位决定 PWM 波形的极性，CTIO1 和 CTIO0 位使能 PWM 输出或将 CTM 输出脚置为逻辑高或逻辑低。CTPOL 位对 PWM 输出波形的极性取反。

● 10-bit CTM，PWM 输出模式，边沿对齐模式，CTDPX=0

CCRP	1~7	0
周期	CCRP×128	1024
占空比	CCRA	

若 $f_{SYS}=8\text{MHz}$ ，CTM 时钟源选择 $f_{SYS}/4$ ，CCRP=2 和 CCRA=128，

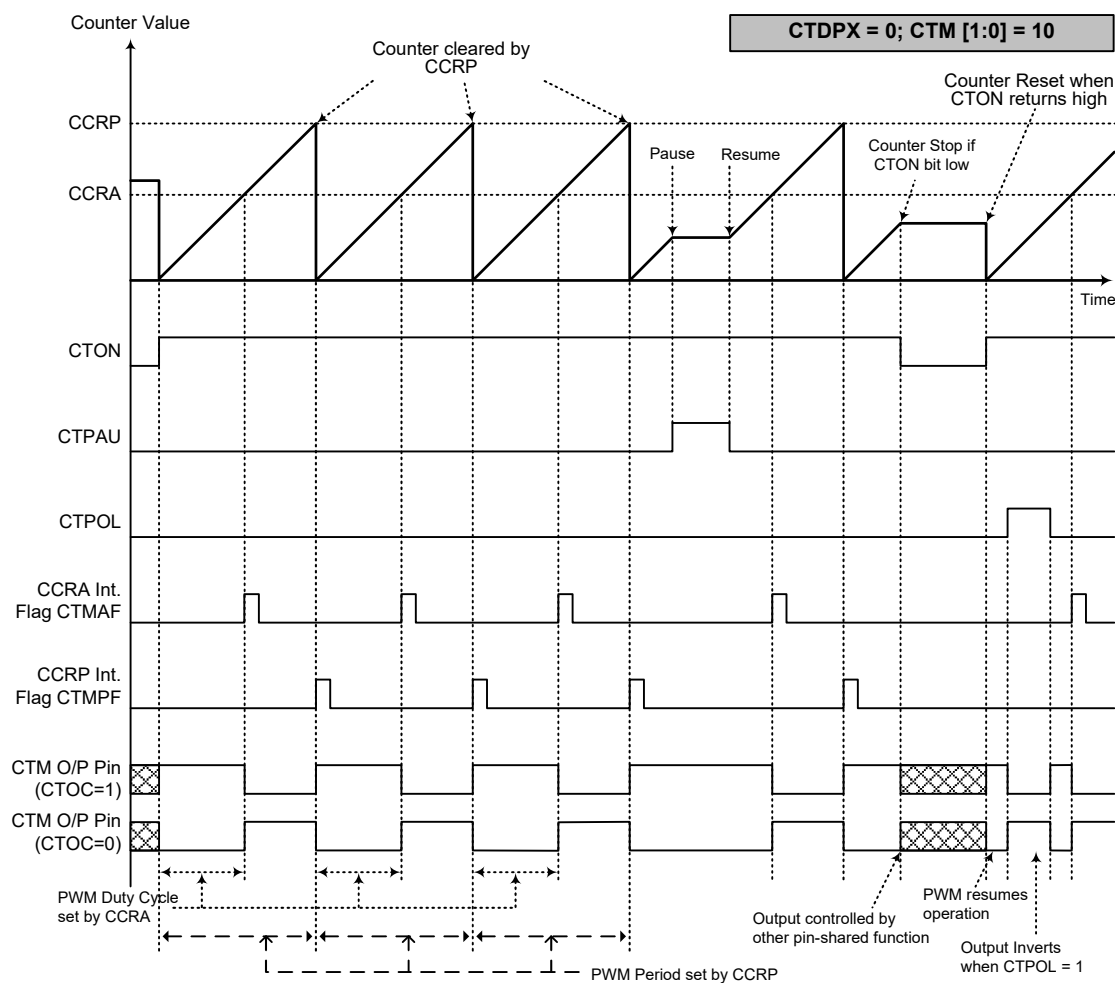
CTM PWM 输出频率 = $(f_{SYS}/4)/(2 \times 128) = f_{SYS}/1024 = 7.812\text{kHz}$ ，占空比 = $128/(2 \times 128) = 50\%$ 。

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

● 10-bit CTM，PWM 输出模式，边沿对齐模式，CTDPX=1

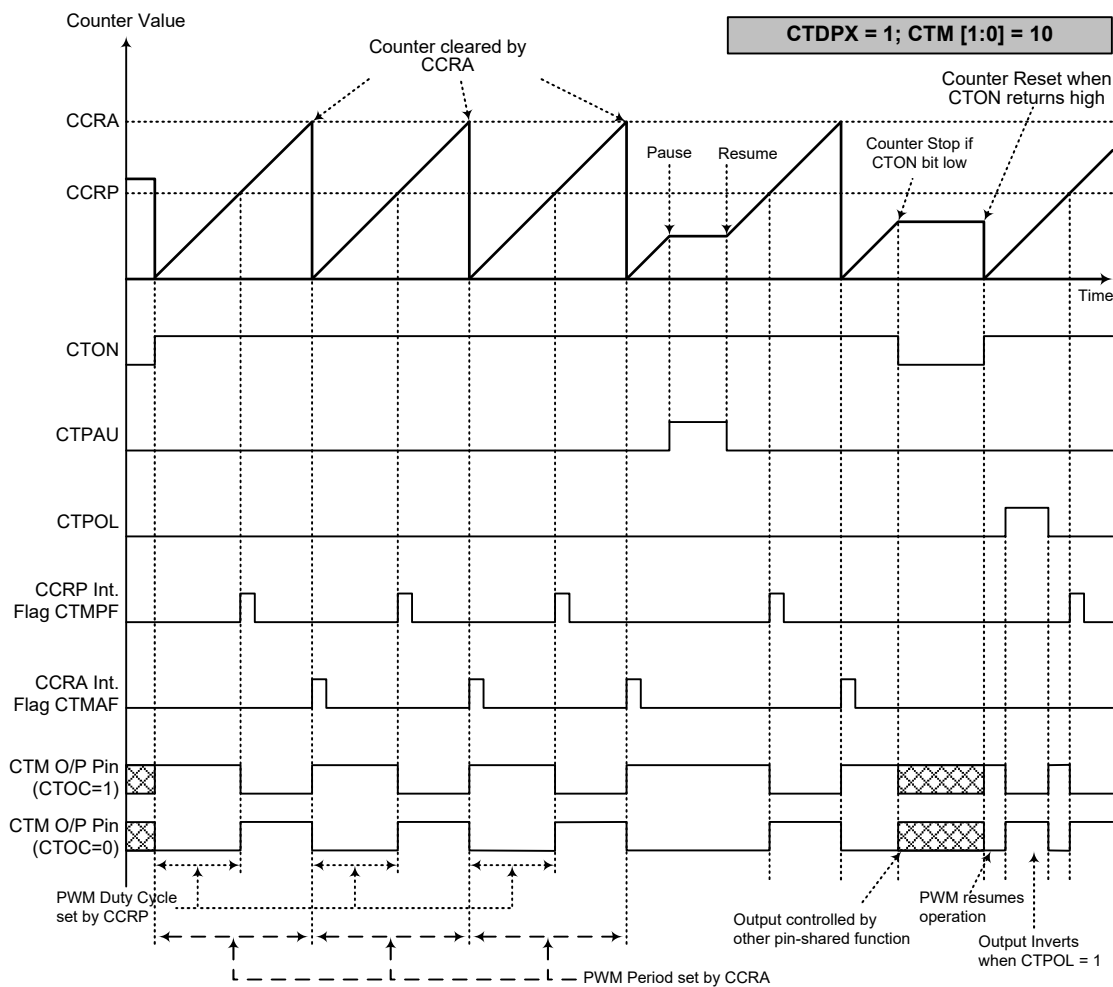
CCRP	1~7	0
周期	CCRA	
占空比	CCRP×128	1024

PWM 的输出周期由 CCRA 寄存器的值与 CTM 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值决定。



PWM 输出模式 – CTD PX=0

- 注：1. CTD PX=0，计数器由 CCRP 清除
2. 计数器清除设置 PWM 周期
3. 即使在 CTIO[1:0]=00 或 01 时，内部 PWM 功能继续运行
4. CTCCLR 位对 PWM 操作无影响

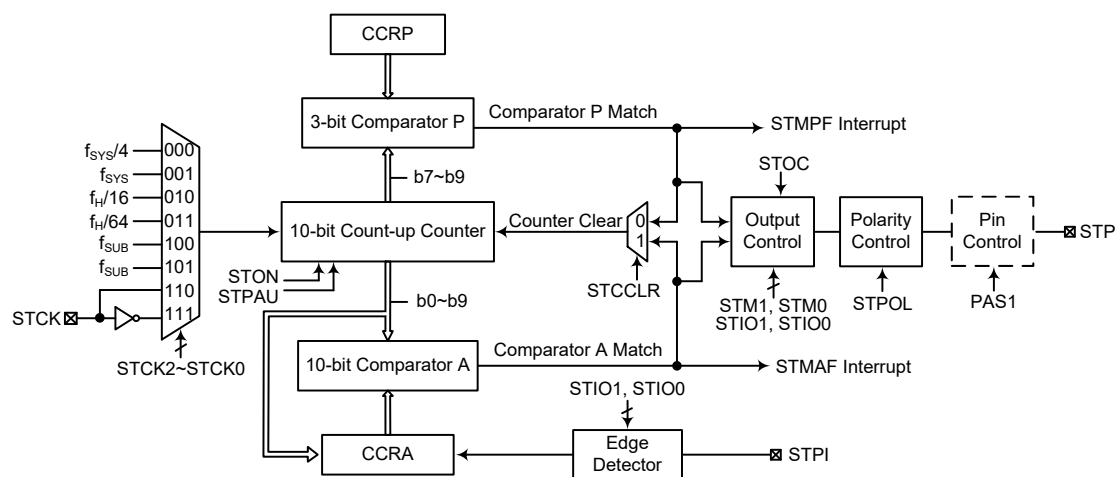


PWM 输出模式 – CTD PX=1

- 注：1. $CTDPX=1$ ，计数器由 CCRA 清除
2. 计数器清零设置 PWM 周期
3. 即使在 $CTIO[1:0]=00$ 或 01 时，内部 PWM 功能继续运行
4. CTCCLR 位对 PWM 操作无影响

标准型 TM – STM

标准型 TM 包括 5 种工作模式，即比较匹配输出、定时 / 事件计数器、捕捉输入、单脉冲输出和 PWM 输出模式。标准型 TM 由两个外部输入脚控制并驱动一个外部输出脚。



标准型 TM 方框图

标准型 TM 操作

标准型 TM 是 10 位宽度。核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRP 和 CCRA 寄存器中的值进行比较。CCRP 是 3 位宽度，与计数器的高 3 位比较；而 CCRA 是 10 位的，与计数器的所有位比较。

通过应用程序改变 10 位计数器值的唯一方法是使 STON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况会产生 STM 中断信号。标准型 TM 可工作在不同的模式，可由包括来自两个输入脚的不同时钟源驱动，也可以控制一个输出脚。所有工作模式的设定都是通过设置相关寄存器来实现的。

标准型 TM 寄存器介绍

标准型 TM 的所有操作由一系列寄存器控制。一对只读寄存器用来存放 10 位计数器的值，一对读 / 写寄存器存放 10 位 CCRA 的值，剩下两个控制寄存器设置不同的操作和控制模式以及三个 CCRP 位。

寄存器名称	位							
	7	6	5	4	3	2	1	0
STMC0	STPAU	STCK2	STCK1	STCK0	STON	STRP2	STRP1	STRP0
STMC1	STM1	STM0	STIO1	STIO0	STOC	STPOL	STDPX	STCCLR
STMDL	D7	D6	D5	D4	D3	D2	D1	D0
STMDH	—	—	—	—	—	—	D9	D8
STMAL	D7	D6	D5	D4	D3	D2	D1	D0
STMAH	—	—	—	—	—	—	D9	D8

10-bit 标准型 TM 寄存器列表

● STMC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	STPAU	STCK2	STCK1	STCK0	STON	STRP2	STRP1	STRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **STPAU**: STM 计数器暂停控制位

0: 运行

1: 暂停

通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，STM 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保留其剩余值，直到此位再次改变为低电平，并从此值开始继续计数。

Bit 6~4 **STCK2~STCK0**: 选择 STM 计数时钟位

000: $f_{SYS}/4$

001: f_{SYS}

010: $f_H/16$

011: $f_H/64$

100: f_{SUB}

101: f_{SUB}

110: STCK 上升沿时钟

111: STCK 下降沿时钟

此三位用于选择 STM 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，详细请参考振荡器章节。

Bit 3 **STON**: STM 计数器 On/Off 控制位

0: Off

1: On

此位控制 STM 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 STM。清零此位将停止计数器并关闭 STM 减少耗电。当此位经由低到高转换时，内部计数器将复位清零；当此位经由高到低转换时，内部计数器将保持其剩余值，直到此位再次改变为高电平。若 STM 处于比较匹配输出模式时或 PWM 输出模式或单脉冲输出模式时，当 STON 位经由低到高转换时，STM 输出脚将复位至 STOC 位指定的初始值。

Bit 2~0 **STRP2~STRP0**: STM CCRP 3-bit 寄存器，与 STM 计数器 bit 9~bit 7 比较

比较器 P 匹配周期

000: 1024 个 STM 时钟

001: 128 个 STM 时钟

010: 256 个 STM 时钟

011: 384 个 STM 时钟

100: 512 个 STM 时钟

101: 640 个 STM 时钟

110: 768 个 STM 时钟

111: 896 个 STM 时钟

此三位设定内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 STCCLR 位设定为 0 时，比较结果为 0 并清除内部计数器。STCCLR 位设定为低，内部计数器在比较器 P 比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较结果是 128 时钟周期的倍数。CCRP 被清零时，实际上会使得计数器在最大值溢出。

● STMCI 寄存器

Bit	7	6	5	4	3	2	1	0
Name	STM1	STM0	STIO1	STIO0	STOC	STPOL	STDPX	STCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **STM1~STM0**: 选择 STM 工作模式位

- 00: 比较匹配输出模式
- 01: 捕捉输入模式
- 10: PWM 输出模式或单脉冲输出模式
- 11: 定时 / 计数器模式

这两位设置 STM 需要的工作模式。为了确保操作可靠, STM 应在 STM1 和 STM0 位有任何改变前先关掉。在定时 / 计数器模式, STM 输出脚状态未定义。

Bit 5~4 **STIO1~STIO0**: 选择 STM 外部引脚功能位

比较匹配输出模式

- 00: 无变化
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 输出模式 / 单脉冲输出模式

- 00: PWM 输出无效状态
- 01: PWM 输出有效状态
- 10: PWM 输出
- 11: 单脉冲输出

捕捉输入模式

- 00: 在 STPI 输入信号的上升沿输入捕捉
- 01: 在 STPI 输入信号的下降沿输入捕捉
- 10: 在 STPI 输入信号的双沿输入捕捉
- 11: 输入捕捉除能

定时 / 计数器模式

未使用

此两位用于决定在一定条件达到时 STM 外部引脚如何改变状态。这两位值的选择取决于 STM 运行在何种模式下。

在比较匹配输出模式下, STIO1 和 STIO0 位决定当比较器 A 比较匹配输出发生时 STM 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 STM 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时, 这个输出将不会改变。STM 输出脚的初始值通过 STMC1 寄存器的 STOC 位设置取得。注意, 由 STIO1 和 STIO0 位得到的输出电平必须与通过 STOC 位设置的初始值不同, 否则当比较匹配发生时, STM 输出脚将不会发生变化。在 STM 输出脚改变状态后, 通过 STON 位由低到高转换复位至初始值。

在 PWM 输出模式, STIO1 和 STIO0 用于决定比较匹配条件发生时怎样改变 STM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 STM 关闭时改变 STIO1 和 STIO0 的值是很有必要的。若在 STM 运行时改变 STIO1 和 STIO0 值, PWM 输出的值是无法预料的。

Bit 3 **STOC**: STM STP 输出控制位

比较匹配输出模式

- 0: 初始低
- 1: 初始高

PWM 输出模式 / 单脉冲输出模式

- 0: 低有效
- 1: 高有效

这是 STM 输出脚输出控制位。它取决于 STM 此时正运行于比较匹配输出模式还是 PWM 输出模式, 或单脉冲输出模式。若 STM 处于定时 / 计数器模式, 则其不受影响。在比较匹配输出模式时, 其决定比较匹配发生前 STM 输出脚的逻辑

辑电平值。在 PWM 输出模式时，其决定 PWM 信号是高有效还是低有效。在单脉冲输出模式，其决定 STON 位由低变高时 STM 的逻辑电平。

Bit 2 **STPOL**: STM STP 输出极性控制位

0: 同相
1: 反相

此位控制 STP 输出脚的极性。此位为高时 STM 输出脚反相，为低时 STM 输出脚同相。若 STM 处于定时 / 计数器模式时其不受影响。

Bit 1 **STDPX**: STM PWM 周期 / 占空比控制位

0: CCRP – 周期; CCRA – 占空比
1: CCRP – 占空比; CCRA – 周期

此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。

Bit 0 **STCCLR**: 选择 STM 计数器清零条件位

0: 比较器 P 匹配
1: 比较器 A 匹配

此位用于选择清除计数器的方法。标准型 TM 包括两个比较器即比较器 A 和比较器 P。这两个比较器每个都可以用作清除内部计数器。STCCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。STCCLR 位在 PWM 输出模式、单脉冲输出模式和输入捕捉模式时未使用。

• STMDL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: STM 计数器低字节寄存器 bit 7 ~ bit 0
STM 10-bit 计数器 bit 7 ~ bit 0

• STMDH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为 “0”

Bit 1~0 **D9~D8**: STM 计数器高字节寄存器 bit 1 ~ bit 0
STM 10-bit 计数器 bit 9 ~ bit 8

• STMAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: STM CCRA 低字节寄存器 bit 7 ~ bit 0
STM 10-bit CCRA bit 7 ~ bit 0

● STMAH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**: STM CCRA 高字节寄存器 bit 1 ~ bit 0
STM 10-bit CCRA bit 9 ~ bit 8

标准型 TM 工作模式

标准型 STM 有五种工作模式，即比较匹配输出模式、PWM 输出模式、单脉冲输出模式、捕捉输入模式或定时 / 计数器模式。通过设置 STMC1 寄存器的 STM1 和 STM0 位选择任意模式。

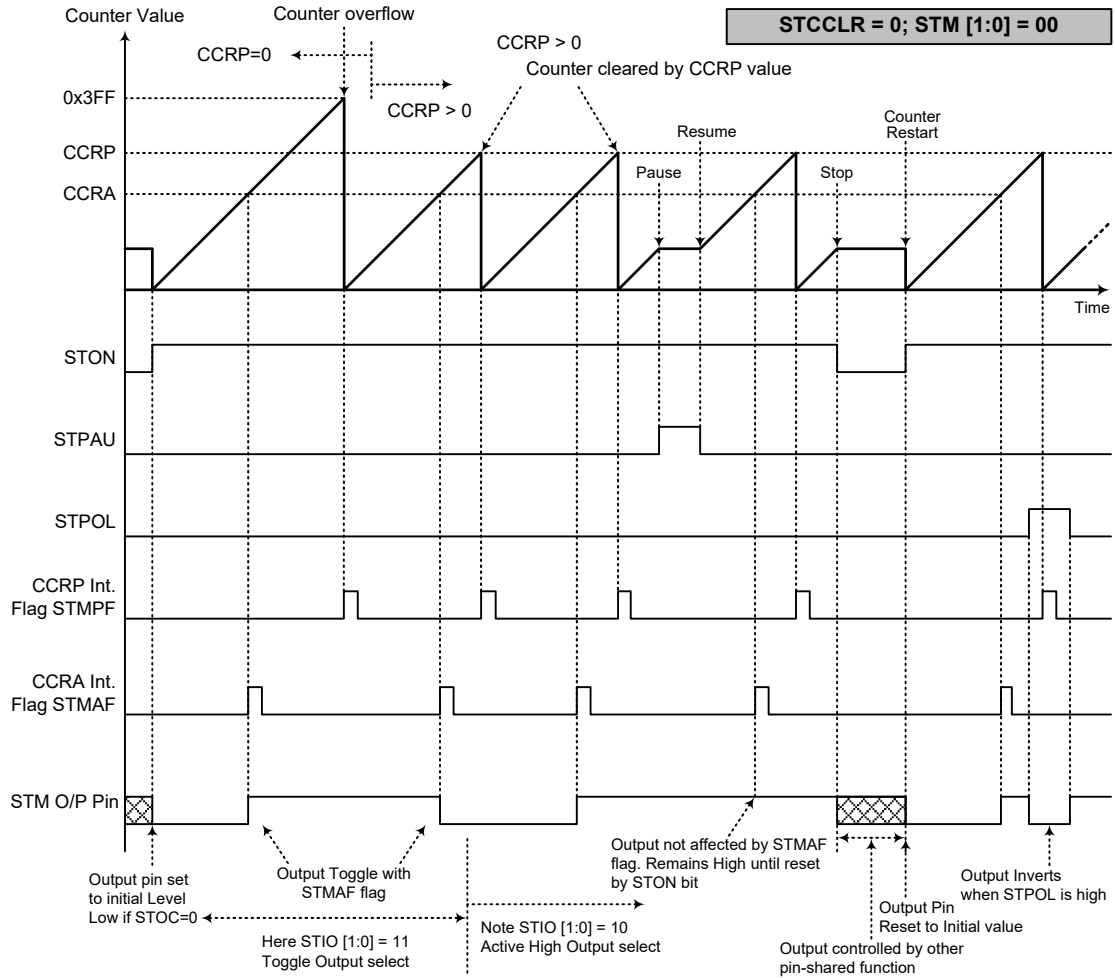
比较匹配输出模式

为使 TM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 STCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 STMAF 和 STMPF 将分别置位。

如果 STMC1 寄存器的 STCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅产生 STMAF 中断请求标志。所以当 STCCLR 为高时，不会产生 STMPF 中断请求标志。在比较匹配输出模式下，CCRA 不能设为“0”。

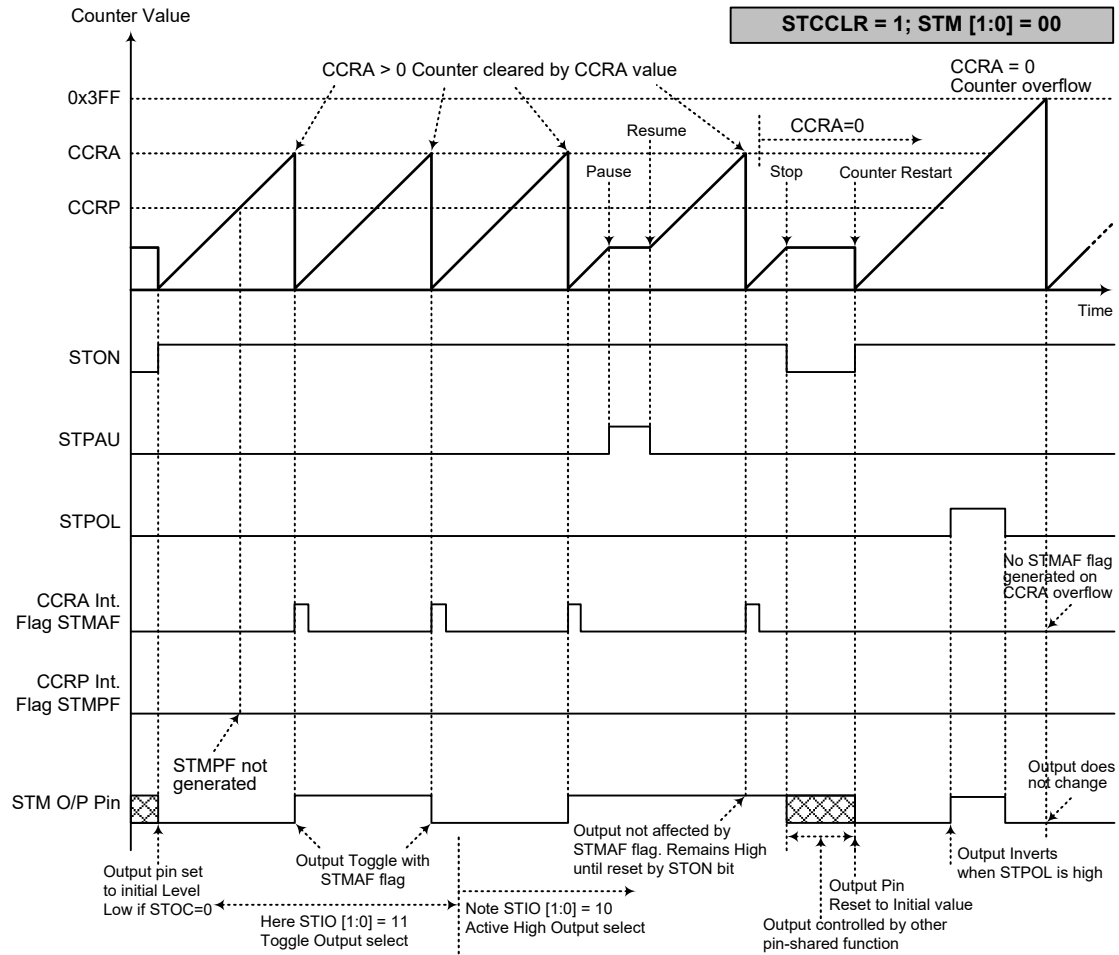
如果 CCRA 位都清除为零，当计数器的值达到最大值 10-bit，3FF 时将溢出，但此时不会产生 STMAF 中断请求标志。

正如该模式名所言，当比较匹配发生后，STM 输出脚状态改变。当比较器 A 比较匹配发生后 STMAF 标志产生时，STM 输出脚状态改变。比较器 P 比较匹配发生时产生的 STMPF 标志不影响 STM 输出脚。STM 输出脚状态改变方式由 STMC1 寄存器中 STIO1 和 STIO0 位决定。当比较器 A 比较匹配发生时，STIO1 和 STIO0 位决定 STM 输出脚输出高，低或翻转当前状态。在 STON 位由低到高电平的变化后，STM 输出脚初始状态为 STOC 位所指的电平。注意，若 STIO1 和 STIO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – STCCLR=0

- 注：1. STCCLR=0，比较器 P 匹配将清除计数器
2. STM 输出脚仅由 STMAF 标志位控制
3. 在 STON 上升沿 STM 输出脚复位至初始值



比较匹配输出模式 – STCCLR=1

- 注：1. STCCLR=1，比较器 A 匹配将清除计数器
2. STM 输出脚仅由 STMAF 标志位控制
3. 在 STON 上升沿 STM 输出脚复位至初始值
4. 当 STCCLR=1 时，不会产生 STMPF 标志

定时 / 计数器模式

为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 STM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 STM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“10”，且 STIO1 和 STIO0 位也需要设置为“10”。STM 的 PWM 输出功能在马达控制，加热控制，照明控制等方面十分有用。给 STM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就极其灵活。在 PWM 输出模式中，STCCLR 位不影响 PWM 周期。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 STMC1 寄存器的 STDPX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。STMC1 寄存器中的 STOC 位决定 PWM 波形的极性，STIO1 和 STIO0 位使能 PWM 输出或将 STM 输出脚置为逻辑高或逻辑低。STPOL 位对 PWM 输出波形的极性取反。

● 10-bit STM，PWM 输出模式，边沿对齐模式，STDPX=0

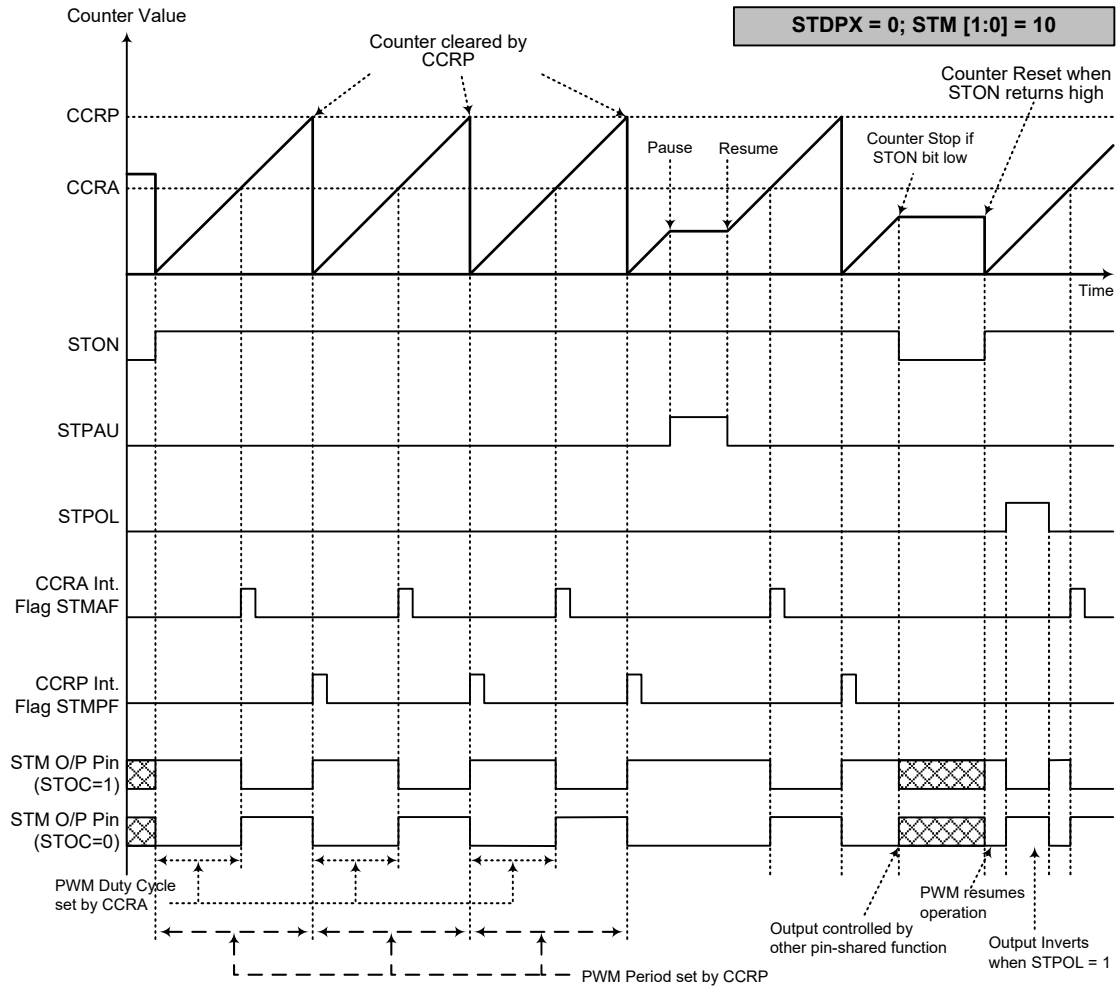
CCRP	1~7	0
周期	CCRP×128	1024
占空比	CCRA	

若 $f_{sys}=8\text{MHz}$ ，STM 时钟源选择 $f_{sys}/4$ ，CCRP=2，CCRA=128，
STM PWM 输出频率 = $(f_{sys}/4)/(2 \times 128) = f_{sys}/1024 = 7.81\text{kHz}$ ，占空比 = $128/(2 \times 128) = 50\%$ 。
若由 CCRA 寄存器定义的占空比值等于或大于周期值，PWM 输出占空比为 100%。

● 10-bit STM，PWM 输出模式，边沿对齐模式，STDPX = 1

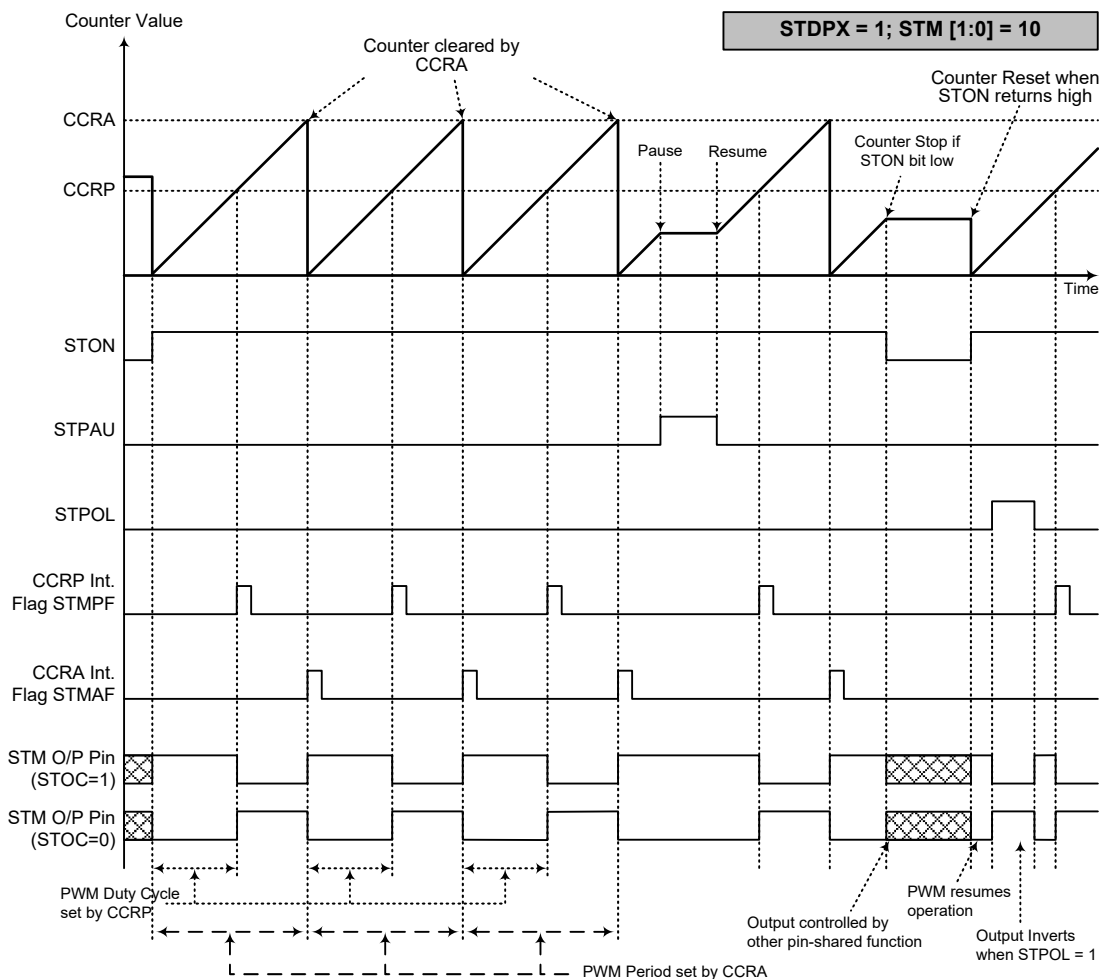
CCRP	1~7	0
周期	CCRA	
占空比	CCRP×128	1024

PWM 的输出周期由 CCRA 寄存器的值与 STM 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值 (除了 CCRP 为“0”外) 决定。



PWM 输出模式 – STDPX=0

- 注：1. STDPX=0, CCRP 清除计数器
2. 计数器清零并设置 PWM 周期
3. 当 STIO [1:0]=00 或 01, PWM 输出功能不变
4. STCCLR 位不影响 PWM 操作



PWM 输出模式 – STDPX=1

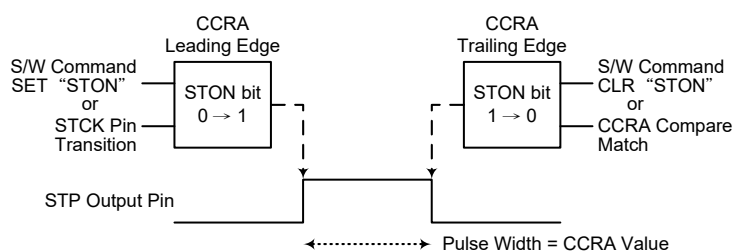
- 注：1. STDPX=1，CCRA 清除计数器
2. 计数器清零并设置 PWM 周期
3. 当 STIO[1:0]=00 或 01，PWM 输出功能不变
4. STCCLR 位不影响 PWM 操作

单脉冲输出模式

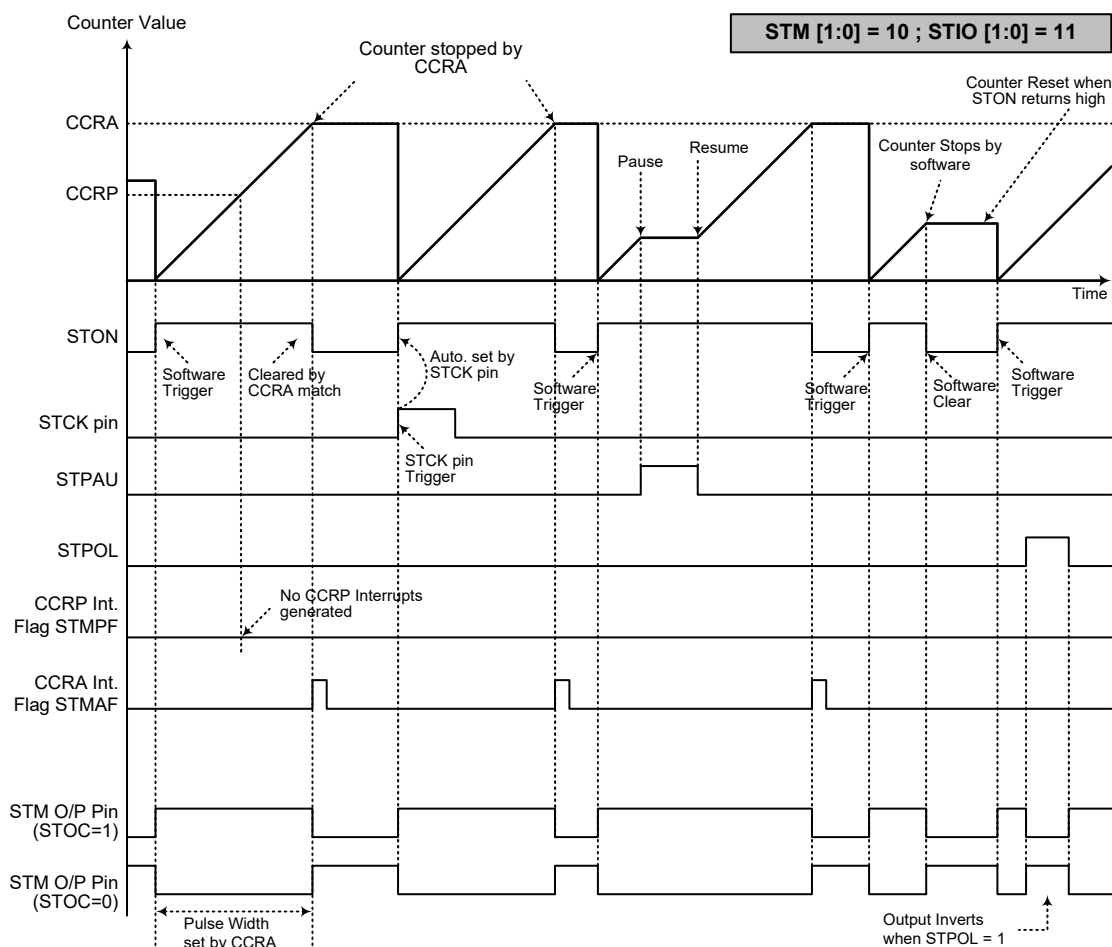
为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“10”，同时 STIO1 和 STIO0 位需要设置为“11”。正如模式名所言，单脉冲输出模式，在 STM 输出脚将产生一个脉冲输出。

通过应用程序控制 STON 位由低到高的转变来触发脉冲前沿输出。而处于单脉冲输出模式时，STON 位可在 STCK 脚发生有效边沿跳转时自动由低转变为高，进而开始单脉冲输出。当 STON 位转变为高电平时，计数器将开始运行，并产生脉冲前沿。当脉冲有效时 STON 位保持高电平。通过应用程序使 STON 位清零或比较器 A 比较匹配发生时，产生脉冲后沿。

然而，比较器 A 比较匹配发生时，会自动清除 STON 位并产生单脉冲输出边沿转换。CCRA 的值通过这种方式控制脉冲宽度。比较器 A 比较匹配发生时，也会产生 STM 中断。STON 位在计数器重启时会发生由低到高的转变，此时计数器才复位至零。在单脉冲模式中，CCRP 寄存器，STCCLR 和 STDPX 位未使用。



单脉冲产生示意图



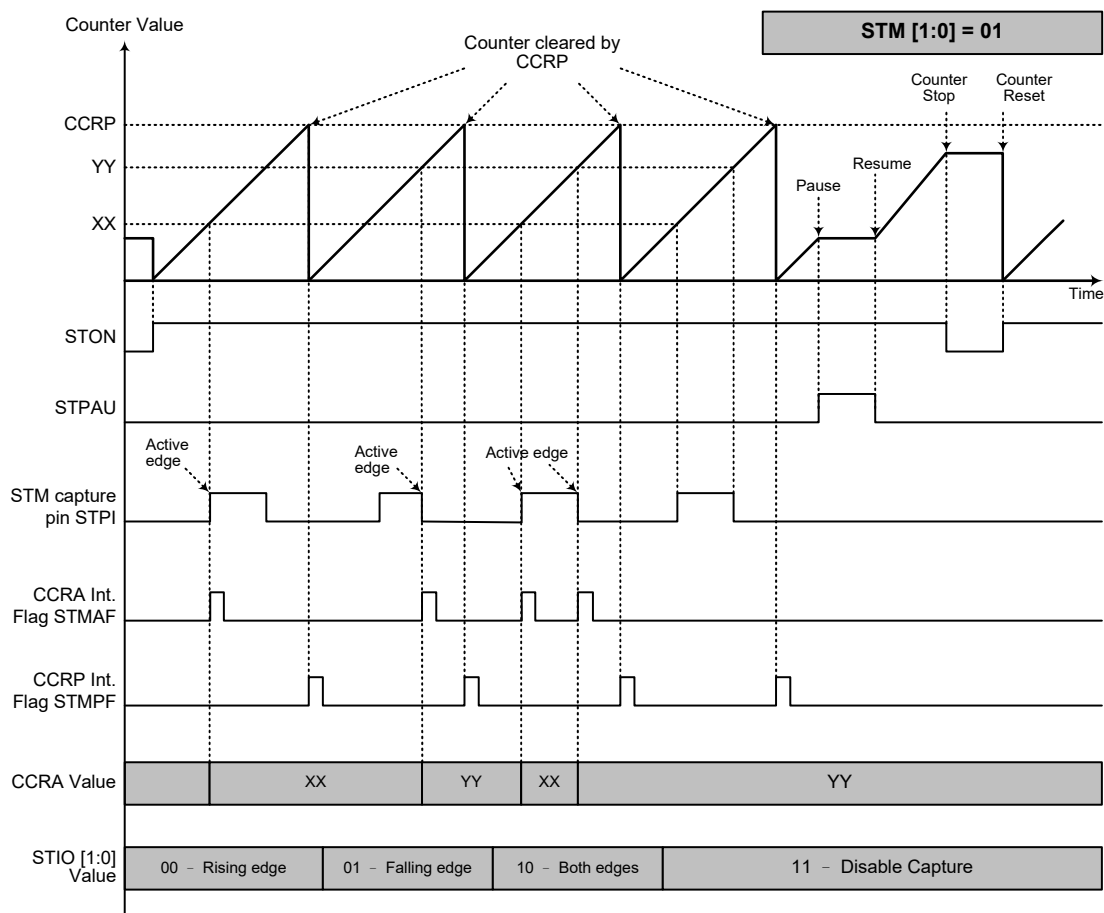
单脉冲输出模式

- 注：1. 通过 CCRA 停止计数器
2. CCRP 未使用
3. 通过 STCK 脚或设置 STON 位为高来触发脉冲
4. STCK 脚有效沿会自动置位 STON
5. 单脉冲输出模式中，STIO [1:0] 需置位“11”，且不能更改。

捕捉输入模式

为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“01”。此模式使能外部信号捕捉并保存内部计数器当前值，因此被用于诸如脉冲宽度测量的应用中。STPI 脚上的外部信号，通过设置 STMC1 寄存器的 STIO1 和 STIO0 位选择有效边沿类型，即上升沿，下降沿或双沿有效。计数器在 STON 位由低到高转变时启动并通过应用程序初始化。

当 STPI 脚出现有效边沿转换时，计数器当前值被锁存到 CCRA 寄存器，并产生 STM 中断。无论输入信号发生哪种边沿转换，计数器继续工作直到 STON 位发生下降沿跳变。当 CCRP 比较匹配发生时计数器复位至零；CCRP 的值通过这种方式控制计数器的最大值。当比较器 P CCRP 比较匹配发生时，也会产生 STM 中断。记录 CCRP 溢出中断信号的值可以测量长脉宽。通过设置 STIO1 和 STIO0 位选择输入信号为上升沿，下降沿或双沿有效。如果 STIO1 和 STIO0 都设置为高，无论输入信号发生哪种边沿转换都不会产生捕捉操作，但计数器继续运行。STCCLR 和 STDPX 位在此模式中未使用。



捕捉输入模式

- 注：1. STM[1:0]=01 并通过 STIO [1:0] 位设置有效边沿
2. STM 捕捉输入脚的有效边沿将计数器的值转移到 CCRA 中
3. STCCLR 位未使用
4. 无输出功能 – STOC 和 STPOL 位未使用
5. 计数器值由 CCRP 决定，在 CCRP 为“0”时，计数器计数值可达最大。

触控按键功能

该系列单片机提供多触控按键功能。该触控按键功能完全内部集成不需外接元件，通过内部寄存器对其进行简单的操作。

触控按键结构

触控按键引脚与 I/O 引脚共用。通过对应的引脚共用功能选择寄存器的位来选择此功能。按键被分成一个组，称为一个模块。每个模块为独立的一组包含四个触控按键且每个按键有各自的振荡器。每个模块具有单独的控制逻辑电路和配套的系列寄存器。

按键总数	触控按键	共用 I/O 引脚
4	KEY1~KEY4	PB4~PB7

触控按键结构

触控按键寄存器定义

触控按键模块 0 包含 4 个触控按键功能，且都有其配套的寄存器。以下表格显示了触控按键模块 0 的寄存器系列。

寄存器名称	说明
TKTMR	触控按键 8-bit 时隙计数器预载寄存器
TKC0	触控按键功能控制寄存器 0
TKC1	触控按键功能控制寄存器 1
TKC2	触控按键功能控制寄存器 2
TK16DL	触控按键功能 16-bit 计数器低字节
TK16DH	触控按键功能 16-bit 计数器高字节
TKM016DL	触控按键模块 0 16-bit C/F 计数器低字节
TKM016DH	触控按键模块 0 16-bit C/F 计数器高字节
TKM0ROL	触控按键模块 0 参考振荡器电容选择低字节
TKM0ROH	触控按键模块 0 参考振荡器电容选择高字节
TKM0C0	触控按键模块 0 控制寄存器 0
TKM0C1	触控按键模块 0 控制寄存器 1
TKM0C2	触控按键模块 0 控制寄存器 2
TK1M0TH16L	触控按键模块 0 KEY1 16-bit 阈值低字节
TK1M0TH16H	触控按键模块 0 KEY1 16-bit 阈值高字节
TK2M0TH16L	触控按键模块 0 KEY2 16-bit 阈值低字节
TK2M0TH16H	触控按键模块 0 KEY2 16-bit 阈值高字节
TK3M0TH16L	触控按键模块 0 KEY3 16-bit 阈值低字节
TK3M0TH16H	触控按键模块 0 KEY3 16-bit 阈值高字节
TK4M0TH16L	触控按键模块 0 KEY4 16-bit 阈值低字节
TK4M0TH16H	触控按键模块 0 KEY4 16-bit 阈值高字节
TKM0THS	触控按键模块 0 阈值比较标志位

触控按键功能寄存器定义

寄存器名称	位							
	7	6	5	4	3	2	1	0
TKTMR	D7	D6	D5	D4	D3	D2	D1	D0
TKC0	TKRAMC	TKRCOV	TKST	TKCFOV	TK16OV	TKMOD1	TKMOD0	TKBUSY
TKC1	D7	D6	D5	D4	TK16S1	TK16S0	TKFS1	TKFS0
TKC2	—	—	—	—	—	—	ASMP1	ASMP0
TK16DL	D7	D6	D5	D4	D3	D2	D1	D0
TK16DH	D15	D14	D13	D12	D11	D10	D9	D8
TKM0C0	—	—	M0DFEN	M0FILEN	M0SOFC	M0SOF2	M0SOF1	M0SOF0
TKM0C1	M0TSS	—	M0ROEN	M0KOEN	M0K4EN	M0K3EN	M0K2EN	M0K1EN
TKM0C2	M0SK31	M0SK30	M0SK21	M0SK20	M0SK11	M0SK10	M0SK01	M0SK00
TKM016DL	D7	D6	D5	D4	D3	D2	D1	D0
TKM016DH	D15	D14	D13	D12	D11	D10	D9	D8
TKM0ROL	D7	D6	D5	D4	D3	D2	D1	D0
TKM0ROH	—	—	—	—	—	—	D9	D8
TK1M0TH16L	D7	D6	D5	D4	D3	D2	D1	D0
TK1M0TH16H	D15	D14	D13	D12	D11	D10	D9	D8
TK2M0TH16L	D7	D6	D5	D4	D3	D2	D1	D0
TK2M0TH16H	D15	D14	D13	D12	D11	D10	D9	D8
TK3M0TH16L	D7	D6	D5	D4	D3	D2	D1	D0
TK3M0TH16H	D15	D14	D13	D12	D11	D10	D9	D8
TK4M0TH16L	D7	D6	D5	D4	D3	D2	D1	D0
TK4M0TH16H	D15	D14	D13	D12	D11	D10	D9	D8
TKM0THS	M0K4THF	M0K3THF	M0K2THF	M0K1THF	M0K4THS	M0K3THS	M0K2THS	M0K1THS

触控按键功能寄存器列表

• TKTMR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0

D7~D0: 触控按键时隙 8-bit 计数器预载寄存器

触控按键时隙计数器预载寄存器用于确定触控按键时隙溢出时间。时隙单元周期为 32 个时隙时钟周期，通过一个 5-bit 计数器获得。因此，时隙计数器溢出时间可由下面的等式算出。

时隙计数器溢出时间 = $(256 - \text{TKTMR}[7:0]) \times 32t_{\text{TSC}}$ ，此处的 t_{TSC} 为时隙计数器时钟周期。

● TKC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TKRAMC	TKRCOV	TKST	TKCFOV	TK16OV	TKMOD1	TKMOD0	TKBUSY
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
POR	0	0	0	0	0	0	1	0

Bit 7 **TKRAMC**: 触控按键数据存储器存取控制位

- 0: 由 MCU 存取
- 1: 由触控按键模块 0 存取

该位用于决定触控按键数据存储器是由 MCU 还是触控按键模块 0 使用。若触控按键模块 0 工作在自动扫描模式或周期性自动扫描模式 (当 TKMOD1~TKMOD0 位为 00, 10 或 11 时, TKST 位由 0 转为 1 可进入自动扫描模式或周期性自动扫描模式), 由触控按键模块 0 可优先存取触控按键数据存储器。当结束自动扫描或周期性自动扫描后 (例如 TKBUSY 位状态由 1 转为 0), 触控按键数据存储器存取才可通过 TKRAMC 位控制。因此, 建议当触控按键模块 0 工作在自动扫描模式或周期性自动扫描模式时, 将 TKRAMC 位置为“1”。否则, 若选择 MCU 存取数据存储器, 在自动扫描或周期性自动扫描阶段, 触控按键数据存储器的内容可能会被改动。

Bit 6 **TKRCOV**: 触控按键时隙计数器溢出标志位

- 0: 无溢出
- 1: 溢出

此位可通过应用程序存取。当触控按键时隙计数器溢出将此位置为“1”时, 相应的触控按键 TKRCOV 中断请求标志位也会同时置位。然而若是通过应用程序将此位置为“1”时, 相应的触控按键 TKRCOV 中断请求标志位不会受到影响。因此, 该位不能通过应用程序置位, 但必须通过应用程序清零。

在自动扫描模式时, 如果时隙计数器溢出, 但自动扫描还未完成, TKRCOV 位将不会被置位, 同时触控按键模块 0 的 16 位 C/F 计数器、触控按键功能 16 位计数器、5 位时隙单位周期计数器将会自动清零, 但 8 位时隙定时计数器将会从 8 位时隙定时计数器预置寄存器 (TKTMR 寄存器) 重新加载数据。当自动扫描工作结束, TKRCOV 位及触控按键 TKRCOV 中断请求标志位 TKRCOVF 将被置位同时所有模块按键振荡器和参考振荡器自动停止。触控按键模块 0 的 16 位 C/F 计数器、触控按键功能 16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器都会自动关闭。

在周期性自动扫描模式时, 在自动扫描工作周期内, TKRCOV 位将被清零。仅在 WDT 溢出周期内的最后一次扫描结束时, 16 位 C/F 计数器内容将被写入相应的触控按键数据存储器, TKRCOV 位将被硬件电路置高。除了以上提到的, 该模式下的其它动作和自动扫描模式一样。

在手动扫描模式时, 如果时隙计数器溢出, TKRCOV 位及触控按键 TKRCOV 中断请求标志位 TKRCOVF 将被置位同时所有模块按键振荡器和参考振荡器自动停止。触控按键模块 0 的 16 位 C/F 计数器、触控按键功能 16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器也都会自动关闭。

Bit 5 **TKST**: 触控按键检测开启控制位

- 0: 检测停止或无操作
- 0→1: 启动检测

当该位清除为“0”时, 触控按键模块 0 的 16 位 C/F 计数器、触控按键功能 16 位计数器和 5 位时隙单位周期计数器会自动清零。但 8 位可编程时隙定时计数器不会被清零。当该位由 0→1 时, 16 位 C/F 计数器、触控按键功能 16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器都会自动开启, 并使能按键振荡器和参考振荡器以驱动相应的计数器。

Bit 4 **TKCFOV**: 触控按键模块 0 的 16 位 C/F 计数器溢出标志位

- 0: 无溢出
- 1: 溢出

该位由触控按键模块 0 的 16 位 C/F 计数器溢出置位, 必须通过应用程序清零。

- Bit 3 **TK16OV**: 触控按键功能 16 位计数器溢出标志位
0: 无溢出
1: 溢出
该位由触控按键功能 16 位计数器溢出置位, 必须通过应用程序清零。
- Bit 2~1 **TKMOD1~TKMOD0**: 触控按键扫描模式选择位
00: 自动扫描模式
01: 手动扫描模式
1x: 周期性自动扫描模式
在手动扫描模式时, 应在扫描开始之前, 合理的设置参考振荡器电容值, 并在扫描结束后通过应用程序读取触控按键模块 0 的 16 位 C/F 计数器值。
在自动扫描模式时, 上面所说的数据的读取或写入是通过硬件完成。有一个专用的触控按键的数据存储区可存放所有被扫描按键的参考振荡器电容值及 16 位 C/F 计数器值。自动扫描按键的顺序是由 TKM0C2 寄存器的 MSK3[1:0]~MSK0[1:0] 位设置。直至扫描完所有计划扫描的按键后, 自动扫描工作才会停止。
在周期性自动扫描模式时, 触控按键扫描工作将自动周期性地, 可由寄存器 TKC2 的 ASMP1~ASMP0 位决定。仅在 WDT 溢出周期内的最后一次扫描结束时, 16 位 C/F 计数器内容将被写入相应的触控按键数据存储区。另外, 当 M0KnTHS 位为 0 时, 任何一个按键 C/F 计数器值小于下限阈值, 或 M0KnTHS 为 1 时, 任何一个按键 C/F 计数器值大于上限阈值, TKTH 信号都将被置高。除了以上提到的, 该模式下的其它动作和自动扫描模式一样。
- Bit 0 **TKBUSY**: 触控按键扫描忙碌标志位
0: 空闲 – 没有在执行按键扫描或按键扫描已完成
1: 忙碌 – 正在扫描中
该位用于指示触控按键扫描工作是否在执行中。当 TKST 位置高启动扫描工作, 该位被置 “1”。
在手动扫描模式中, 当触控时隙计数器溢出时, 该位会自动清零。在自动扫描模式中, 当触控按键扫描工作完成时, 该位也会自动清零。在周期性自动扫描模式时, 若在 WDT 溢出周期内完成最后一次扫描工作, 或当 M0KnTHS 位为 0, 任何一个按键 C/F 计数器值小于下限阈值时, 或当 M0KnTHS 为 1, 任何一个按键 C/F 计数器值大于上限阈值时, 这些情况下, 该位都会被清零。

• TKC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	TK16S1	TK16S0	TKFS1	TKFS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	1	1

- Bit 7~5 **D7~D5**: 测试数据位
这些位仅供内部测试使用, 正常工作时, 要保持 D7~D5 为 “000”。
- Bit 4 **D4**: 保留位, 不可被用。
- Bit 3~2 **TK16S1~TK16S0**: 触控按键功能 16 位计数器时钟源选择位
00: f_{sys}
01: f_{sys}/2
10: f_{sys}/4
11: f_{sys}/8
- Bit 1~0 **TKFS1~TKFS0**: 触控按键振荡器和参考振荡器频率选择位
00: 1MHz
01: 3MHz
10: 7MHz
11: 11MHz

• TKC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	ASMP1	ASMP0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	1

Bit 7~2 未定义，读为“0”

Bit 1~0 **ASMP1~ASMP0**: 周期性自动扫描模式周期选择位

00: $2^{14}/f_{LIRC}$

01: $2^{13}/f_{LIRC}$

10: $2^{12}/f_{LIRC}$

11: $2^{11}/f_{LIRC}$

这些位用来决定触控按键扫描周期，仅当触控按键功能被配置为工作在周期性自动扫描模式时有效。触控按键扫描次数可通过 WDT 溢出周期 t_{WDT} 得到，周期性自动扫描模式周期 t_{KEY} 可通过等式 $N=t_{WDT}/t_{KEY}$ 得到。

例如：若将 WS[2:0] 位设为 100，选择 WDT 溢出周期为 $2^{15}/f_{LIRC}$ ， t_{WDT} 等于 1.024s。因此，在一个 WDT 溢出周期内，当 ASMP[1:0] 位分别设为 00/01/10/11 时，触控按键扫描次数为 2/4/8/16 次。在应用上确保周期性自动扫描模式周期 t_{KEY} 不会超过 WDT 溢出周期 t_{WDT} 是非常重要的。

• TK16DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: 触控按键功能 16-bit 计数器低字节内容

• TK16DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8**: 触控按键功能 16-bit 计数器高字节内容

该寄存器对用于存储触控按键功能 16-bit 计数器值。该 16-bit 计数器用于校准参考振荡器或按键振荡器频率。如果触控按键时隙计数器溢出，此 16-bit 计数器将停止，但不会改变当前值。在自动扫描模式或周期性自动扫描模式时，时隙 0、时隙 1 和时隙 2 扫描结束时，该 16-bit 计数器值会被清零，但在时隙 3 结束时，该 16-bit 计数器值不会改变。当 TKST 位为“0”时，该寄存器对被清零。

• TKM016DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: 触控按键模块 0 16-bit C/F 计数器低字节内容

● TKM016DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8**: 触控按键模块 0 16-bit C/F 计数器高字节内容

该寄存器对用于存储触控按键模块 0 16-bit C/F 计数器值。在手动扫描模式时，如果触控按键时隙计数器溢出，该 16-bit C/F 计数器将停止，但不会改变当前值。在自动扫描模式或周期性自动扫描模式时，时隙 0、时隙 1 和时隙 2 扫描结束时，该 16-bit C/F 计数器值会被清零，但在时隙 3 结束时，16-bit C/F 计数器值不会改变。当 TKST 位为“0”时，该寄存器对被清零。

● TKM0ROL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: 触控按键模块 0 参考振荡器内部电容选择位

● TKM0ROH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**: 触控按键模块 0 参考振荡器内部电容选择位

该寄存器对用于存储触控按键模块 0 参考振荡器电容值。在自动扫描模式或周期性自动扫描模式时，当前时隙扫描结束后，此寄存器对会从专用的触控按键数据存储区加载下一时隙要扫描按键对应的参考振荡器电容值。

参考振荡器内接电容值 = (TKM0RO[9:0]×50pF)/1024。

● TKM0C0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	M0DFEN	M0FILEN	M0SOFC	M0SOF2	M0SOF1	M0SOF0
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定义，读为“0”

Bit 5 **M0DFEN**: 触控按键模块 0 倍频控制位

0: 除能

1: 使能

此位用于控制触控按键振荡器频率的倍频功能。当此位置“1”，按键振荡器频率将为原来的倍频。

Bit 4 **M0FILEN**: 触控按键模块 0 过滤功能控制位

0: 除能

1: 使能

- Bit 3 **M0SOFC**: 触控按键模块 0 C/F 振荡器跳频功能控制选择位
0: 由 M0SOF2~M0SOF0 控制
1: 由硬件电路控制
该位用来选择触控按键振荡器跳频功能控制方式, 当此位置 1, 按键振荡器跳频功能由硬件电路控制, 而不受 M0SOF2~M0SOF0 位影响。
- Bit 2~0 **M0SOF2~M0SOF0**: 触控按键模块 0 参考和按键振荡器跳频选择位
000: 1.020MHz
001: 1.040MHz
010: 1.059MHz
011: 1.074MHz
100: 1.085MHz
101: 1.099MHz
110: 1.111MHz
111: 1.125MHz
这些位用于为跳频功能选择触控按键振荡器频率。应注意的是这些位仅在 M0SOFC 位清零时有效。
上述频率会随着外部或内部电容值的不同而变化。若触控按键振荡器频率选择 1MHz, 用户选择其它频率时, 可依此比例调整。

● TKM0C1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	M0TSS	—	M0ROEN	M0KOEN	M0K4EN	M0K3EN	M0K2EN	M0K1EN
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	0	0	0

- Bit 7 **M0TSS**: 触控按键模块 0 时隙计数器时钟源选择位
0: 触控按键模块 0 参考振荡器
1: $f_{sys}/4$
- Bit 6 未定义, 读为“0”
- Bit 5 **M0ROEN**: 触控按键模块 0 参考振荡器使能控制位
0: 除能
1: 使能
该位用于使能触控按键模块 0 参考振荡器。在自动扫描模式或周期性自动扫描模式时, 若选择使用参考振荡器作为时隙时钟源, 当 TKST 位由低到高变化时, 必须通过将 M0ROEN 位置高使能参考振荡器。M0TSS 位和 M0K4EN~M0K1EN 位共同决定了参考振荡器是否被用。当 TKBUSY 位从高变为低时, M0ROEN 位将被自动清零来除能参考振荡器。
在手动扫描时, 若选择使用参考振荡器, 在将 TKST 位设置为低到高前, 必须先使能参考振荡器, 当 TKBUSY 位从高变为低时, 参考振荡器将除能。
- Bit 4 **M0KOEN**: 触控按键模块 0 按键振荡器使能控制位
0: 除能
1: 使能
该位用于使能触控按键模块 0 按键振荡器。在自动扫描模式或周期性自动扫描模式时, 当 TKST 位由低到高变化时, 必须通过将 M0KOEN 位置高使能按键振荡器。当 TKBUSY 位由高到低变化时, M0KOEN 位将被自动清零来除能按键振荡器。
在手动扫描模式时, 若使能相应的按键进行扫描时, 在将 TKST 位设置为低到高前, 必须先使能按键振荡器。当 TKBUSY 位从高变为低时, 参考振荡器将除能。
- Bit 3 **M0K4EN**: 触控按键模块 0 KEY4 使能控制位
0: 除能
1: 使能
- Bit 2 **M0K3EN**: 触控按键模块 0 KEY3 使能控制位
0: 除能
1: 使能

- Bit 1 **M0K2EN**: 触控按键模块 0 KEY2 使能控制位
0: 除能
1: 使能
- Bit 0 **M0K1EN**: 触控按键模块 0 KEY1 使能控制位
0: 除能
1: 使能

● TKM0C2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	M0SK31	M0SK30	M0SK21	M0SK20	M0SK11	M0SK10	M0SK01	M0SK00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	0	0	1	0	0

- Bit 7~6 **M0SK31~M0SK30**: 触控按键模块 0 时隙 3 扫描按键选择位
00: KEY1
01: KEY2
10: KEY3
11: KEY4
这两位用于选择在时隙 3 时要被扫描的按键, 仅在自动扫描模式或周期性自动扫描模式时有效。
- Bit 5~4 **M0SK21~M0SK20**: 触控按键模块 0 时隙 2 扫描按键选择位
00: KEY1
01: KEY2
10: KEY3
11: KEY4
这两位用于选择在时隙 2 时要被扫描的按键, 仅在自动扫描模式或周期性自动扫描模式时有效。
- Bit 3~2 **M0SK11~M0SK10**: 触控按键模块 0 时隙 1 扫描按键选择位
00: KEY1
01: KEY2
10: KEY3
11: KEY4
这两位用于选择在时隙 1 时要被扫描的按键, 仅在自动扫描模式或周期性自动扫描模式时有效。
- Bit 1~0 **M0SK01~M0SK00**: 触控按键模块 0 时隙 0 扫描按键选择位
00: KEY1
01: KEY2
10: KEY3
11: KEY4
这两位用于选择在自动扫描模式或周期性自动扫描模式下时隙 0 时要被扫描的按键或在手动模式时选择要扫描的按键。

● TKnM0TH16L 寄存器 (n=1~4)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **D7~D0**: 触控按键模块 0 KEYn 16-bit 阈值低字节内容

● **TKnM0TH16H 寄存器 (n=1~4)**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8:** 触控按键模块 0 KEYn 16-bit 阈值高字节内容

这四个寄存器对分别用来存储触控按键模块 0 KEY1~KEY4 16-bit 上限 / 下限阈值。当触控按键模块 0 KEYn 完成扫描工作后, 16-bit C/F 计数器内容 TKM016DH/TKM016DL 将和 TKnM0TH16H/TKnM0TH16L 值将通过硬件进行比较。当 M0KnTHS=0, 该值小于下限阈值时或当 M0KnTHS=1, 该值大于上限阈值, M0KnTHF 标志位将置高, 中断信号将产生。

● **TKM0THS 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	M0K4THF	M0K3THF	M0K2THF	M0K1THF	M0K4THS	M0K3THS	M0K2THS	M0K1THS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **M0K4THF:** 触控按键模块 0 KEY4 上限 / 下限阈值比较标志位
0: 不小于下限阈值或不大于上限阈值
1: 小于下限阈值或大于上限阈值

Bit 6 **M0K3THF:** 触控按键模块 0 KEY3 上限 / 下限阈值比较标志位
0: 不小于下限阈值或不大于上限阈值
1: 小于下限阈值或大于上限阈值

Bit 5 **M0K2THF:** 触控按键模块 0 KEY2 上限 / 下限阈值比较标志位
0: 不小于下限阈值或不大于上限阈值
1: 小于下限阈值或大于上限阈值

Bit 4 **M0K1THF:** 触控按键模块 0 KEY1 上限 / 下限阈值比较标志位
0: 不小于下限阈值或不大于上限阈值
1: 小于下限阈值或大于上限阈值

Bit 3 **M0K4THS:** 触控按键模块 0 KEY4 上限 / 下限阈值比较选择位
0: 下限阈值比较
1: 上限阈值比较

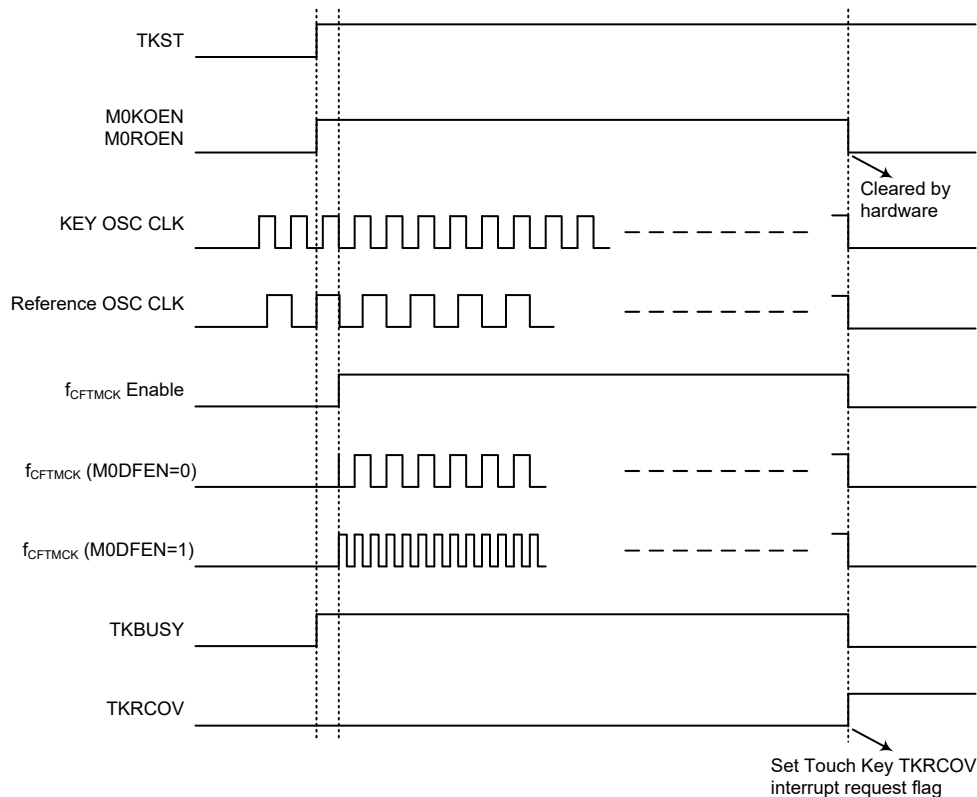
Bit 2 **M0K3THS:** 触控按键模块 0 KEY3 上限 / 下限阈值比较选择位
0: 下限阈值比较
1: 上限阈值比较

Bit 1 **M0K2THS:** 触控按键模块 0 KEY2 上限 / 下限阈值比较选择位
0: 下限阈值比较
1: 上限阈值比较

Bit 0 **M0K1THS:** 触控按键模块 0 KEY1 上限 / 下限阈值比较选择位
0: 下限阈值比较
1: 上限阈值比较

触控按键操作

手指接近或接触到触控面板时，面板的电容量会增大，电容量的变化会轻微改变内部感应振荡器的频率，通过测量频率的变化可以感知触控动作。参考时钟通过内部可编程分频器能够产生一个固定的时间周期。在这个时间周期内，通过在此固定时间周期内对感应振荡器产生的时钟周期计数，可确定触控按键的动作。



触控按键手动扫描模式时序图

触控按键模块 0 包含四个与逻辑 I/O 引脚共用的触控按键 KEY1~KEY4。通过相关的引脚共用功能控制寄存器位可选择触控按键引脚功能。触控按键具有独立的感应振荡器，因此触控按键模块 0 包含四个感应振荡器。

在参考时钟固定的时间间隔内，感应振荡器产生的时钟周期数是可以测量的。测到的周期数可以用于判断触控动作是否有效发生。在手动扫描模式时，在此固定的时间间隔最后，会产生一个触控按键 TKRCOV 中断信号。

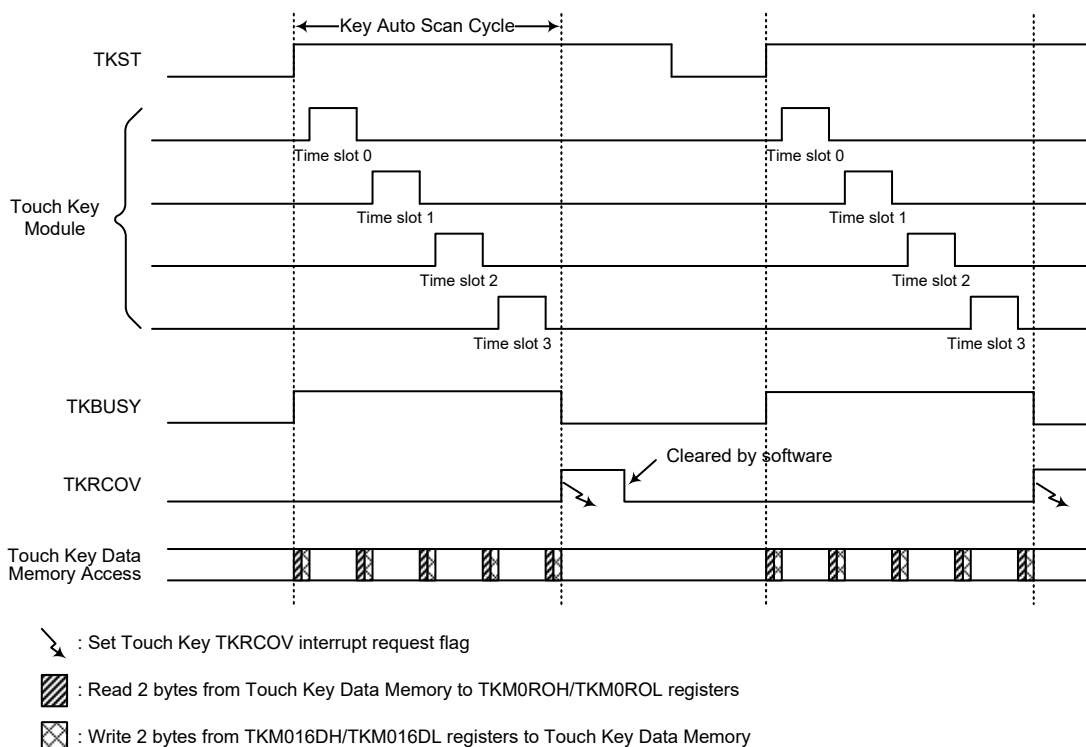
当 TKST 位被清零时，触控按键模块 0 的 16 位 C/F 计数器、16 位计数器和 5 位时隙单位周期计数器会自动清零，而 8 位可编程时隙计数器不清零，由用户设置溢出时间。当 TKST 位置高时，16 位 C/F 计数器、16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器会自动开启。

如果时隙计数器溢出，触控按键模块 0 的按键振荡器和参考振荡器都会自动停止且 16 位 C/F 计数器、16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器会自动停止。时隙计数器时钟源可通过 TKM0C1 寄存器 M0TSS 位选择来自参考振荡器或 $f_{SYS}/4$ 。通过设置 TKM0C1 寄存器中的 M0ROEN 位和 M0KOEN 为“1”，可使能参考振荡器和按键振荡器。

当触控按键模块 0 的时隙计数器溢出，产生触控按键 TKRCOV 中断。这里所有的触控按键是指已使能的触控按键。

自动扫描模式

触控按键功能包含三种按键扫描模式，即自动扫描模式、周期性自动扫描和手动扫描模式，可通过寄存器 TKC0 的 TKMOD1~TKMOD0 位选择。自动扫描模式可以最大程度的减少程序负担并能提高按键扫描执行效率。设置 TKMOD1~TKMOD0 位为 00 可选择自动扫描模式，在此模式下以指定顺序自动扫描模块按键。扫描顺序及按键由 TKM0C2 寄存器的 M0SK3[1:0]~M0SK0[1:0] 位决定。

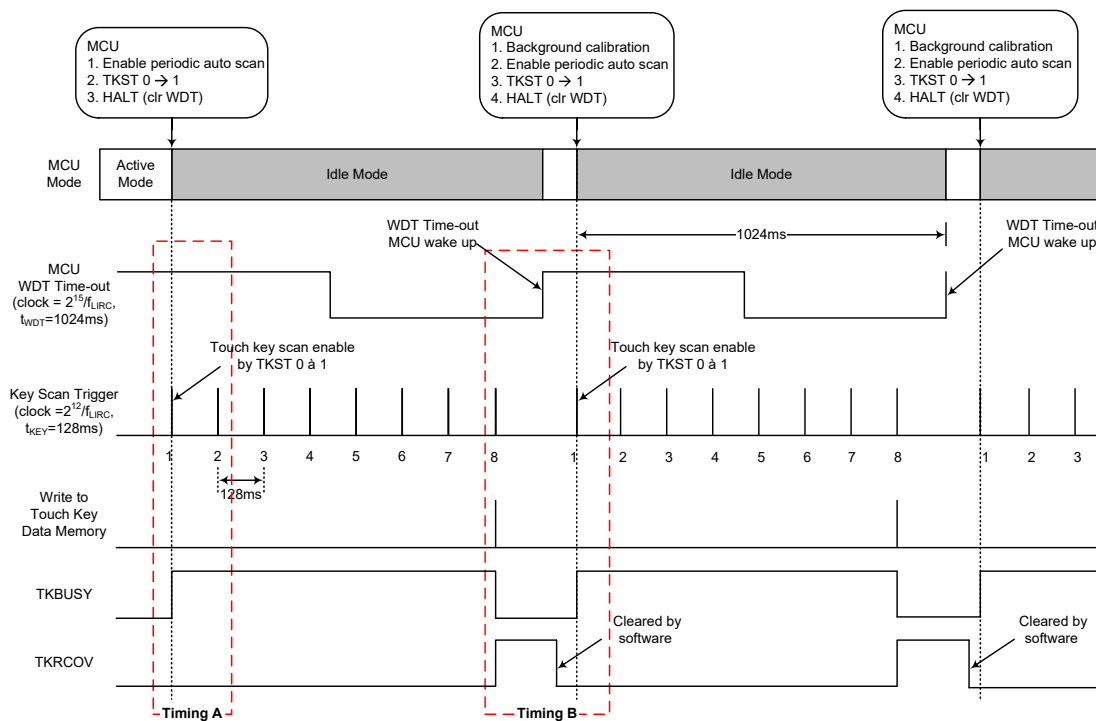


触控按键自动扫描模式时序图

在自动扫描模式时，按键振荡器和参考振荡器在 TKST 位由低变为高时，自动使能，在 TKBUSY 位由高到低时，自动除能。在自动扫描模式时，若已设置 TKST 位由低到高，硬件会自动从专用触控按键数据存储区指定位置读取时隙 0 选择扫描的按键对应的参考振荡器的电容值，并写入相应的 TKM0ROH/TKM0ROL 寄存器对中。并将 16-bit C/F 计数器的值写回到专用触控按键数据存储区时隙 3 扫描的按键对应的位置。之后开始扫描选择的时隙 0 的按键。时隙 0 按键扫描结束时，硬件会自动从专用触控按键数据存储区读取下一个要扫描按键对应的参考振荡器电容值并写入相应的 TKM0ROH/TKM0ROL 寄存器对中。并将当前 16-bit C/F 计数器的值写回到专用触控按键数据存储区对应位置。整个自动扫描操作会按上述指定的方式从时隙 0 到时隙 3 有序的执行。时隙 3 按键扫描结束时，硬件会再次从专用触控按键数据存储区读取时隙 0 选择扫描的按键对应的参考振荡器的电容值，并写入相应的 TKM0ROH/TKM0ROL 寄存器对中。16 位 C/F 计数器值也会被再次写回到专用触控按键数据存储区时隙 3 扫描的按键对应的位置。四个按键全部扫描后，TKRCOV 位将被置高同时 TKBUSY 位拉低，意味着自动扫描模式下的扫描工作已完成。

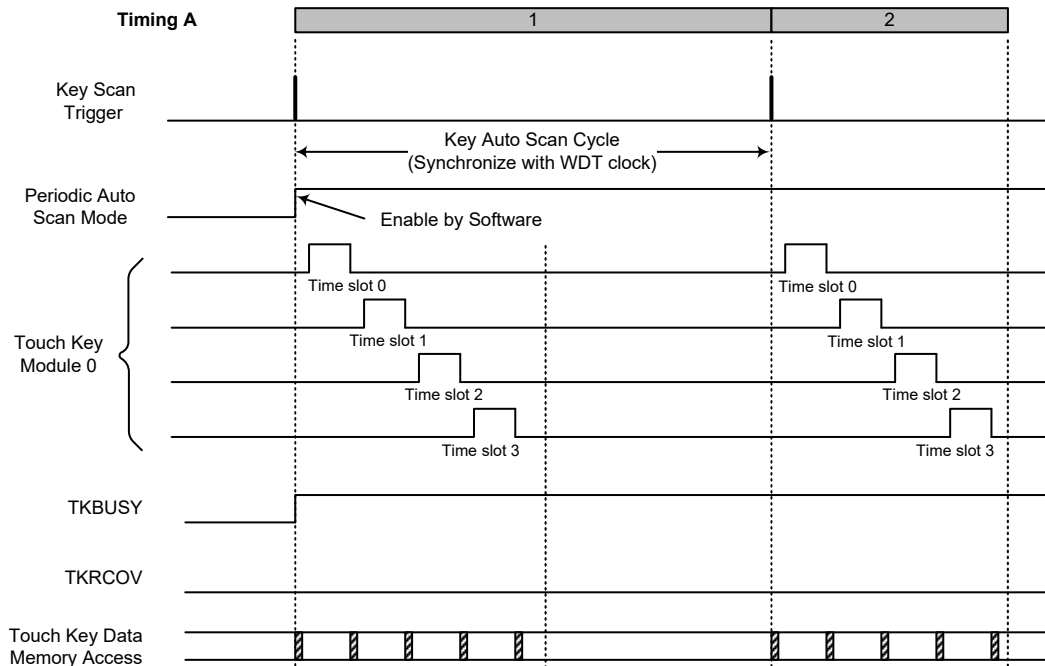
周期性自动扫描模式

除了在自动扫描模式中提到的动作，周期性自动扫描模式还提供了周期自动扫描和 C/F 计数器上限 / 下限阈值比较功能。设置 TKMOD1~TKMOD0 位为 10 或 11，可选择周期性自动扫描模式用来自动和周期性地扫描模块按键。需注意的是，该模式通常在空闲模式下使用，用来监测触控按键状态，并尽量减少功耗。

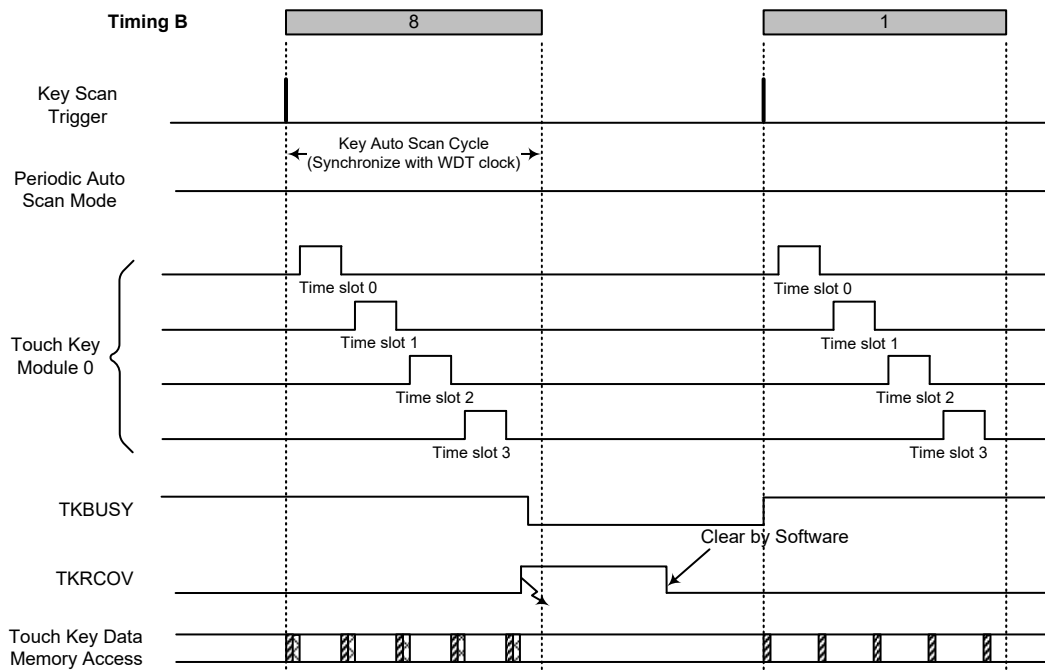


注：触控按键周期性自动扫描模式时序图显示了特殊的时序 A 和时序 B。

空闲模式下的触控按键周期性自动扫描功能



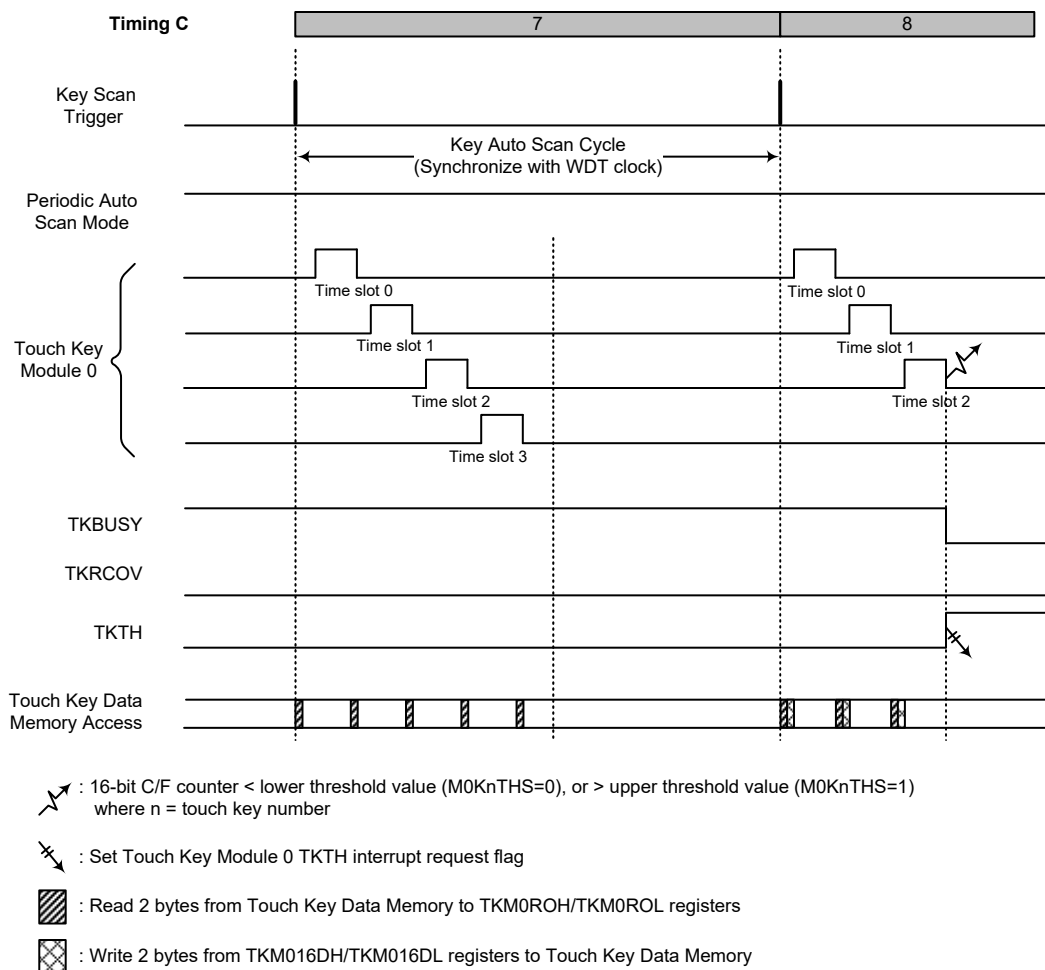
 : Read 2 bytes from Touch Key Data Memory to TKM0ROH/TKM0ROL registers



 : Set Touch Key TKRCOV interrupt request flag

 : Read 2 bytes from Touch Key Data Memory to TKM0ROH/TKM0ROL registers

 : Write 2 bytes from TKM016DH/TKM016DL registers to Touch Key Data Memory



注：1. 时序 A 和时序 B 为空闲模式下的触控按键周期性自动扫描功能中特定的时序图。
2. 时序 C 为某个触控按键阈值比较状态发生时的时序图。

触控按键周期性自动扫描模式时序图

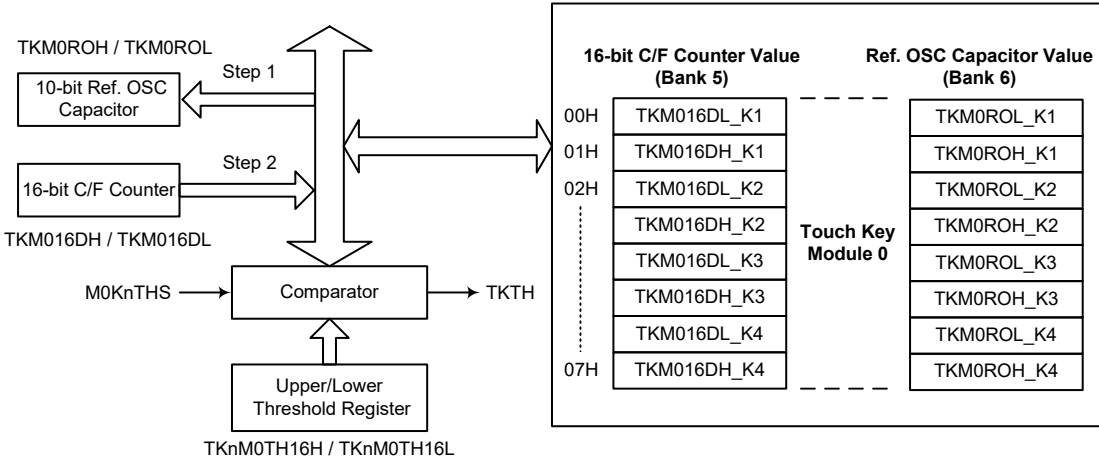
在周期性自动扫描模式时，触控按键扫描工作将周期性地自动执行，可由寄存器 TKC2 的 ASMP1~ASMP0 位决定。触控按键扫描次数取决于 WDT 溢出周期和周期性自动扫描模式周期。整个周期性自动扫描操作会像自动扫描模式一样按指定的方式从时隙 0 到时隙 3 有序的执行。每个时隙选择扫描的按键对应的参考振荡器的电容值将会被自动从专用触控按键数据存储器指定位置读取出来，并写入相应的 TKM0ROH/TKM0ROL 寄存器对中。然而，仅在 WDT 溢出周期内最后一次扫描工作结束时，16-bit C/F 计数器的值才会被写回到专用触控按键数据存储器所有扫描的按键对应的位置。

另外，每个触控按键都有自己独立的上限 / 下限阈值比较器。在周期性自动扫描模式时，上限 / 下限阈值比较功能将自动使能。当 M0KnTHS=0，任何按键 C/F 计数器值小于下限阈值，或 M0KnTHS=1，按键 C/F 计数器值大于上限阈值，这表明触控按键状态发生了变化，M0KnTHF 标志位将被硬件置高，中断信号产生。

使用 WDT 计数器时钟进行周期性自动扫描可减少功耗，当 WDT 被清除时，WDT 计数器将复位，周期性自动扫描工作时间将会受到影响，但触控按键次数却不受影响。

触控按键数据存储器

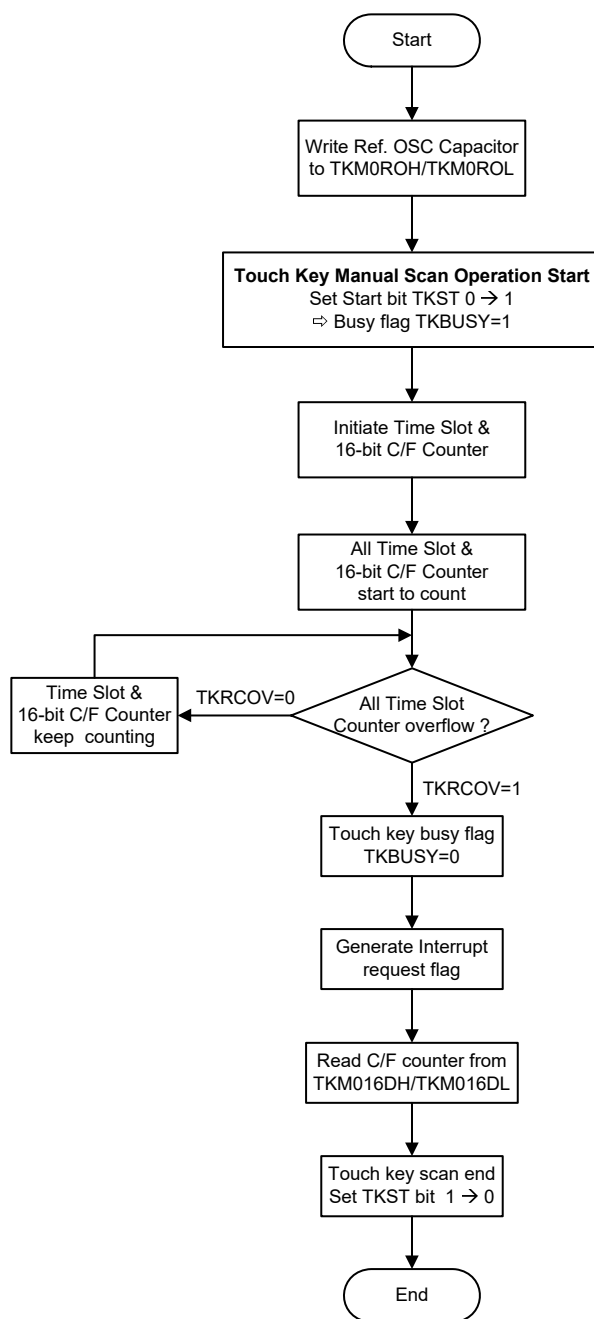
该系列单片机为触控按键模块 0 自动扫描模式提供 2 个专用的数据存储区域。
一个位于数据存储区 Bank 5 用于存储触控按键模块 0 16 位 C/F 计数器值，另
一个位于数据存储区 Bank 6 用于存储触控按键模块 0 参考振荡器内部电容值。



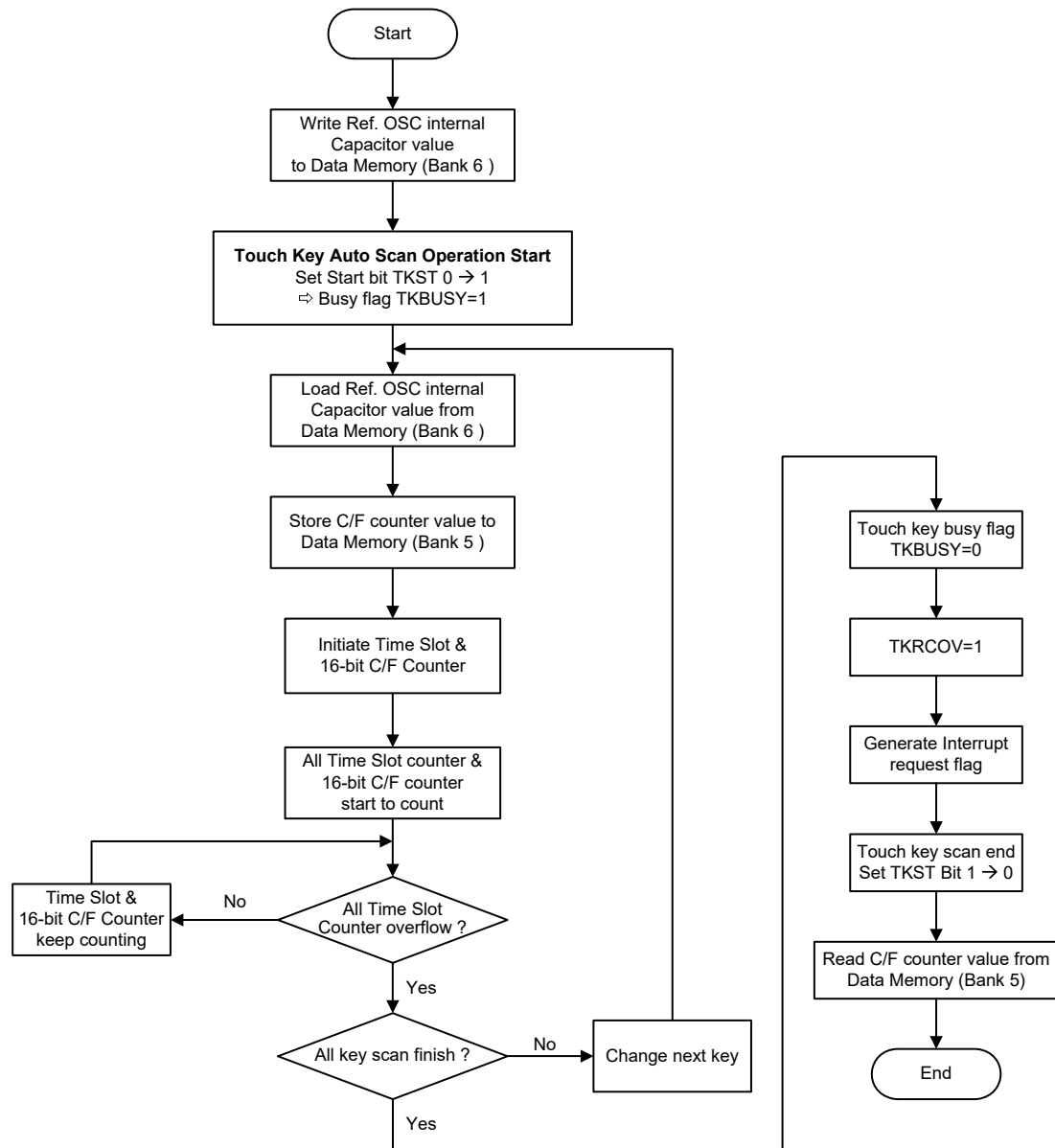
Note: n=Touch Key number, 1~4.

触控按键数据存储分布

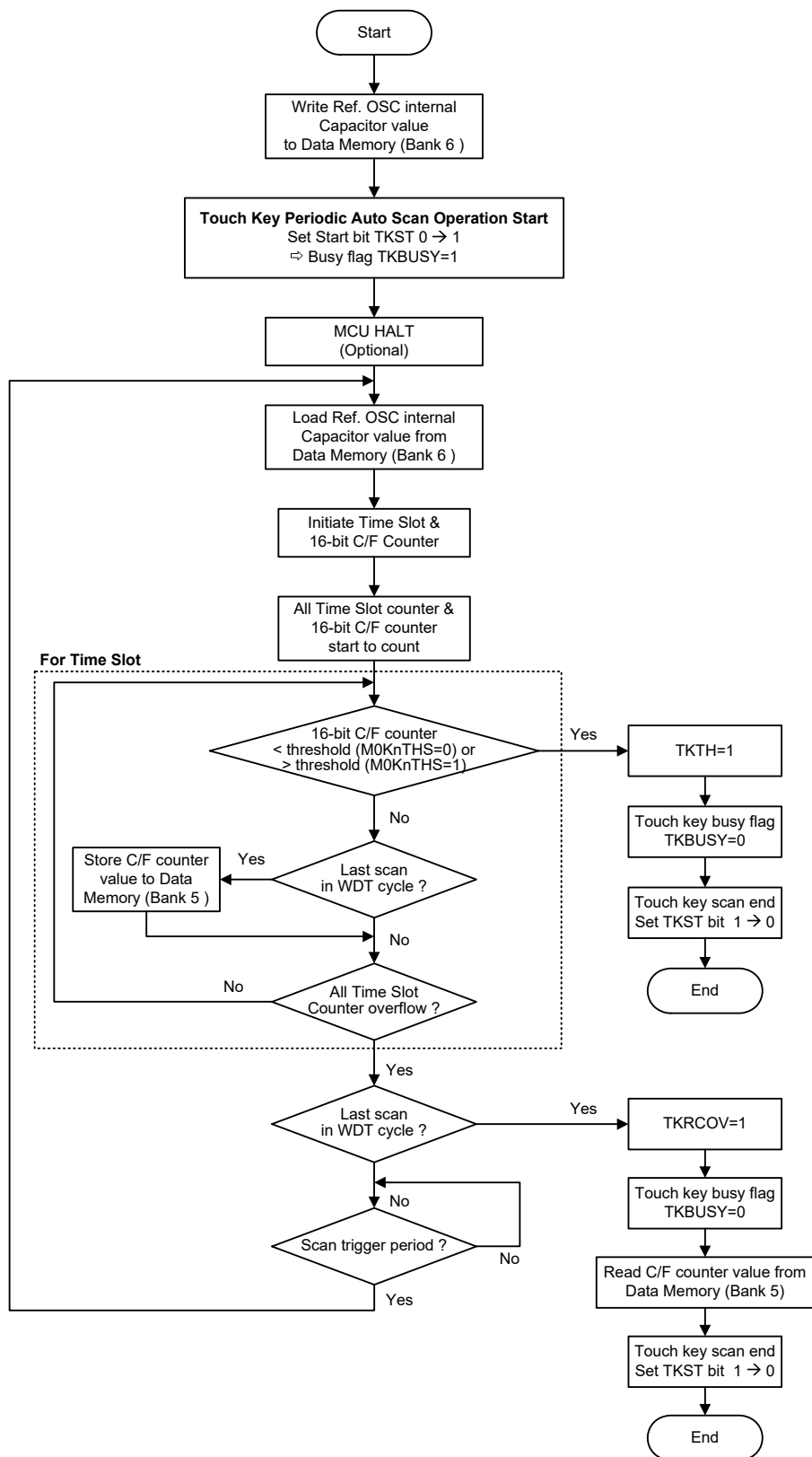
触控按键扫描操作流程



触控按键手动扫描模式流程图



触控按键自动扫描模式流程图



触控按键周期性自动扫描模式流程图

触控按键中断

触控按键有两个独立的中断，分别为触控按键 TKRCOV 中断和触控按键模块 0 TKTH 中断。在手动扫描模式中，当触控按键模块 0 的时隙计数器溢出时，才会产生触控按键 TKRCOV 中断。在自动扫描模式中，当触控按键自动扫描操作结束时，触控按键 TKRCOV 中断请求标志位 TKRCOVF 将被置位。在周期性自动扫描模式中，在 WDT 时间溢出周期的最后一个扫描操作结束后，16 位 C/F 计数器内容被写进相应的触控按键数据存储器，然后触控按键 TKRCOV 中断请求标志位 TKRCOVF 将被置位。注意，此处提到的触控按键是指已被使能的触控按键。此时 16 位 C/F 计数器、16 位计数器、5 位时隙单位周期计数器和 8 位时隙定时计数器会自动清零。当 M0KnTHS=0，任何按键 C/F 计数器值小于下限阈值，或 M0KnTHS=1，按键 C/F 计数器值大于上限阈值，将产生触控按键阈值中断。触控按键中断的详细说明见中断部分。

编程注意事项

相关寄存器设置后，将 TKST 位由低电平变为高电平会启动触控按键检测程序初始化。此时所有相关的振荡器将同步使能。在手动模式中，当计数器溢出时，时隙计数器标志位 TKRCOV 将变为高电平。计数器溢出发生时，会产生一个中断信号。在自动扫描模式中，若时隙计数器溢出但触控按键自动扫描操作未结束，TKRCOV 位将不会被置位。当触控按键自动扫描操作已结束，TKRCOV 位和触控按键 TKRCOV 中断请求标志位 TKRCOVF 将被置位。在周期性自动扫描模式，自动扫描操作周期期间，TKRCOV 位清除为零。仅在 WDT 溢出周期内最后一个扫描操作结束时，16-bit C/F 计数器的内容将被写到相应的触控按键的数据存储器，然后 TKRCOV 将通过硬件电路被置高。当某一阈值比较条件发生时，阈值比较指示信号 TKTH 信号将变为高电平。当这种情况发生时，中断信号也会产生。由于 TKRCOV 标志位不会被自动清除，它必须通过应用程序清除。

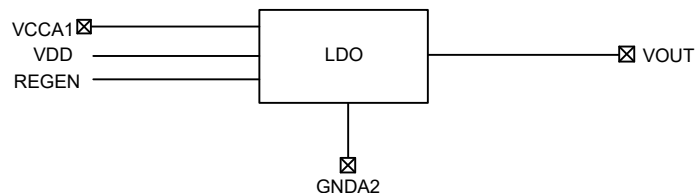
任意触控按键模块 0 16-bit C/F 计数器溢出时，16-bit C/F 计数器溢出标志位 TKCFOV 将变高。由于此标志位不会自动清零，它只能通过应用程序清除。

当 16-bit 计数器溢出时，16-bit 计数器溢出标志位 TK16OV 将变高。由于此标志位不会自动清零，它只能由应用程序清除。

当外部触控按键的大小和布局确定时，其相关的电容将决定感应振荡器的频率。

电压稳压器 – LDO

该系列单片机包含一个电压稳压器，LDO。REGC 寄存器可控制稳压器模块工作在两种模式下。在高阻抗模式下，LDO 将进入暂停模式，VOUT 引脚浮空。在第二种模式下，稳压器开启，LDO 将在 VOUT 引脚固定输出 3.3V 或 3.0V 电压，可为内部电路和外部应用系统供电。最小输入电压 = $V_{OUT} + 0.15V$ ，而最大输入电压可高达 5.5V。



LDO 稳压器

型号	LDO 输出电压 V_{OUT}
BS45F5830	3.3V
BS45F5831	3.3V
BS45F5832	3.0V
BS45F5833	3.0V

• REGC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	REGEN
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	1

Bit 7~1 未定义，读为“0”

Bit 0 **REGEN**: 稳压器 on/off 控制位

0: 稳压器关闭，VOUT 引脚处于高阻抗模式

1: 稳压器开启，LDO 输出电压 V_{OUT} 为 3.3V 或 3.0V

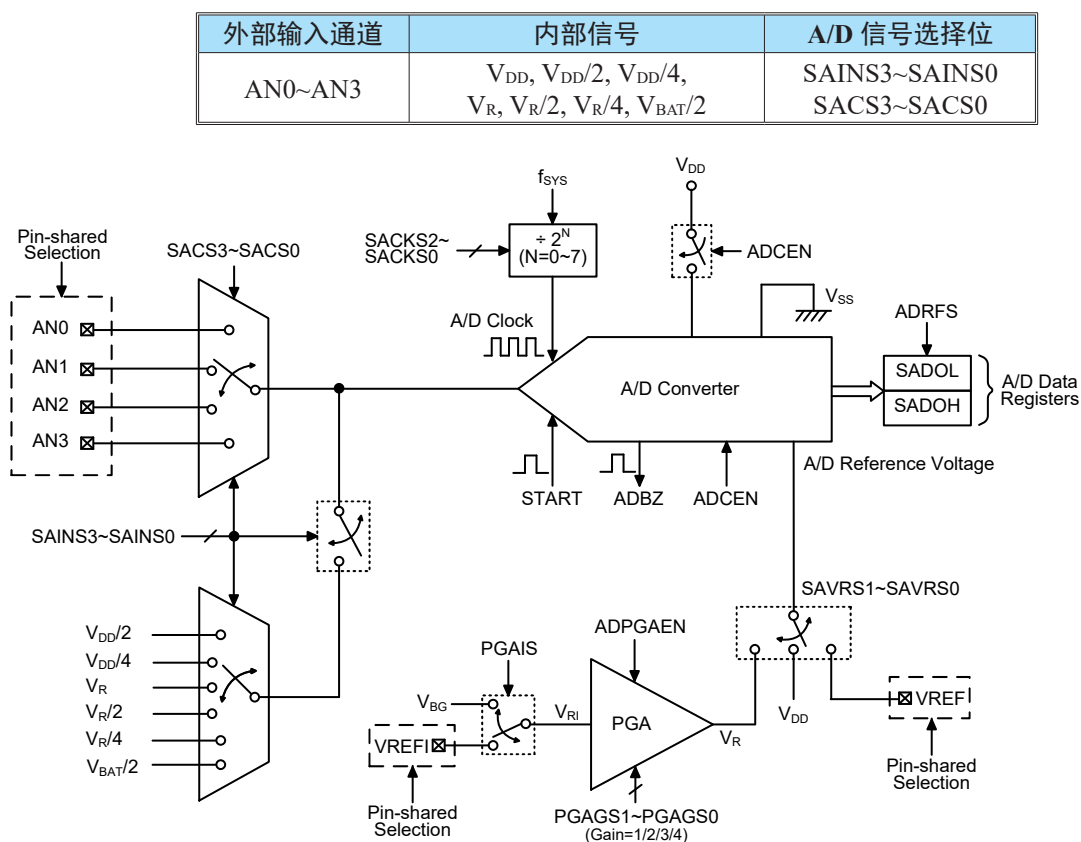
A/D 转换器

对于大多数电子系统而言，处理现实世界的模拟信号是共同的需求。为了完全由单片机来处理这些信号，首先需要通过 A/D 转换器将模拟信号转换成数字信号。将 A/D 转换器电路集成入单片机，可有效的减少外部器件，随之而来，具有降低成本和减少器件空间需求的优势。

A/D 转换器简介

此系列单片机包含一个多通道的 A/D 转换器，它们可以直接接入外部模拟信号（来自传感器或其它控制信号）并直接将这些信号转换成 12 位的数字量。它们也可以转换内部信号，比如将内部参考电压转换成 12 位的数字量。选择转换外部或内部模拟信号由 SAINS 位段和 SACS 位段共同控制。注意，当使用 SAINS 位段转换内部模拟信号时，已选的外部输入通道会自动断开。更多关于 A/D 转换器输入信号选择的详细描述请参考“A/D 转换器输入信号”章节。

下图显示了带温度传感器的 A/D 转换器内部结构和相关的寄存器以及控制位。



注： $V_{BAT}/2$ 是来自线性电池充电器输出电压 V_{BAT} 的分压。

A/D 转换器结构

A/D 转换寄存器介绍

A/D 转换器的所有工作由五个寄存器控制。一对只读寄存器来存放 12 位 A/D 转换数据的值。剩下三个控制寄存器设置 A/D 转换器的操作和控制功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SADOL (ADRF5=0)	D3	D2	D1	D0	—	—	—	—
SADOL (ADRF5=1)	D7	D6	D5	D4	D3	D2	D1	D0
SADOH (ADRF5=0)	D11	D10	D9	D8	D7	D6	D5	D4
SADOH (ADRF5=1)	—	—	—	—	D11	D10	D9	D8
SADC0	START	ADBZ	ADCEN	ADRF5	SACS3	SACS2	SACS1	SACS0
SADC1	SAINS3	SAINS2	SAINS1	SAINS0	—	SACKS2	SACKS1	SACKS0
SADC2	ADPGAEN	—	—	PGAIS	SAVRS1	SAVRS0	PGAGS1	PGAGS0

A/D 转换寄存器列表

A/D 转换器数据寄存器 – SADOL, SADOH

对于具有 12 位 A/D 转换器的芯片，需要两个数据寄存器存放转换结果，一个高字节寄存器 SADOH 和一个低字节寄存器 SADOL。在 A/D 转换完毕后，单片机可以直接读取这些寄存器以获得转换结果。由于寄存器只使用了 16 位中的 12 位，其数据存储格式由 SADC0 寄存器的 ADRFS 位控制，如下表所示。未使用的位读为“0”。注意，当 A/D 转换器除能时，数据寄存器的值将保持不变。

ADRF5	SADOH								SADOL							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0
1	0	0	0	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

A/D 转换器数据寄存器

A/D 转换器控制寄存器 – SADC0, SADC1, SADC2

寄存器 SADC0~SADC2 用来控制 A/D 转换器的功能和操作。这些 8 位的寄存器定义功能包括选择连接至内部 A/D 转换器的模拟通道，数字化数据格式，A/D 时钟源，并控制和监视 A/D 转换器的开始和忙碌状态。由于此系列单片机只包含一个实际的模数转换硬件电路，因此这些外部和内部模拟信号中的每一个都需要分别被发送到转换器。SADC1 寄存器中的 SAINS 段位和 SADC0 寄存器中的 SACS 段位用于选择哪个外部模拟信号或内部模拟信号被连接到 A/D 转换器。A/D 转换器也包含程序增益放大器即 PGA，以产生 A/D 转换器参考电压。PGA 的所有操作由 SADC2 寄存器控制。

相关引脚功能选择位用来决定 I/O 端口中的哪些引脚为 A/D 转换器的模拟输入，哪些引脚不作为 A/D 转换输入。当引脚作为 A/D 输入时，其原来的 I/O 或其它引脚共用功能消失，此外，其内部上拉电阻也将自动断开。

● SADC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	START	ADBZ	ADCEN	ADRF5	SACS3	SACS2	SACS1	SACS0
R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **START**: 启动 A/D 转换位
0→1→0: 启动 A/D 转换
此位用于初始化 A/D 转换过程。通常此位为低，但如果设为高再被清零，将初始化 A/D 转换过程。
- Bit 6 **ADBZ**: A/D 转换忙碌标志位
0: A/D 转换结束或未开始转换
1: A/D 转换中
此位用于表明 A/D 转换过程是否正在进行。当 START 位由低变为高再变为低时，ADBZ 位为高，表明 A/D 转换已初始化。A/D 转换结束后，此位被清零。
- Bit 5 **ADCEN**: A/D 转换器使能控制位
0: 除能
1: 使能
此位控制 A/D 转换器内部功能。该位被置高将使能 A/D 转换器。如果该位设为低将关闭 A/D 转换器以降低功耗。当 A/D 转换器除能时，A/D 数据寄存器 SADOH 和 SADOL 的内容将保持不变。
- Bit 4 **ADRF5**: A/D 转换数据格式选择位
0: ADC 输出数据格式 → SADOH=D[11:4]; SADOL=D[3:0]
1: ADC 输出数据格式 → SADOH=D[11:8]; SADOL=D[7:0]
此位控制存放在两个 A/D 数据寄存器中的 12 位 A/D 转换结果的格式。细节方面请参考 A/D 转换数据寄存器章节。
- Bit 3~0 **SACS3~SACS0**: A/D 转换器外部模拟输入通道选择位
0000: AN0
0001: AN1
0010: AN2
0011: AN3
0100~1111: 未定义，输入浮空
这几位用于选择要转换的外部模拟输入通道。当选择外部模拟输入通道，则 SAINS 位段必须设置为“0000”，“0100”或“11xx”。更多详细信息请参考“A/D 转换器输入信号选择”表格。

• SADC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SAINS3	SAINS2	SAINS1	SAINS0	—	SACKS2	SACKS1	SACKS0
R/W	R/W	R/W	R/W	R/W	—	R/W	R/W	R/W
POR	0	0	0	0	—	0	0	0

Bit 7~4 **SAINS3~SAINS0**: A/D 转换器输入信号选择位

- 0000: 外部来源 – 外部模拟通道输入
- 0001: A/D 转换器输入信号浮空
- 0010: 内部来源 – 内部信号来自 $V_{DD}/2$
- 0011: 内部来源 – 内部信号来自 $V_{DD}/4$
- 0100: 外部来源 – 外部模拟通道输入
- 0101: 内部来源 – 内部信号来自 PGA 输出 V_R
- 0110: 内部来源 – 内部信号来自 PGA 输出 $V_R/2$
- 0111: 内部来源 – 内部信号来自 PGA 输出 $V_R/4$
- 1000: 内部来源 – 内部信号来自 $V_{BAT}/2$
- 1001~1011: 保留, 连接到地
- 11xx: 外部来源 – 外部模拟通道输入

当选择内部模拟信号时, 无论 SACKS 段为何值, 外部通道输入信号都会自动关闭。这将防止外部输入通道与内部模拟信号连接在一起。

Bit 3 未定义, 读为 “0”

Bit 2~0 **SACKS2~SACKS0**: A/D 转换器时钟源选择位

- 000: f_{SYS}
- 001: $f_{SYS}/2$
- 010: $f_{SYS}/4$
- 011: $f_{SYS}/8$
- 100: $f_{SYS}/16$
- 101: $f_{SYS}/32$
- 110: $f_{SYS}/64$
- 111: $f_{SYS}/128$

这些位用于选择 A/D 转换器的时钟源。

• SADC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADPGAEN	—	—	PGAIS	SAVRS1	SAVRS0	PGAGS1	PGAGS0
R/W	R/W	—	—	R/W	R/W	R/W	R/W	R/W
POR	0	—	—	0	0	0	0	0

Bit 7 **ADPGAEN**: PGA 使能 / 除能控制位

- 0: 除能
- 1: 使能

当 PGA 输出 V_R 作为 A/D 转换器输入或 A/D 转换器参考电压时, PGA 需要置高使能。否则 PGA 需把此位清零除能, 以减小功耗。

Bit 6~5 未定义, 读为 “0”

Bit 4 **PGAIS**: PGA 输入 (V_{RI}) 选择位

- 0: 外部 VREFI 引脚
- 1: 内部参考电压, V_{BG}

当内部参考电压 V_{BG} 被选择作为 PGA 输入时, VREFI 引脚的外部参考电压将自动关闭。当此位置高以选择 V_{BG} 作为 PGA 输入, 应通过设置 LVDC 寄存器中的 VBGEN 位为 “1”, 以使能内部参考电压 V_{BG} 。

- Bit 3~2 **SAVRS1~SAVRS0:** A/D 转换器参考电压选择位
 00: 内部 A/D 转换器电源, V_{DD}
 01: VREF 引脚
 1x: 内部 PGA 输出电压, V_R
 这些位用于选择 A/D 转换器的参考电压。当内部 A/D 转换器电源或内部 PGA 输出电压被选择作为参考电压时, 硬件将自动断开外部 VREF 输入。
- Bit 1~0 **PGAGS1~PGAGS0:** PGA 增益选择位
 00: 增益 = 1
 01: 增益 = 2
 10: 增益 = 3
 11: 增益 = 4

A/D 转换器参考电压

A/D 转换器参考电压来自内部电源电压 V_{DD} 、外部参考源引脚 VREF 或内部 PGA 输出电压 V_R 。通过 SADC2 寄存器的 SAVRS1 和 SAVRS0 位来选择。内部参考电压可通过 SADC2 寄存器中的 ADPGAEN 位控制并通过可编程增益放大器 PGA 进行放大。PGA 增益可以为 1、2、3 或 4, 通过 SADC2 寄存器中的 PGAGS1~PGAGS0 位选择。由于 VREFI 引脚和 VREF 引脚都与其它功能共用引脚, 当 VREFI 引脚或 VREF 引脚被选择为参考电压引脚时, 首先需合理设置 VREFI 或 VREF 引脚共用功能选择位以除能其它引脚共用功能。然而, 如果内部参考信号被选择作为参考源, 来自 VREFI 或 VREF 引脚的外部参考输入将通过硬件自动关闭。

模拟输入值不得超过所选参考电压的值。

SAVRS[1:0]	参考电压源	描述
00	V_{DD}	内部 A/D 转换器电源电压
01	VREF 引脚	外部 A/D 转换器参考引脚 VREF
1x	V_R	内部 A/D 转换器 PGA 输出电压

A/D 转换器参考电压选择

A/D 转换器输入信号

所有外部 A/D 模拟输入引脚都与 I/O 引脚及其它功能共用。使用 PxS0 寄存器中的相应引脚共用功能选择位, 可以将它们设置为 A/D 转换器模拟输入脚或具有其它功能。如果对应的引脚作为 A/D 模拟通道输入, 那么它原来的引脚功能将除能。通过这种方式, 引脚的功能可由程序来控制, 灵活地切换引脚功能。如果将引脚设为 A/D 输入, 则通过寄存器编程设置的所有上拉电阻会自动断开。请注意, 端口控制寄存器不需要为使能 A/D 输入而先设定为输入模式, 当 A/D 输入功能选择位使能 A/D 输入时, 端口控制寄存器的状态将被重置。

由于该系列单片机均只包含一个实际的模数转换硬件电路, 因此外部或内部模拟信号中的每一个都需要分别被发送到转换器。SADC1 寄存器中的 SAINS3~SAINS0 位用于确定转换信号是来自外部通道输入或内部模拟信号。SADC0 寄存器中的 SACS 段位用于确定所要转换的外部通道输入。若 SAINS3~SAINS0 位设为 “0000”, “0100” 或 “1100~1111”, 则所要转换信号为外部通道输入, SACS 段位可决定选择哪个外部通道进行转换。

当 SAINS 段位被设置为 “0101”、“0x10”、“0x11” 或 “1000”, 内部模拟信号将被选择。若内部模拟信号被选择来转换, 无论 SACS 段位为何值, 外部通道信号输入将自动关闭。这将防止外部通道输入与内部模拟信号相连接。

SAINS[3:0]	SACS[3:0]	输入信号	描述
0000, 0100, 1100~1111	0000~0011	AN0~AN3	外部通道模拟输入 ANn
0001	xxxx	—	输出信号浮空
0010	xxxx	$V_{DD}/2$	内部信号来自 $V_{DD}/2$
0011	xxxx	$V_{DD}/4$	内部信号来自 $V_{DD}/4$
0101	xxxx	V_R	内部信号来自 PGA 输出 V_R
0110	xxxx	$V_R/2$	内部信号来自 PGA 输出 $V_R/2$
0111	xxxx	$V_R/4$	内部信号来自 PGA 输出 $V_R/4$
1000	xxxx	$V_{BAT}/2$	内部信号来自线性电池充电器输出电压的分压
1001~1011	xxxx	—	保留，连接到地

“x”：无关

A/D 转换器输入信号选择

A/D 转换器操作

SADC0 寄存器中的 START 位，用于打开 A/D 转换器。当单片机设置此位从逻辑低到逻辑高，然后再到逻辑低，就会开始一个模数转换周期。

SADC0 寄存器中的 ADBZ 位用于表明模数转换过程是否正在进行。A/D 转换成功启动后，ADBZ 位会被单片机自动置为 1。在转换周期结束后，ADBZ 位会自动置为 0。此外，也会置位中断控制寄存器内相应的 A/D 中断请求标志位，如果中断使能，就会产生对应的内部中断信号。A/D 内部中断信号将引导程序跳转到相应的 A/D 内部中断地址。如果 A/D 内部中断除能，可以让单片机轮询 SADC0 寄存器中的 ADBZ 位，检查此位是否被清除，作为另一种侦测 A/D 转换周期结束的方法。

A/D 转换器的时钟源为系统时钟 f_{SYS} 或其分频，而分频系数由 SADC1 寄存器中的 SACKS2~SACKS0 位决定。虽然 A/D 时钟源是由系统时钟 f_{SYS} 和 SACKS2~SACKS0 位决定，但可选择的 A/D 时钟源则有一些限制。由于允许的 A/D 时钟周期 t_{ADCK} 的范围为 $0.5\mu s \sim 10\mu s$ ，所以选择系统时钟速度时必须小心。如果系统时钟速度为 8MHz 时，SACKS2~SACKS0 位不能设为“000”、“001”或“111”。必须保证设置的 A/D 转换时钟周期不小于时钟周期的最小值或大于时钟周期的最大值，否则将会产生不准确的 A/D 转换值。使用者可以参考下面的表格，被标上星号 * 的数值是不允许的，因为这些值可能超出所指定的 A/D 时钟周期范围。

f_{SYS}	A/D 时钟周期 (t_{ADCK})							
	SACKS[2:0] =000 (f_{SYS})	SACKS[2:0] =001 ($f_{SYS}/2$)	SACKS[2:0] =010 ($f_{SYS}/4$)	SACKS[2:0] =011 ($f_{SYS}/8$)	SACKS[2:0] =100 ($f_{SYS}/16$)	SACKS[2:0] =101 ($f_{SYS}/32$)	SACKS[2:0] =110 ($f_{SYS}/64$)	SACKS[2:0] =111 ($f_{SYS}/128$)
1MHz	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *	64 μs *	128 μs *
2MHz	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *	64 μs *
4MHz	250ns *	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *
8MHz	125ns *	250ns *	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *
12MHz	83ns *	167ns *	333ns *	667ns	1.33 μs	2.67 μs	5.33 μs	10.67 μs *

A/D 转换时钟周期范例

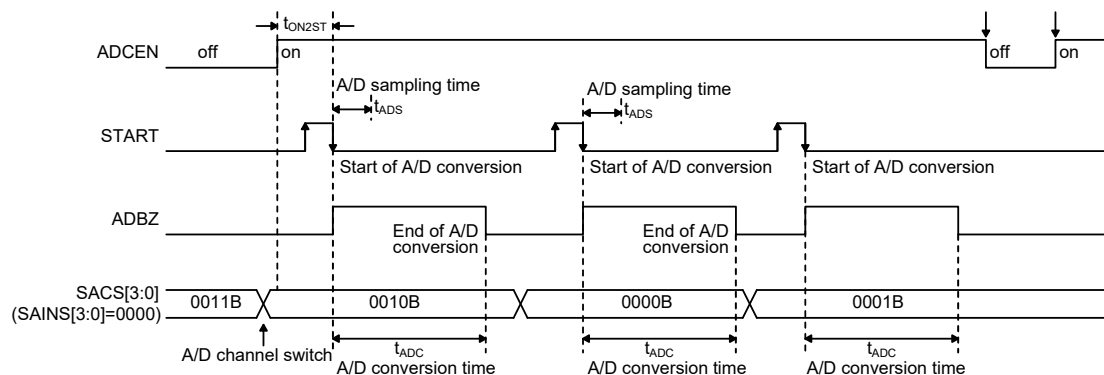
SADC0 寄存器中的 ADCEN 位用于控制 A/D 转换电路电源的开启和关闭。该位必须置高以开启 A/D 转换器电源。当设置 ADCEN 位为高开启 A/D 转换器内部电路时，在 A/D 转换成功开启前需一段延时。即使选择无引脚作为 A/D 输入，如果 ADCEN 设为“1”，那么仍然会产生功耗。因此在功耗敏感的应用中，当未使用 A/D 转换器功能时，建议设置 ADCEN 为低以减少功耗。

A/D 转换率及时序图

一个完整的 A/D 转换包含两部分，数据采样和数据转换。数据采样时间定义为 t_{ADC} ，一共需要 16 个 A/D 时钟周期用于外部输入 A/D 转换。

$$\text{最大 A/D 转换率} = \text{A/D 时钟周期} / 16$$

下列时序图表示模数转换过程中不同阶段的图形与时序。由应用程序控制开始 A/D 转换过程后，单片机的内部硬件就会开始进行转换，在这个过程中，程序可以继续其它功能。A/D 转换时间为 $16t_{ADCK}$ ， t_{ADCK} 为 A/D 时钟周期。



A/D 转换时序图 - 外部通道输入

A/D 转换步骤概述

下面概述实现 A/D 转换过程的各个步骤。

- 步骤 1
通过 SADC1 寄存器中的 SACKS2~SACKS0 位，选择所需的 A/D 转换时钟。
- 步骤 2
将 SADC0 寄存器中的 ADCEN 位置高使能 A/D 转换器。
- 步骤 3
通过正确配置 SAINS 段位，选择连接至内部 A/D 转换器的信号。
若选择外部通道输入，接着执行步骤 4。
若选择内部模拟信号，接着执行步骤 5。
- 步骤 4
若已通过配置 SAINS 段位选择 A/D 输入信号来自外部通道输入，应通过配置相关的引脚共用功能控制位将相应的引脚配置为 A/D 输入功能。通过配置 SACS 段位选择哪个模拟通道。接着执行步骤 6。
- 步骤 5
通过配置 SAINS 段位选择 A/D 输入信号来自内部模拟信号之前，必须通过适当配置相关引脚共用功能控制位以除能外部输入引脚。通过配置 SAINS 段位选择内部模拟信号，接着执行步骤 6。

- 步骤 6
通过在 SADC2 寄存器中配置 SAVRS1~SAVRS0 位来选择参考电压源。如果选择了 PGA 输出电压作为 A/D 转换器的参考电压，则选择 PGA 输入信号和期望的 PGA 增益。
 - 步骤 7
在 SADC0 寄存器中设置 ADRFS 位选择 A/D 转换器输出数据格式。
 - 步骤 8
如果要使用中断，则中断控制寄存器需要正确地设置，以确保 A/D 中断功能是激活的。总中断控制位 EMI 需要置位为“1”，以及 A/D 转换器中断控制位 ADE 也需要置位为“1”。
 - 步骤 9
现在可以通过设置 START 位从“0”到“1”再回到“0”，开始模数转换的过程。
 - 步骤 10
如果 A/D 转换正在进行中，ADBZ 位会被置高。A/D 转换完成后，ADBZ 位会被置为低，并可从 SADOH 和 SADOL 寄存器中读取输出数据。
- 注：若使用轮询 SADC0 寄存器中 ADBZ 位的状态的方法来检查转换过程是否结束时，则中断使能的步骤可以省略。

编程注意事项

在编程时，如果 A/D 转换器未使用，通过设置 SADC0 寄存器中的 ADCEN 为低，关闭 A/D 内部电路以减少功耗。此时，不考虑输入脚的模拟电压，内部 A/D 转换器电路不产生功耗。如果 A/D 转换器输入脚用作普通 I/O 脚，必须特别注意，输入电压为无效逻辑电平也可能增加功耗。

A/D 转换功能

该系列单片机含有一组 12 位的 A/D 转换器，它们转换的最大值可达 FFFH。由于模拟输入最大值等于 V_{REF} 的电压值，因此每一位可表示 $V_{REF}/4096$ 的模拟输入值。

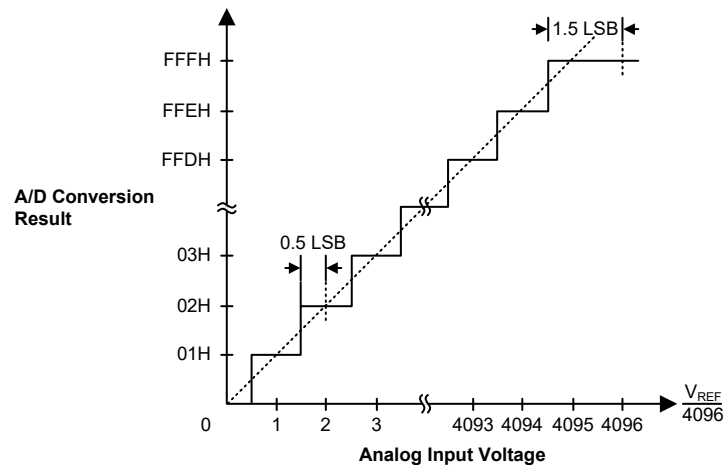
$$1 \text{ LSB} = V_{REF} \div 4096$$

通过下面的等式可估算 A/D 转换器输入电压值：

$$\text{A/D 输入电压} = \text{A/D 数字输出值} \times (V_{REF} \div 4096)$$

下图显示 A/D 转换器模拟输入值和数字输出值之间理想的转换功能。除了数字化数值 0，其后的数字化数值会在精确点之前的 0.5 LSB 处改变，而数字化数值的最大值将在 V_{REF} 之前的 1.5 LSB 处改变。

注意， V_{REF} 电压是由 SAVRS 字段确定的实际的 A/D 转换器参考电压。



理想的 A/D 转换功能

A/D 转换应用范例

下面两个范例程序用来说明怎样使用 A/D 转换。第一个范例是轮询 SADC0 寄存器中的 ADBZ 位来判断 A/D 转换是否完成；第二个范例则使用中断的方式判断。

范例：使用轮询 ADBZ 的方式来检测转换结束

```

clr ADE                      ; disable ADC interrupt
mov a,03H
mov SADC1,a                  ; select fsys/8 as A/D converter clock
mov a,00H
mov SADC2,a                  ; select VDD as A/D converter reference voltage
                             ; source
mov a,0CH                    ; setup PAS1 to configure pin AN0
mov PAS1,a
mov a,20H
mov SADC0,a                  ; enable A/D converter and select AN0 as external
                             ; channel input

:
:
start_conversion:
clr START                    ; high pulse on start bit to initiate conversion
set START                    ; reset A/D
clr START                    ; start A/D
polling_EOC:
sz ADBZ                      ; poll the SADC0 register ADBZ bit to detect end
                             ; of A/D conversion
                             ; continue polling
jmp polling_EOC
mov a,SADOL                  ; read low byte conversion result value
mov SADOL_buffer,a          ; save result to user defined register
mov a,SADOH                  ; read high byte conversion result value
mov SADOH_buffer,a          ; save result to user defined register
:
:
jmp start_conversion          ; start next A/D conversion

```

范例：使用中断的方式来检测转换结束

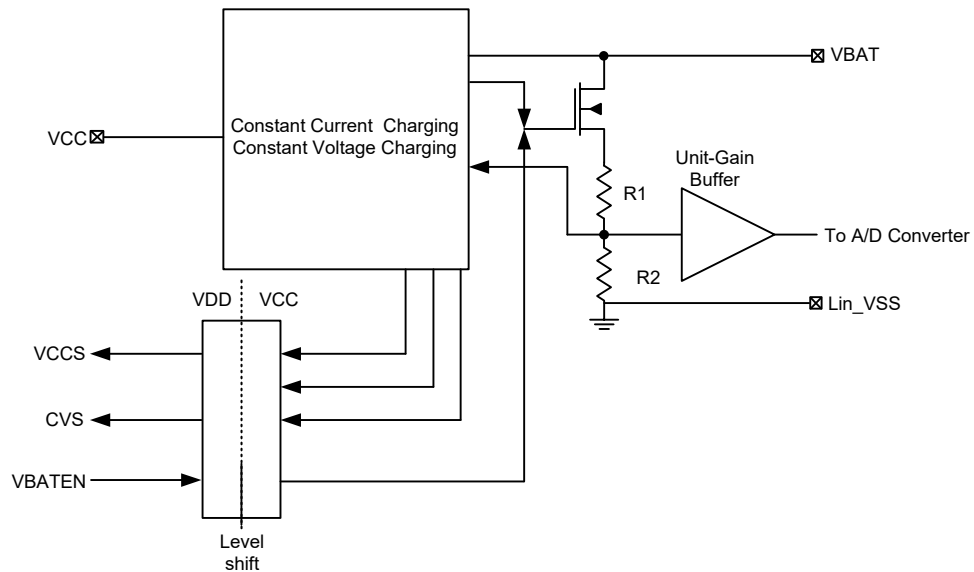
```

clr ADE                      ; disable ADC interrupt
mov a,03H
mov SADC1,a                  ; select fSYS/8 as A/D converter clock
mov a,00H
mov SADC2,a                  ; select VDD as A/D converter reference voltage
                              ; source
mov a,0CH                    ; setup PAS1 to configure pin AN0
mov PAS1,a
mov a,20H
mov SADC0,a                  ; enable A/D converter and select AN0 as external
                              ; channel input

:
:
start_conversion:
clr START                    ; high pulse on START bit to initiate conversion
set START                    ; reset A/D
clr START                    ; start A/D
clr ADF                      ; clear ADC interrupt request flag
set ADE                      ; enable ADC interrupt
set EMI                      ; enable global interrupt
:
:
; ADC interrupt service routine
ADC_ISR:
mov acc_stack,a              ; save ACC to user defined memory
mov a,STATUS
mov status_stack,a          ; save STATUS to user defined memory
:
:
mov a,SADOL                  ; read low byte conversion result value
mov SADOL_buffer,a          ; save result to user defined register
mov a,SADOH                  ; read high byte conversion result value
mov SADOH_buffer,a          ; save result to user defined register
:
:
EXIT_INT_ISR:
mov a,status_stack
mov STATUS,a                ; restore STATUS from user defined memory
mov a,acc_stack              ; restore ACC from user defined memory
reti
  
```

线性电池充电器

该系列单片机含有一个线性电池充电器。LCS 寄存器控制线性电池充电器模块工作在三种模式下。



线性电池充电器结构

型号	线性电池充电器 CV 电压
BS45F5830	4.2V
BS45F5831	4.35V
BS45F5832	4.2V
BS45F5833	4.35V

线性电池充电器控制寄存器

• LCS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	VCCS	—	CVS	VBATEN	D3	D2	D1	D0
R/W	R	—	R	R/W	R/W	R/W	R/W	R/W
POR	x	—	x	0	0	0	0	0

“x”：未知

- Bit 7 **VCCS**: 线性电池充电器输入电压 V_{CC} 状态位
 0: 输入电压 V_{CC} 异常
 1: 输入电压 V_{CC} 在 $(V_{BAT}+0.1V) \sim 5.5V$ 范围内
- Bit 6 未定义, 读为 “0”
- Bit 5 **CVS**: 电池充饱标志位
 0: 电池未饱
 1: 电池充饱
- Bit 4 **VBATEN**: 电压除法器电阻控制位
 0: 关闭, A/D 转换器读取电压为 0V
 1: 打开, A/D 转换器读取 $V_{BAT}/2$ 作为内部信号

Bit 3~0 **D3~D0:** 恒定电流模式下，电池电流 I_{cc} 选择

0000: 40mA
0001: 60mA
0010: 80mA
0011: 100mA
0100: 120mA
0101: 140mA
0110: 160mA
0111: 180mA
1000: 200mA
1001: 220mA
1010: 240mA
1011: 260mA
1100: 280mA
1101: 300mA
1110: 360mA
1111: 400mA

注：在 MCU 上电复位之前，此位设置无效，在恒定电流模式下 I_{cc} 的值为 40mA。

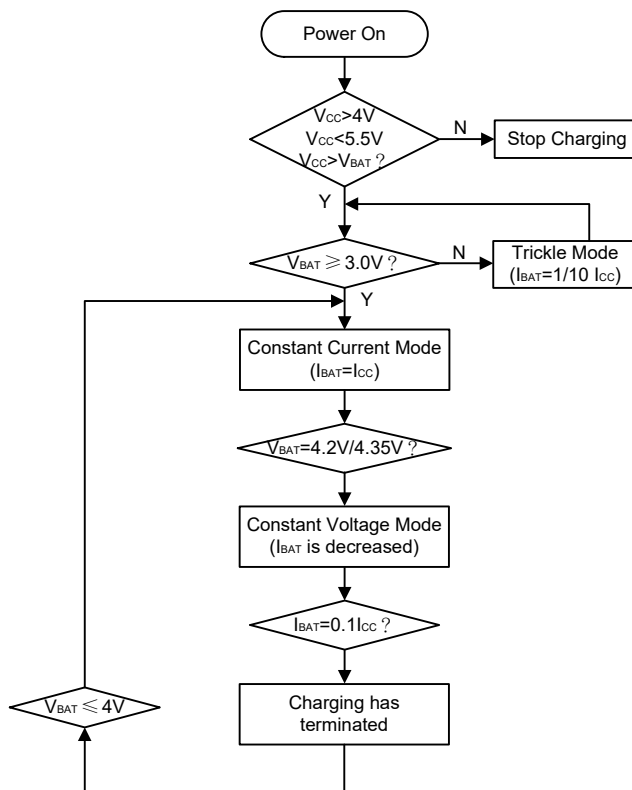
功能描述

线性电池充电器有三种充电控制模式，即涓流模式，恒流充电模式，恒压充电模式。根据不同用户的设计，这些模式所要求的充电电压和充电电流不同。这些充电模式描述如下。

涓流模式：用于电池电压低于 3V 且完全放电的电池。在这种模式下，在充电的第一阶段，电池将使用一个典型的 0.1 恒定电流 I_{cc} 进行预充电。

恒流充电模式：当电池电压等于或大于 3V，小于 4.2V 或 4.35V 时，充电电流将在第二个充电阶段切换到一个典型的恒流状态。充电电流是由 LCS 寄存器中的 D3~D0 位决定的，并且在 40mA 到 400mA 范围内。

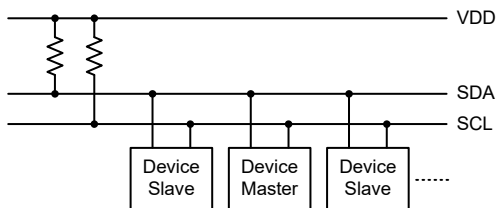
恒压充电模式：一旦电池电压达到 4.2V 或 4.35V，在此阶段将使用恒压充电。充电电压应固定在 4.2V 或 4.35V，且误差在 1% 之内。随着恒压充电时间的增加，充电电流逐渐减小。通常情况下，当充电电流减小到小于 $0.1I_{cc}$ 的值时，恒压充电阶段就结束了。此时，电池充饱，而 CVS 位将被置高。充电后，电池电压将始终受到监控。当电池电压等于或小于 4.0V 时，电池将会重新充电，并将进入下一个充电周期。



线性电池充电器流程图

I²C 接口

I²C 可以和传感器、EEPROM 内存等外部设备进行通信。最初是由飞利浦公司研制，是适用于同步串行数据传输的双线式低速串行接口。I²C 接口具有两线通信，非常简单的通信协议和在同一总线上和多个设备进行通信的能力的优点，使之在很多的应用场合中大受欢迎。



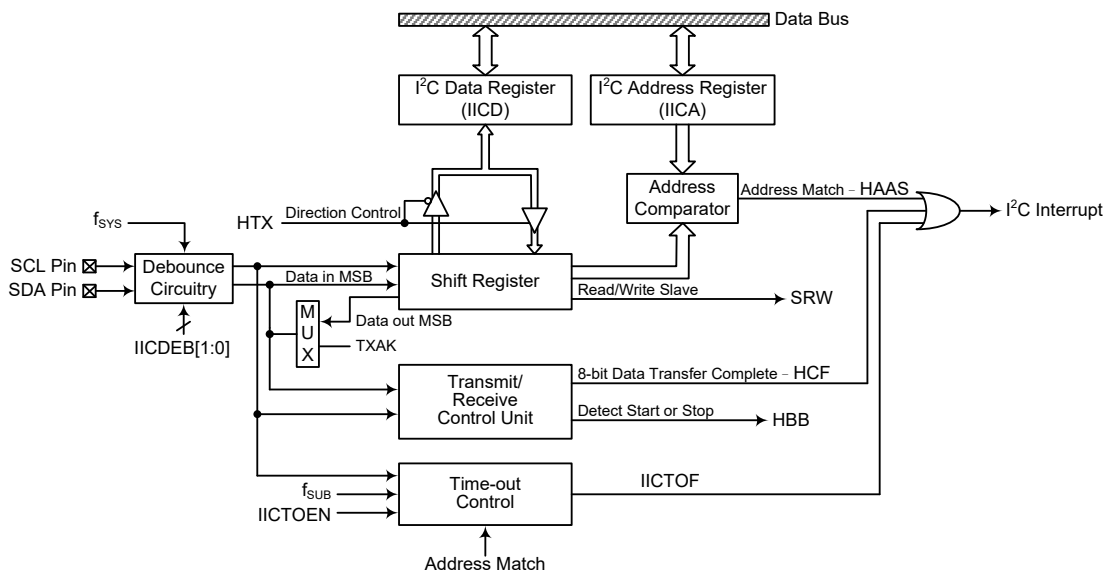
I²C 主从总线连接图

I²C 接口操作

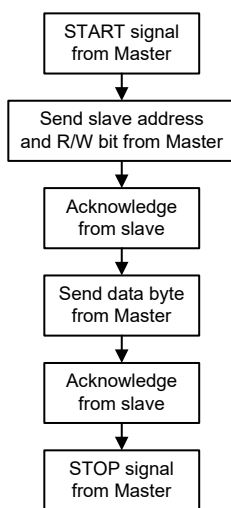
I²C 串行接口是一个双线的接口，有一条串行数据线 SDA 和一条串行时钟线 SCL。由于可能有多个设备在同一条总线上相互连接，所以这些设备的输出都是开漏型输出。因此应在这些输出上都应加上拉电阻。应注意的是，I²C 总线上的每个设备都没有选择线，但分别与唯一的地址一一对应，用于 I²C 通信。

如果有两个设备通过双向的 I²C 总线进行通信，那么就存在一个主机和一个从机。主机和从机都可以用于发送和接收数据，但只有主机才可以控制总线动作。

如果相关引脚被配置为 SDA 或 SCL 功能，则该引脚必须配置为开放-收集输入/输出端口，并且它的上拉功能可以通过编程相关的上拉控制寄存器使能。



I²C 方框图



I²C 接口操作

IICDEB1 和 IICDEB0 位决定 I²C 接口的去抖时间。这个功能可以使用内部时钟在外部时钟上增加一个去抖间隔，会减小时钟线上毛刺发生的可能性，以避免单片机发生误动作。如果选择了这个功能，去抖时间可以选择 2 个或 4 个系统时钟。为了达到需要的 I²C 数据传输速度，系统时钟 f_{sys} 和 I²C 去抖时间之间存在一定的关系。I²C 标准模式或者快速模式下，用户需注意所选的系统时钟频率与标准匹配去抖时间的设置，其具体关系如下表所示。

I ² C 去抖时间选择	I ² C 标准模式 (100kHz)	I ² C 快速模式 (400kHz)
无抖动	$f_{\text{SYS}} > 2\text{MHz}$	$f_{\text{SYS}} > 5\text{MHz}$
2 个系统时钟去抖时间	$f_{\text{SYS}} > 4\text{MHz}$	$f_{\text{SYS}} > 10\text{MHz}$
4 个系统时钟去抖时间	$f_{\text{SYS}} > 8\text{MHz}$	$f_{\text{SYS}} > 20\text{MHz}$

I²C 最小 f_{SYS} 频率要求

I²C 寄存器

I²C 总线有三个控制寄存器 IICC0、IICC1 和 IICTOC，及一个地址寄存器 IICA 和一个数据寄存器 IICD。

寄存器名称	位							
	7	6	5	4	3	2	1	0
IICC0	—	—	—	—	IICDEB1	IICDEB0	IICEN	—
IICC1	HCF	HAAS	HBB	HTX	TXAK	SRW	IAMWU	RXAK
IICD	D7	D6	D5	D4	D3	D2	D1	D0
IICA	IICA6	IICA5	IICA4	IICA3	IICA2	IICA1	IICA0	—
IICTOC	IICTOEN	IICTOF	IICTOS5	IICTOS4	IICTOS3	IICTOS2	IICTOS1	IICTOS0

I²C 寄存器列表

I²C 数据寄存器

IICD 寄存器用于存储发送和接收的数据。在单片机将数据写入到 I²C 总线之前，要传输的数据应先存在 IICD 寄存器中。I²C 总线接收到数据之后，单片机就可以从 IICD 数据寄存器中读取。所有通过 I²C 传输或接收的数据都必须通过 IICD 实现。

• IICD 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 **D7~D0**: I²C 数据寄存器 bit 7 ~ bit 0

I²C 地址寄存器

IICA 寄存器用于存放 7 位从机地址，寄存器 IICA 中的 bit 7 ~ bit 1 是单片机的从机地址，bit 0 未定义。如果接至 I²C 的主机发送出的地址和寄存器 IICA 中存储的地址相符，那么就选中了这个从机。

• IICA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IICA6	IICA5	IICA4	IICA3	IICA2	IICA1	IICA0	—
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	—
POR	0	0	0	0	0	0	0	—

Bit 7~1 **IICA6~IICA0**: I²C 从机地址位
IICA6~IICA0 是 I²C 从机地址 bit 6 ~ bit 0

Bit 0 未定义，读为 “0”

I²C 控制寄存器

单片机中有三个控制 I²C 接口功能的寄存器，IICC0，IICC1 和 IICTOC。寄存器 IICC0 用于控制使能 / 除能功能和设置数据传输的时钟频率。寄存器 IICC1 包括多个用于表明 I²C 传输状态的相关标志位。IICTOC 寄存器用于控制 I²C 总线超时功能，在 I²C 超时控制章节有描述。

• IICC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	IICDEB1	IICDEB0	IICEN	—
R/W	—	—	—	—	R/W	R/W	R/W	—
POR	—	—	—	—	0	0	0	—

Bit 7~4 未定义，读为“0”

Bit 3~2 **IICDEB1~IICDEB0**: I²C 去抖时间选择位

00: 无去抖时间

01: 2 个系统时钟去抖时间

1x: 4 个系统时钟去抖时间

Bit 1 **IICEN**: I²C 使能控制位

0: 除能

1: 使能

此位为 I²C 接口的开 / 关控制位。此位为“0”时，I²C 接口除能，SDA 和 SCL 脚将失去 I²C 功能，I²C 工作电流减小到最小值。此位为“1”时，I²C 接口使能。若 IICEN 位由低到高转变时，I²C 控制寄存器中的设置，如 HTX 和 TXAK，将不会发生变化，其首先应在应用程序中初始化，此时相关 I²C 标志，如 HCF、HAAS、HBB、SRW 和 RXAK，将被设置为其默认状态。

Bit 0 未定义，读为“0”

• IICC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	HCF	HAAS	HBB	HTX	TXAK	SRW	IAMWU	RXAK
R/W	R	R	R	R/W	R/W	R	R/W	R
POR	1	0	0	0	0	0	0	1

Bit 7 **HCF**: I²C 总线数据传输结束标志位

0: 数据正在被传输

1: 8 位数据传输完成

数据正在传输时该位为低。当 8 位数据传输完成时，此位为高并产生一个中断。下面是一个双字节 I²C 数据传输的转移示例。

首先，I²C 从机接收来自 I²C 主机的启动信号，然后 HCF 位被自动清除为零。第二，I²C 从机完成接收第 1 个数据字节，然后是 HCF 位被自动设置为 1。第三，用户通过应用程序读取 IICD 寄存器的第 1 个数据字节，HCF 位被自动清除为零。第四，I²C 从机完成接收第二个数据字节，然后 HCF 位被自动设置为高，等等。最后，I²C 从机从 I²C 主机接收到一个停止信号，然后 HCF 位被自动设置为高。

Bit 6 **HAAS**: I²C 总线地址匹配标志位

0: 地址不匹配

1: 地址匹配

HAAS 是地址匹配标志位。此标志位用于决定从机地址是否与主机发送地址相同。若地址匹配此位为高，否则此位为低。

Bit 5 **HBB**: I²C 总线忙标志位

0: I²C 总线闲

1: I²C 总线忙

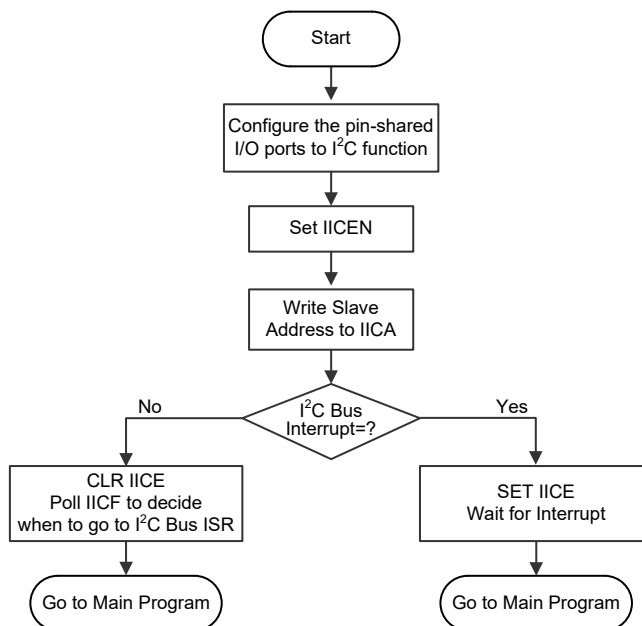
HBB 是 I²C 忙标志位。当检测到 START 信号时 I²C 忙，此位变为高。当检测到 STOP 信号时 I²C 总线停止，该位变为低。

Bit 4	HTX: I ² C 从机处于发送或接收模式选择位 0: 从机处于接收模式 1: 从机处于发送模式
Bit 3	TXAK: I ² C 总线发送确认标志位 0: 从机发送确认标志 1: 从机没有发送确认标志 TXAK 是发送确认标志位。从机接收 8 位数据之后会将该位在第九个时钟传到总线上。如果从机想要接收更多的数据, 则应在接收数据之前将此位设置为“0”。
Bit 2	SRW: I ² C 从机读 / 写标志位 0: 从机应处于接收模式 1: 从机应处于发送模式 SRW 位是 I ² C 从机读 / 写标志位。决定主机是否希望发送或接收来自 I ² C 总线的数据。当传输地址和从机的地址相同时, HAAS 位会被设置为高, 从机将检测 SRW 位来决定进入发送模式还是接收模式。如果 SRW 位为高时, 主机请求从总线上读数据, 此时从机处于发送模式。当 SRW 位为低时, 主机往总线上写数据, 从机处于接收模式以读取该数据。
Bit 1	IAMWU: I ² C 地址匹配唤醒控制位 0: 除能 1: 使能 此位应设置为“1”使能 I ² C 地址匹配以使系统从休眠或空闲模式中唤醒。若进入休眠或空闲模式前 IAMWU 已经置高以使能 I ² C 地址匹配唤醒功能, 在系统唤醒后须应用程序清除此位以确保单片机正确地运行。
Bit 0	RXAK: I ² C 总线接收确认标志位 0: 从机接收到确认标志 1: 从机没有接收到确认标志 RXAK 位是接收确认标志位。如果 RXAK 位为“0”即 8 位数据传输之后, 从机在第九个时钟有接受到一个正确的确认位。如果从机处于发送状态, 从机会检查 RXAK 标志位来判断主机是否愿意继续接收下一个字节。因此直到 RXAK 为“1”时, 从机传输方停止发送数据。这时, 从机传输方将释放 SDA 线, 主机发出停止信号释放 I ² C 总线。

I²C 总线通信

I²C 总线上的通信需要四步完成, 一个起始信号, 一个从机地址发送, 一个数据传输, 还有一个停止信号。当起始信号被写入 I²C 总线时, 总线上的所有从机都会接收到这个起始信号并且被通知总线上会即将有数据到达。数据的前 7 位是从机地址, 高位在前, 低位在后。如果发出的地址和从机地址匹配, IICC1 寄存器的 HAAS 位会被置位, 同时产生 I²C 中断。进入中断服务程序后, 系统要检测 HAAS 位和 IICTOF 位, 以判断中断源是来自从机地址匹配, 还是来自 8 位数据传递完毕, 或是来自 I²C 总线超时。在数据传递中, 注意的是, 在 7 位从机地址被发送后, 接下来的一位, 即第 8 位, 是读 / 写控制位, 该位的值会反映到 SRW 位中。从机通过检测 SRW 位以确定主控制器是要进入发送模式还是接收模式。在 I²C 总线开始传送数据前, 需要先初始化 I²C 总线, 初始化 I²C 总线步骤如下:

- 步骤 1
配置相关共用 I/O 脚作为 I²C 引脚功能。设置 IICC0 寄存器中 IICEN 位为“1”, 以使能 I²C 总线。
- 步骤 2
向 I²C 总线地址寄存器 IICA 写入从机地址。
- 步骤 3
设置中断控制寄存器中的 IICE 中断使能位, 以使能 I²C 中断。



I²C 总线初始化流程图

I²C 总线起始信号

起始信号只能由连接 I²C 总线的主机产生，而不是由从机产生。总线上的所有从机都可以侦测到起始信号。如果有从机侦测到起始信号，则表明 I²C 总线处于忙碌状态，并会置位 HBB。起始信号是指在 SCL 为高电平时，SDA 线上发生从高到低的电平变化。

I²C 从机地址

I²C 总线上的所有从机都会侦测由主机发出的起始信号。发送起始信号后，紧接着主机会发送从机地址以选择要进行数据传输的从机。所有在 I²C 总线上的从机接收到 7 位地址数据后，都会将其与各自内部的地址进行比较。如果从机从主机上接收到的地址与自身内部的地址相匹配，则会产生一个内部 I²C 总线中断信号。地址位接下来的一位为读 / 写状态位（即第 8 位），将被保存到 IICC1 寄存器的 SRW 位，随后发出一个低电平应答信号（即第 9 位）。当单片机从机的地址匹配时，会将状态标志位 HAAS 置位。

I²C 总线有三个中断源，当程序运行至中断服务子程序时，通过检测 HAAS 位和 IICTOF 位，以判断中断源是来自从机地址匹配，还是来自 8 位数据传递完毕，或是来自 I²C 总线超时。当是从机地址匹配发生中断时，则从机或是用于发送模式并将数据写进 IICD 寄存器，或是用于接收模式并从 IICD 寄存器中读取空值以释放 SCL 线。

I²C 总线读 / 写信号

SIMC1 寄存器的 SRW 位用来表示主机是要从 I²C 总线上读取数据还是要将数据写到 I²C 总线上。从机则通过检测该位以确定自己是作为发送方还是接收方。当 SRW 置“1”，表示主机要从 I²C 总线上读取数据，从机则作为发送方，将数据写到 I²C 总线；当 SRW 置“0”，表示主机要写数据到 I²C 总线上，从机则做为接收方，从 I²C 总线上读取数据。

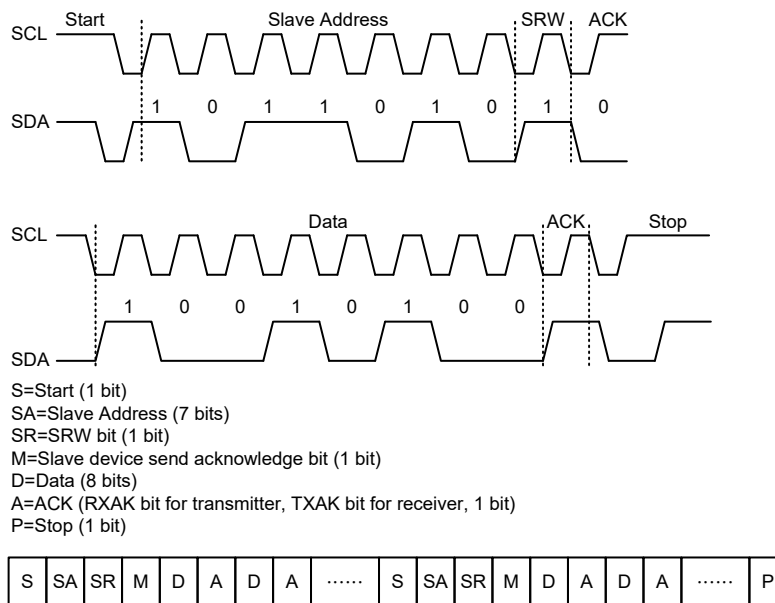
I²C 总线从机地址确认信号

主机发送呼叫地址后，当 I²C 总线上的任何从机内部地址与其匹配时，会发送一个应答信号。此应答信号会通知主机有从机已经接收到了呼叫地址。如果主机没有收到应答信号，则主机必须发送停止 (STOP) 信号以结束通信。当 HAAS 为高时，表示从机接收到的地址与自己内部地址匹配，则从机需检查 SRW 位，以确定自己是作为发送方还是作为接收方。如果 SRW 位为高，从机须设置成发送方，这样会置位 IICC1 寄存器的 HTX 位。如果 SRW 位为低，从机须设置成接收方，这样会清零 IICC1 寄存器的 HTX 位。

I²C 总线数据和确认信号

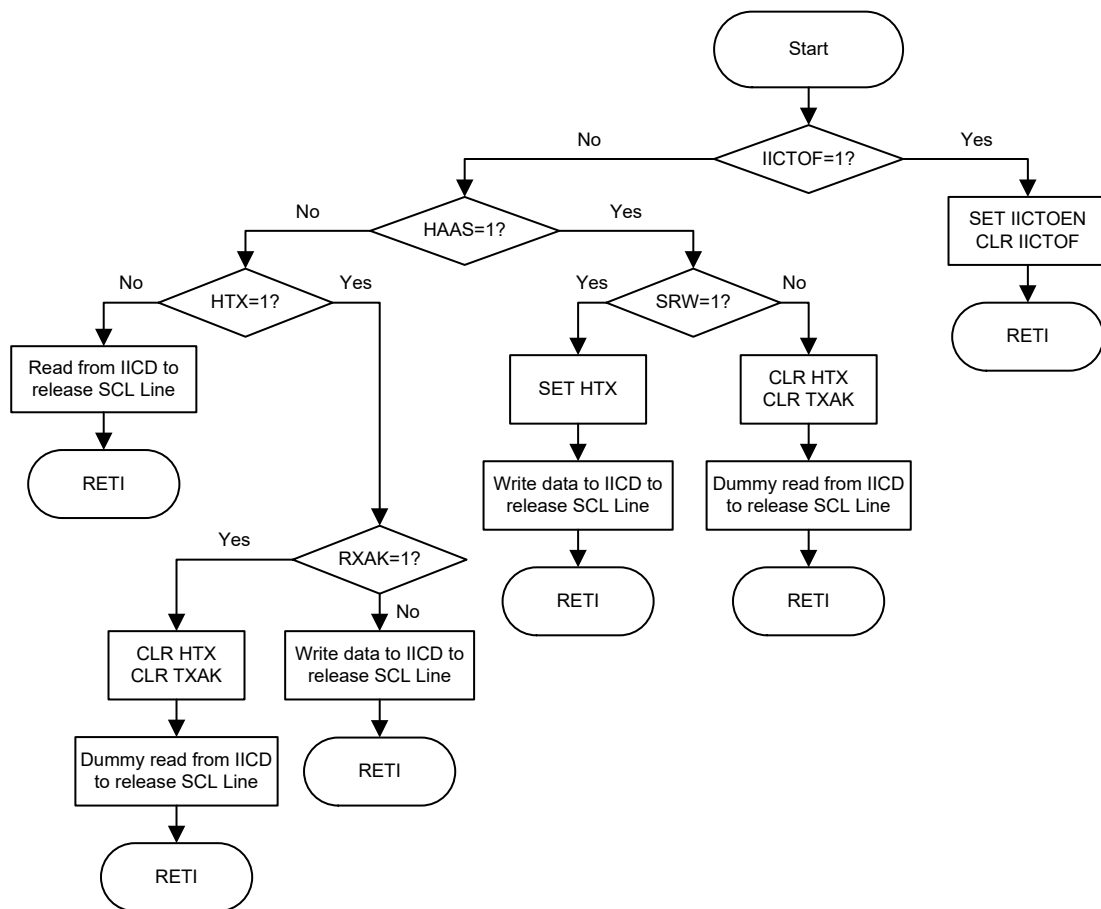
在从机确认接收到从机地址后，会进行 8 位宽度的数据传输。这个数据传输顺序是的高位在前，低位在后。接收方在接收到 8 位数据后必须发出一个应答信号 (“0”) 以继续接收下一个数据。如果发送方没接收到应答信号，发送方将释放 SDA 线，同时，主机将发出 STOP 信号以释放 I²C 总线。所传送的数据存储在 IICD 寄存器中。如果设置成发送方，从机必须先将欲传输的数据写到 SIMD 寄存器中；如果设置成接收方，从机必须从 IICD 寄存器读取数据。

当从机接收器想要继续接收下一个数据时，必须在第 9 个时钟发出应答信号 (TXAK)。被设为发送方的从机将检测寄存器 IICC1 中的 RXAK 位以判断是否传输下一个字节的数据，如果单片机不传输下一个字节，那么它将释放 SDA 线并等待接收主机的停止信号。



I²C 通信时序图

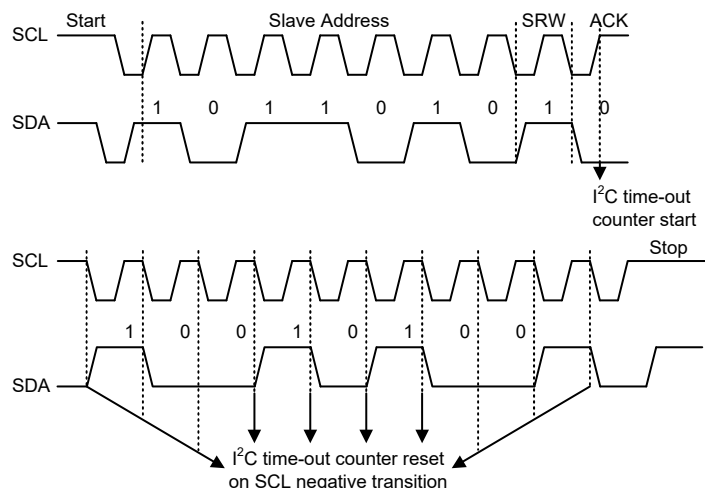
注：当从机地址匹配时，单片机必须选择设置为发送模式还是接收模式。若设置为发送模式，需写数据至 IICD 寄存器；若设置为接收模式，需立即从 IICD 寄存器中虚读数据以释放 SCL 线。



I²C 总线 ISR 流程图

I²C 超时控制

超时功能可减少 I²C 接收错误的时钟源而引起的锁死问题。如果连接到 I²C 总线的时钟源经过一段时间还未接收到，则在一定的超时周期后，I²C 电路和寄存器将复位。超时计数器在 I²C 总线“START”和“地址匹配”条件下开始计数，且在 SCL 下降沿清零。在下一个 SCL 下降沿到来之前，如果超时时间大于 SIMTOC 寄存器指定的超时周期，则超时发生。I²C “STOP”条件发生时超时功能终止。



I²C 超时时序图

当 I²C 超时计数器溢出时，计数器将停止计数，IICTOEN 位被清零，且 IICTOF 位被置高以表明超时计数器中断发生。超时计数器中断使用的也是 I²C 中断向量。当 I²C 超时发生时，I²C 内部电路会被复位，寄存器也将发生如下复位情况。

寄存器	I²C 超时发生后
IICD, IICA, IICC0	保持不变
IICC1	复位至 POR

超时发生后的 I²C 寄存器

IICTOF 标志位由应用程序清零。共有 64 个超时周期，可通过 IICTOC 寄存器的 IICTOS 位进行选择。超时周期可通过公式计算： $((1 \sim 64) \times 32) / f_{SUB}$ 。由此可得超时周期范围为 1ms~64ms。

• IICTOC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IICTOEN	IICTOF	IICTOS5	IICTOS4	IICTOS3	IICTOS2	IICTOS1	IICTOS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **IICTOEN**: I²C 超时控制位

0: 除能
1: 使能

Bit 6 **IICTOF**: I²C 超时标志位

0: 未发生
1: 发生

当超时发生时，此位设置为 1，并且只能通过应用程序将其清除为零。

Bit 5~0 **IICTOS5~IICTOS0**: I²C 超时时间选择位

I²C 超时时钟源是 $f_{SUB}/32$ 。

I²C 超时时间计算方法： $(IICTOS[5:0]+1) \times (32/f_{SUB})$ 。

低电压检测 – LVD

该系列单片机都具有低电压检测功能，即 LVD。该功能使能用于监测电源电压 V_{DD} ，若电源电压低于一定值可提供一个警告信号。此功能在电池类产品中非常有用，在电池电压较低时产生警告信号。低电压检测也可产生中断信号。

LVD 寄存器

低电压检测功能由 LVDC 寄存器控制。VLVD2~VLVD0 位用于选择 8 个固定的电压参考点。LVDO 位被置位时低电压情况发生，若 LVDO 位为低表明 V_{DD} 电压工作在当前所设置低电压水平值之上。LVDEN 位用于控制低电压检测功能的开启 / 关闭，设置此位为高使能此功能，反之，关闭内部低电压检测电路。低电压检测会有一定的功耗，在不使用时可考虑关闭此功能，此举在功耗要求严格的电池供电应用中值得考虑。

• LVDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	LVDO	LVDEN	VBGEN	VLVD2	VLVD1	VLVD0
R/W	—	—	R	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定义，读为“0”

Bit 5 **LVDO**: LVD 输出标志位
0: 未检测到低电压
1: 检测到低电压

Bit 4 **LVDEN**: 低电压检测使能控制位
0: 除能
1: 使能

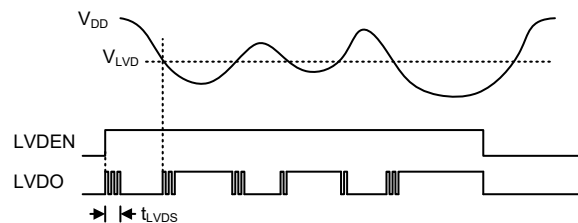
Bit 3 **VBGEN**: Bandgap 输出电压使能控制位
0: 除能
1: 使能

注意，当 LVD 或 LVR 功能使能或 VBGEN 位置高时，Bandgap 电路使能。

Bit 2~0 **VLVD2~VLVD0**: LVD 电压选择位
000: 2.0V
001: 2.2V
010: 2.4V
011: 2.7V
100: 3.0V
101: 3.3V
110: 3.6V
111: 4.0V

LVD 操作

低电压检测功能的工作原理是比较电源电压 V_{DD} 与 LVDC 寄存器定义的预置电压值。预置电压的范围为 2.0V~4.0V。当电源电压 V_{DD} 低于预置电压值时，LVDO 位被置为高，表明低电压产生。当单片机进入休眠模式，即使 LVDEN 位为高，低电压检测器除能。低电压检测器使能后，读取 LVDO 位前，电路稳定需要一定的延时 t_{LVDs} 。注意， V_{DD} 电压可能上升或下降比较缓慢，在 V_{LVD} 电压值附近时，LVDO 位可能有多种变化。



LVD 操作

低电压检测器也有自己的中断功能，它是除了轮询 LVDO 位之外的另一种检测低电压的方法。当低电压情况发生，即 V_{DD} 降至小于 LVD 预置电压值，LVDO 置位并延时 t_{LVD} 后，中断才会产生。此时中断请求标志位 LVF 将被置位触发产生中断，单片机将从空闲模式中被唤醒。若不要求低电压检测的唤醒功能使能，在单片机进入空闲模式前应将 LVF 标志置为高。

中断

中断是单片机一个重要功能。当外部事件或内部功能如定时器模块或 A/D 转换器有效，并且产生中断时，系统会暂时中止当前的程序而转到执行相对应的中断服务程序。此系列单片机提供多个外部中断和内部中断功能，外部中断由 INT 引脚动作产生，而内部中断由各种内部功能，如触控按键、定时器模块和 A/D 转换器等产生。

中断寄存器

中断控制基本上是在一定单片机条件发生时设置请求标志位，应用程序中中断使能位的设置是通过位于特殊功能数据存储器中的一系列寄存器控制的。寄存器总的分为三类。第一类是 INTC0~INTC2 寄存器，用于设置基本的中断；第二类 MFIO~MFI2 寄存器，用于设置多功能中断；最后是 INTEG 寄存器，用于设置外部中断边沿触发类型。

寄存器中含有中断控制位和中断请求标志位。中断控制位用于使能或除能各种中断，中断请求标志位用于存放当前中断请求的状态。它们都按照特定的模式命名，前面表示中断类型的缩写，紧接着的字母“E”代表使能/除能位，“F”代表请求标志位。

功能	使能位	请求标志	注释
总中断	EMI	—	—
INT 脚	INTE	INTF	—
I ² C	IICE	IICF	—
时基	TBnE	TBnF	n=0 或 1
A/D 转换器	ADE	ADF	—
EEPROM	DEE	DEF	—
LVD	LVE	LVF	—
多功能	MFnE	MFnF	n=0~2
触控按键 TKRCOV	TKRCOVE	TKRCOVF	—
触控按键模块 0 TKTH	TKTHE	TKTHF	—

功能	使能位	请求标志	注释
STM	STMPE	STMPF	—
	STMAE	STMAF	—
CTM	CTMPE	CTMPF	—
	CTMAE	CTMAF	

中断寄存器位命名模式

寄存器名称	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	—	—	INTS1	INTS0
INTC0	—	IICF	MF0F	INTF	IICE	MF0E	INTE	EMI
INTC1	MF2F	MF1F	TB1F	TB0F	MF2E	MF1E	TB1E	TB0E
INTC2	—	ADF	DEF	LVF	—	ADE	DEE	LVE
MF10	—	—	TKTHF	TKRCOVF	—	—	TKTHE	TKRCOVE
MF11	—	—	CTMAF	CTMPF	—	—	CTMAE	CTMPE
MF12	—	—	STMAF	STMPF	—	—	STMAE	STMPE

中断寄存器列表

• INTEG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	INTS1	INTS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **INTS1~INTS0**: INT 脚中断边沿控制位

00: 除能
01: 上升沿
10: 下降沿
11: 双沿

• INTC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	IICF	MF0F	INTF	IICE	MF0E	INTE	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定义，读为“0”

Bit 6 **IICF**: I²C 中断请求标志位

0: 无请求
1: 中断请求

Bit 5 **MF0F**: 多功能中断 0 请求标志位

0: 无请求
1: 中断请求

Bit 4 **INTF**: INT 中断请求标志位

0: 无请求
1: 中断请求

Bit 3	IICE : I ² C 中断控制位 0: 除能 1: 使能
Bit 2	MF0E : 多功能中断 0 控制位 0: 除能 1: 使能
Bit 1	INTE : INT 中断控制位 0: 除能 1: 使能
Bit 0	EMI : 总中断控制位 0: 除能 1: 使能

● **INTC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	MF2F	MF1F	TB1F	TB0F	MF2E	MF1E	TB1E	TB0E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7	MF2F : 多功能中断 2 请求标志位 0: 无请求 1: 中断请求
Bit 6	MF1F : 多功能中断 1 请求标志位 0: 无请求 1: 中断请求
Bit 5	TB1F : 时基 1 中断请求标志位 0: 无请求 1: 中断请求
Bit 4	TB0F : 时基 0 中断请求标志位 0: 无请求 1: 中断请求
Bit 3	MF2E : 多功能中断 2 控制位 0: 除能 1: 使能
Bit 2	MF1E : 多功能中断 1 控制位 0: 除能 1: 使能
Bit 1	TB1E : 时基 1 中断控制位 0: 除能 1: 使能
Bit 0	TB0E : 时基 0 中断控制位 0: 除能 1: 使能

● INTC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	ADF	DEF	LVF	—	ADE	DEE	LVE
R/W	—	R/W	R/W	R/W	—	R/W	R/W	R/W
POR	—	0	0	0	—	0	0	0

- Bit 7 未定义，读为“0”
- Bit 6 **ADF**: A/D 转换器中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **DEF**: 数据 EEPROM 中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **LVF**: LVD 中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 未定义，读为“0”
- Bit 2 **ADE**: A/D 转换器中断控制位
0: 除能
1: 使能
- Bit 1 **DEE**: 数据 EEPROM 中断控制位
0: 除能
1: 使能
- Bit 0 **LVE**: LVD 中断控制位
0: 除能
1: 使能

● MF10 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	TKTHF	TKRCOVF	—	—	TKTHE	TKRCOVE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

- Bit 7~6 未定义，读为“0”
- Bit 5 **TKTHF**: 触控按键模块 0 TKTH 中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **TKRCOVF**: 触控按键 TKRCOV 中断请求标志位
0: 无请求
1: 中断请求
- Bit 3~2 未定义，读为“0”
- Bit 1 **TKTHE**: 触控按键模块 0 TKTH 中断控制位
0: 除能
1: 使能
- Bit 0 **TKRCOVE**: 触控按键 TKRCOV 中断控制位
0: 除能
1: 使能

● MFI1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	CTMAF	CTMPF	—	—	CTMAE	CTMPE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

Bit 7~6 未定义，读为“0”

Bit 5 **CTMAF**: CTM 比较器 A 匹配中断请求标志位
0: 无请求
1: 中断请求

Bit 4 **CTMPF**: CTM 比较器 P 匹配中断请求标志位
0: 无请求
1: 中断请求

Bit 3~2 未定义，读为“0”

Bit 1 **CTMAE**: CTM 比较器 A 匹配中断控制位
0: 除能
1: 使能

Bit 0 **CTMPE**: CTM 比较器 P 匹配中断控制位
0: 除能
1: 使能

● MFI2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	STMAF	STMPF	—	—	STMAE	STMPE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

Bit 7~6 未定义，读为“0”

Bit 5 **STMAF**: STM 比较器 A 匹配中断请求标志位
0: 无请求
1: 中断请求

Bit 4 **STMPF**: STM 比较器 P 匹配中断请求标志位
0: 无请求
1: 中断请求

Bit 3~2 未定义，读为“0”

Bit 1 **STMAE**: STM 比较器 A 匹配中断控制位
0: 除能
1: 使能

Bit 0 **STMPE**: STM 比较器 P 匹配中断控制位
0: 除能
1: 使能

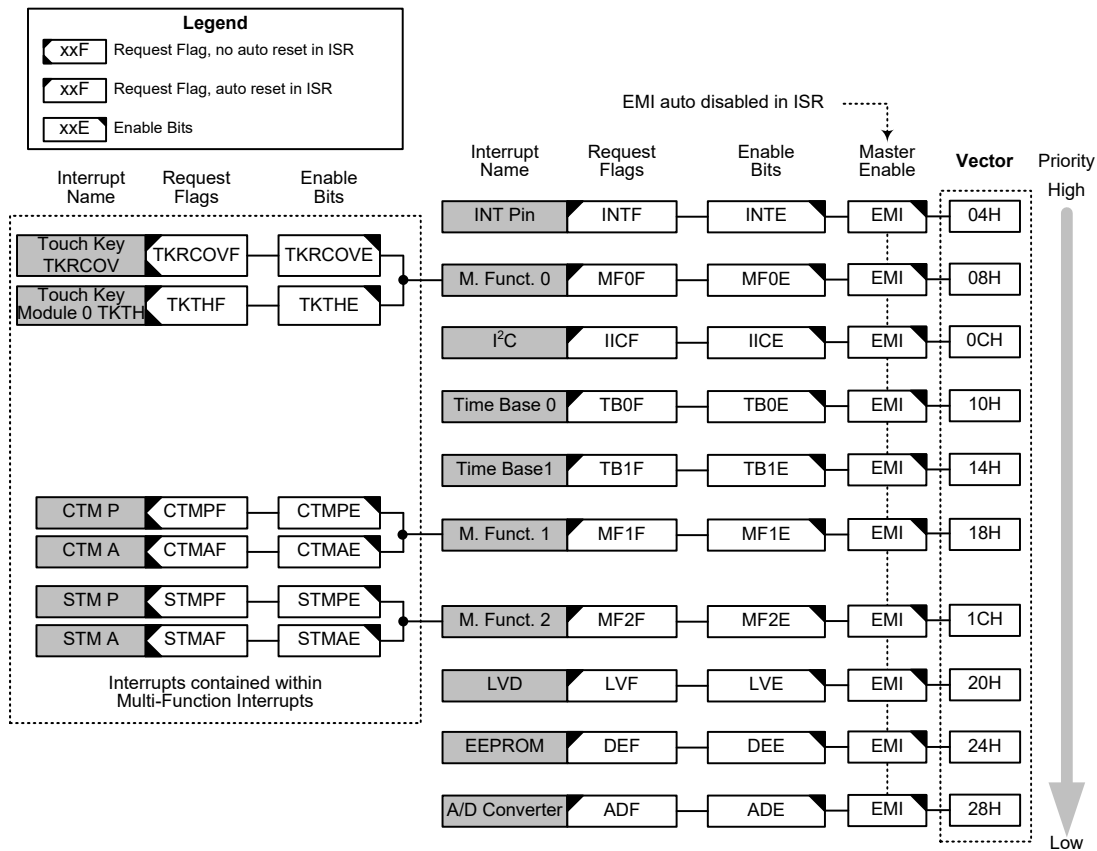
中断操作

若中断事件条件产生，如一个 TM 比较器 P、比较器 A 匹配或 A/D 转换结束等等，相关中断请求标志将置起。中断标志产生后程序是否会跳转至相关中断向量执行是由中断使能位的条件决定的。若使能位为“1”，程序将跳至相关中断向量中执行；若使能位为“0”，即使中断请求标志置起中断也不会发生，程序也不会跳转至相关中断向量执行。若总中断使能位为“0”，所有中断都将除能。

当中断发生时，下条指令的地址将被压入堆栈。相应的中断向量地址加载至 PC 中。系统将从此向量取下条指令。中断向量处通常为“JMP”指令，以跳转到相应的中断服务程序。中断服务程序必须以“RETI”指令返回至主程序，以继续执行原来的程序。

各个中断使能位以及相应的请求标志位，以优先级的次序显示在下图。每个中断源有自己的向量，而有的共用同一个多功能中断向量。一旦中断子程序被响应，系统将自动清除 EMI 位，所有其它的中断将被屏蔽，这个方式可以防止任何进一步的中断嵌套。其它中断请求可能发生在此期间，虽然中断不会立即响应，但是中断请求标志位会被记录。

如果某个中断服务子程序正在执行时，有另一个中断要求立即响应，那么 EMI 位应在程序进入中断子程序后置位，以允许此中断嵌套。如果堆栈已满，即使此中断使能，中断请求也不会被响应，直到 SP 减少为止。如果要求立刻动作，则堆栈必须避免成为储满状态。请求同时发生时，执行优先级如下流程图所示。所有被置起的中断请求标志都可把单片机从休眠或空闲模式中唤醒，若要防止唤醒动作发生，在单片机进入休眠或空闲模式前应将相应的标志置起。



中断结构

外部中断

通过 INT 引脚上的信号变化可控制外部中断。当触发沿选择位设置好触发类型，外部中断请求标志 INTF 被置位时外部中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和相应中断使能位 INTE 需先被置位。此外，必须使用 INTEG 寄存器使能外部中断功能并选择触发沿类型。外部中断引脚和普通 I/O 口共用，如果相应中断寄存器中的外部中断使能位被置位，需通过相应引脚共用功能选择位选择外部中断引脚，此引脚将被作为外部中断脚使用。此时该引脚必须通过设置端口控制寄存器，将该引脚设置为输入口。当中断使能，堆栈未满并且外部中断脚状态改变，将调用外部中断向量程序。当响应外部中断服务子程序时，中断请求标志位 INTF 会自动复位且 EMI 位会被清零以除能其它中断。注意，即使此引脚被用作外部中断输入，其上拉电阻仍保持有效。

寄存器 INTEG 被用来选择有效的边沿类型，来触发外部中断。可以选择上升沿还是下降沿或双沿触发都产生外部中断。注意 INTEG 也可以用来除能外部中断功能。

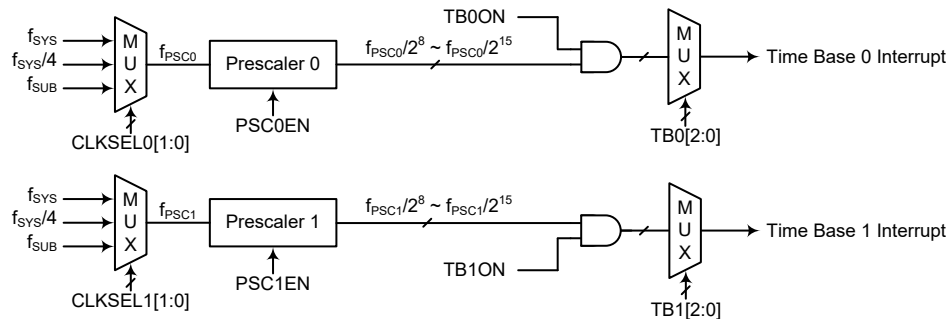
I²C 中断

当一个字节数据已由 PC 接口接收或发送完，或 PC 从机地址匹配，或 PC 超时，中断请求标志 IICF 被置位，I²C 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI 和串行接口中断使能位 IICE 需先被置位。当中断使能，堆栈未满且以上任一种情况发生时，可跳转至相关中断向量程序中执行。当响应中断服务子程序时，串行接口中断标志位 IICF 会自动复位且 EMI 将被自动清零以除能其它中断。

时基中断

时基中断提供一个固定周期的中断信号，由各自的定时器功能产生溢出信号控制。当各自的中断请求标志 TB0F 或 TB1F 被置位时，中断请求发生。当总中断使能位 EMI 和时基使能位 TB0E 或 TB1E 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未满且时基溢出时，将调用它们各自的中断向量程序。当响应中断服务子程序时，相应的中断请求标志位 TB0F 或 TB1F 会自动复位且 EMI 位会被清零以除能其它中断。

时基中断的目的是提供一个固定周期的中断信号。其时钟源 f_{PSC0} 或 f_{PSC1} 来自内部时钟源 f_{SYS} ， $f_{SYS}/4$ 或 f_{SUB} ，然后经过分频器，分频率由程序设置 TB0C 和 TB1C 寄存器相关位获取合适的分频值以提供更长的时基中断周期。控制时基中断周期的时钟源，可来自 PSC0R 和 PSC1R 寄存器中的 CLKSEL0[1:0] 和 CLKSEL1[1:0] 位。



时基中断

● PSC0R 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	PSC0EN	CLKSEL01	CLKSEL00
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3 未定义，读为“0”

Bit 2 **PSC0EN**: 分频器 0 时钟使能控制位

0: 除能

1: 使能

PSC0EN 位用于分频器 0 时钟使能或除能控制。当分频器 0 时钟除能，可减少额外功耗。

Bit 1~0 **CLKSEL01~CLKSEL00**: 分频器 0 时钟源 f_{psc0} 选择位

00: f_{SYS}

01: $f_{SYS}/4$

10: f_{SUB}

11: 保留

● PSC1R 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	PSC1EN	CLKSEL11	CLKSEL10
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3 未定义，读为“0”

Bit 2 **PSC1EN**: 分频器 1 时钟使能控制位

0: 除能

1: 使能

PSC1EN 位用于分频器 1 时钟使能或除能控制。当分频器 1 时钟除能，可减少额外功耗。

Bit 1~0 **CLKSEL11~CLKSEL10**: 分频器 1 时钟源 f_{psc0} 选择位

00: f_{SYS}

01: $f_{SYS}/4$

10: f_{SUB}

11: 保留

● TB0C 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB0ON	—	—	—	—	TB02	TB01	TB00
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7 **TB0ON**: 时基 0 控制位

0: 除能

1: 使能

Bit 6~3 未定义，读为“0”

Bit 2~0 **TB02~TB00**: 时基 0 溢出周期选择位
 000: $2^8/f_{PSC0}$
 001: $2^9/f_{PSC0}$
 010: $2^{10}/f_{PSC0}$
 011: $2^{11}/f_{PSC0}$
 100: $2^{12}/f_{PSC0}$
 101: $2^{13}/f_{PSC0}$
 110: $2^{14}/f_{PSC0}$
 111: $2^{15}/f_{PSC0}$

• TB1C 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB1ON	—	—	—	—	TB12	TB11	TB10
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7 **TB1ON**: 时基 1 控制位
 0: 除能
 1: 使能

Bit 6~3 未定义, 读为 “0”

Bit 2~0 **TB12~TB10**: 时基 1 溢出周期选择位
 000: $2^8/f_{PSC1}$
 001: $2^9/f_{PSC1}$
 010: $2^{10}/f_{PSC1}$
 011: $2^{11}/f_{PSC1}$
 100: $2^{12}/f_{PSC1}$
 101: $2^{13}/f_{PSC1}$
 110: $2^{14}/f_{PSC1}$
 111: $2^{15}/f_{PSC1}$

A/D 转换器中断

A/D 转换器中断由 A/D 转换动作的结束来控制。当 A/D 转换器中断请求标志 ADF 被置位, 即 A/D 转换过程完成时, 中断请求发生。若要跳转到相应中断向量地址, 总中断控制位 EMI 和 A/D 转换器中断使能位 ADE 需先被置位。当中断使能, 堆栈未满且 A/D 转换动作结束时, 将调用 A/D 转换器中断向量量子程序。当响应中断服务子程序时, 相应的中断请求标志位 ADF 会自动复位且 EMI 位会被清零以除能其它中断。

LVD 中断

当低电压检测功能检测到一个低电压时, LVD 中断请求标志 LVF 被置位, LVD 中断请求产生。若要程序跳转到相应中断向量地址, 总中断控制位 EMI、低电压中断使能位 LVE 需先被置位。当中断使能, 堆栈未满且低电压条件发生时, 可跳转至 LVD 中断向量量子程序中执行。当 LVD 中断响应, 中断请求标志 LVF 将自动复位且 EMI 将被自动清零以除能其它中断。

EEPROM 中断

当写周期结束, EEPROM 写中断请求标志 DEF 被置位, EEPROM 写中断请求产生。若要程序跳转到相应中断向量地址, 总中断控制位 EMI、EEPROM 写中断使能位 DEE 需先被置位。当中断使能, 堆栈未满且 EEPROM 写周期结束时, 可跳转至 EEPROM 中断向量量子程序中执行。当 EEPROM 写中断响应, 中断请求标志 DEF 将自动复位且 EMI 将被自动清零以除能其它中断。

多功能中断

此系列单片机中有三个多功能中断，与其它中断不同，它没有独立源，但由其它现有的中断源构成，即触控按键 TKRCOV 中断、触控按键模块 0 TKTH 中断和 TM 中断。

当多功能中断中任何一种中断请求标志 MFnF 被置位，多功能中断请求产生。当所包含的任一功能产生中断请求标志，多功能中断标志将置位。若要跳转到相应的中断向量地址，当多功能中断使能，堆栈未满，包括在多功能中断中的任意一个中断发生时，将调用多功能中断向量中的一个子程序。当响应中断服务子程序时，相关的多功能请求标志位会自动复位且 EMI 位会自动清零以除能其它中断。

但必须注意的是，在中断响应时，虽然多功能中断标志会自动复位，但多功能中断源的请求标志位不会自动复位，必须由应用程序清零。

触控按键 TKRCOV 中断

触控按键 TKRCOV 中断属于多功能中断。当触控按键时隙计数器溢出，触控按键 TKRCOV 中断请求标志位 TKRCOVF 被置位，触控按键 TKRCOV 中断请求发生。若要跳转到相应中断向量地址，总中断使能位 EMI、触控按键 TKRCOV 中断使能位 TKRCOVE 和相关多功能中断使能位必须先被置位。当中断使能，堆栈未满且触控按键时隙计数器溢出时，将调用位于多功能中断向量处的子程序。当触控按键 TKRCOV 中断响应，EMI 将被自动清零以除能其它中断，相关多功能中断请求标志也可自动清除，但 TKRCOV 中断请求标志 TKRCOVF 需在应用程序中手动清除。

触控按键模块 0 TKTH 中断

触控按键模块 0 TKTH 中断属于多功能中断。当 M0KnTHS=0，触控按键模块 0 16 位 C/F 计数器值小于下限阈值时，或当 M0KnTHS=1，触控按键模块 0 16 位 C/F 计数器值大于上限阈值时，触控按键模块 0 TKTH 中断请求标志位 TKTHF 被置位，触控按键模块 0 TKTH 中断请求发生。若要跳转到相应中断向量地址，总中断使能位 EMI、触控按键模块 0 TKTH 中断使能位 TKTHE 和相关多功能中断使能位必须先被置位。当中断使能，堆栈未满且任何上述的阈值比较条件发生时，将调用位于多功能中断向量处的子程序。当触控按键模块 0 TKTH 中断响应，EMI 将被自动清零以除能其它中断，相关多功能中断请求标志也可自动清除，但 TKTH 中断请求标志 TKTHF 需在应用程序中手动清除。

TM 中断

简易型和标准型 TM 各有两个中断，一个来自比较器 A 匹配，一个来自比较器 P 匹配，所有的 TM 中断都属于多功能中断。所有的 TM 都有两个中断请求标志位及两个使能位。当 TM 比较器 P、A 匹配情况发生时，相应 TM 中断请求标志被置位，TM 中断请求产生。

若要程序跳转到相应中断向量地址，总中断控制位 EMI、相应 TM 中断使能位和相关多功能中断使能位 MFnE 需先被置位。当中断使能，堆栈未满且 TM 比较器匹配情况发生时，可跳转至相关多功能中断向量子程序中执行。当 TM 中断响应，EMI 将被自动清零以除能其它中断，相关 MFnF 标志也可自动清除，但 TM 中断请求标志需在应用程序中手动清除。

中断唤醒功能

每个中断都具有将处于休眠或空闲模式的单片机唤醒的能力。当中断请求标志由低到高转换时唤醒动作产生，其与中断是否使能无关。因此，尽管单片机处于休眠或空闲模式且系统振荡器停止工作，如有外部中断脚上产生外部边沿跳变、低电压或比较器输入改变都可能导致其相应的中断标志被置位，由此产生中断，因此必须注意避免伪唤醒情况的发生。若中断唤醒功能被除能，单片机进入休眠或空闲模式前相应中断请求标志应被置起。中断唤醒功能不受中断使能位的影响。

编程注意事项

通过禁止相关中断使能位，可以屏蔽中断请求，然而，一旦中断请求标志位被设定，它们会被保留在中断控制寄存器内，直到相应的中断服务子程序执行或请求标志位被应用程序清除。

多功能中断中所含中断相应程序执行时，多功能中断请求标志 MFnF 可以自动清零，但各自的请求标志需在应用程序中手动清除。

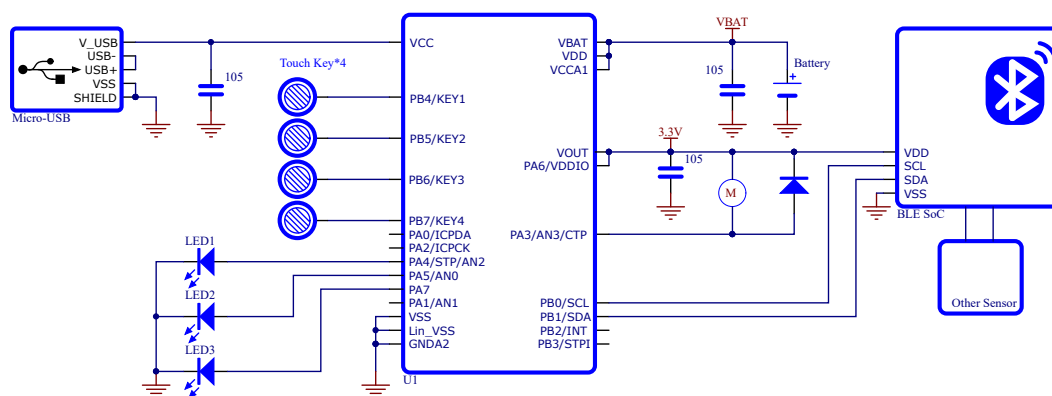
建议在中断服务子程序中不要使用“CALL 子程序”指令。中断通常发生在不可预料的情况或是需要立刻执行的某些应用。假如只剩下一层堆栈且没有控制好中断，当“CALL 子程序”在中断服务子程序中执行时，将破坏原来的控制序列。

所有中断在休眠或空闲模式下都具有唤醒功能，当中断请求标志发生由低到高的转变时都可产生唤醒功能。若要避免相应中断产生唤醒动作，在单片机进入休眠或空闲模式前需先将相应请求标志置为高。

当进入中断服务程序，系统仅将程序计数器的内容压入堆栈，如果中断服务程序会改变状态寄存器或其它的寄存器的内容而破坏控制流程，应事先将这些数据保存起来。

若从中断子程序中返回可执行 RET 或 RETI 指令。除了能返回至主程序外，RETI 指令还能自动设置 EMI 位为高，允许进一步中断。RET 指令只能返回至主程序，清除 EMI 位，除能进一步中断。

应用电路



指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在 Holtek 单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现它们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5 μ s 中执行完成，而分支或调用操作则将在 1 μ s 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器（反之亦然），而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在 Holtek 单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在 Holtek 单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或指定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是 Holtek 单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输入口的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入 - 修改 - 写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，Holtek 单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

下表中说明了按功能分类的指令集，用户可以将该表作为基本的指令参考。

惯例

x: 立即数
m: 数据存储器地址
A: 累加器
i: 第 0~7 位
addr: 程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加，结果放入 ACC	1	Z, C, AC, OV
ADDM A,[m]	ACC 与数据存储器相加，结果放入数据存储器	1 注	Z, C, AC, OV
ADD A, x	ACC 与立即数相加，结果放入 ACC	1	Z, C, AC, OV
ADC A,[m]	ACC 与数据存储器、进位标志相加，结果放入 ACC	1	Z, C, AC, OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加，结果放入数据存储器	1 注	Z, C, AC, OV
SUB A, x	ACC 与立即数相减，结果放入 ACC	1	Z, C, AC, OV
SUB A,[m]	ACC 与数据存储器相减，结果放入 ACC	1	Z, C, AC, OV
SUBM A,[m]	ACC 与数据存储器相减，结果放入数据存储器	1 注	Z, C, AC, OV
SBC A,[m]	ACC 与数据存储器、进位标志的反相减，结果放入 ACC	1	Z, C, AC, OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减，结果放入数据存储器	1 注	Z, C, AC, OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数，并将结果放入数据存储器	1 注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算，结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算，结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算，结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算，结果放入数据存储器	1 注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算，结果放入数据存储器	1 注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算，结果放入数据存储器	1 注	Z
AND A, x	ACC 与立即数做“与”运算，结果放入 ACC	1	Z
OR A, x	ACC 与立即数做“或”运算，结果放入 ACC	1	Z
XOR A, x	ACC 与立即数做“异或”运算，结果放入 ACC	1	Z
CPL [m]	对数据存储器取反，结果放入数据存储器	1 注	Z
CPLA [m]	对数据存储器取反，结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器，结果放入 ACC	1	Z
INC [m]	递增数据存储器，结果放入数据存储器	1 注	Z
DECA [m]	递减数据存储器，结果放入 ACC	1	Z
DEC [m]	递减数据存储器，结果放入数据存储器	1 注	Z

助记符	说明	指令周期	影响标志位
移位			
RRA [m]	数据存储器右移一位，结果放入 ACC	1	无
RR [m]	数据存储器右移一位，结果放入数据存储器	1 ^注	无
RRCA [m]	带进位将数据存储器右移一位，结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位，结果放入数据存储器	1 ^注	C
RLA [m]	数据存储器左移一位，结果放入 ACC	1	无
RL [m]	数据存储器左移一位，结果放入数据存储器	1 ^注	无
RLCA [m]	带进位将数据存储器左移一位，结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位，结果放入数据存储器	1 ^注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 ^注	无
MOV A, x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 ^注	无
SET [m].i	置位数据存储器的位	1 ^注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零，则跳过下一条指令	1 ^注	无
SZA [m]	数据存储器送至 ACC，如果内容为零，则跳过下一条指令	1 ^注	无
SZ [m].i	如果数据存储器的第 i 位为零，则跳过下一条指令	1 ^注	无
SNZ [m].i	如果数据存储器的第 i 位不为零，则跳过下一条指令	1 ^注	无
SIZ [m]	递增数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SDZ [m]	递减数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SIZA [m]	递增数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
SDZA [m]	递减数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A, x	从子程序返回，并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRD [m]	读取特定页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDC [m]	读取当前页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDL [m]	读取最后页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 ^注	无
SET [m]	置位数据存储器	1 ^注	无
CLR WDT	清除看门狗定时器	1	TO, PDF
CLR WDT1	预清除看门狗定时器	1	TO, PDF
CLR WDT2	预清除看门狗定时器	1	TO, PDF

助记符	说明	指令周期	影响标志位
SWAP [m]	交换数据存储器的高低字节，结果放入数据存储器	1 注	无
SWAPA [m]	交换数据存储器的高低字节，结果放入 ACC	1	无
HALT	进入暂停模式	1	TO, PDF

- 注：1. 对跳转指令而言，如果比较的结果牵涉到跳转即需多达 2 个周期，如果没有发生跳转，则只需一个周期。
2. 任何指令若要改变 PCL 的内容将需要 2 个周期来执行。
3. 对于“CLR WDT1”或“CLR WDT2”指令而言，TO 和 PDF 标志位也许会受执行结果影响，“CLR WDT1”和“CLR WDT2”被连续地执行后，TO 和 PDF 标志位会被清除，否则 TO 和 PDF 标志位保持不变。

指令定义

ADC A, [m]	Add Data Memory to ACC with Carry
指令说明	将指定的数据存储器、累加器内容以及进位标志相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADCM A, [m]	Add ACC to Data Memory with Carry
指令说明	将指定的数据存储器、累加器内容和进位标志位相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADD A, [m]	Add Data Memory to ACC
指令说明	将指定的数据存储器和累加器内容相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
ADD A, x	Add immediate data to ACC
指令说明	将累加器和立即数相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + x$
影响标志位	OV、Z、AC、C
ADDM A, [m]	Add ACC to Data Memory
指令说明	将指定的数据存储器和累加器内容相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
AND A, [m]	Logical AND Data Memory to ACC
指令说明	将累加器中的数据和指定数据存储器内容做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z

AND A, x	Logical AND immediate data to ACC
指令说明	将累加器中的数据和立即数做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ “AND” } x$
影响标志位	Z
ANDM A, [m]	Logical AND ACC to Data Memory
指令说明	将指定数据存储器内容和累加器中的数据做逻辑与，结果存放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ “AND” } [m]$
影响标志位	Z
CALL addr	Subroutine call
指令说明	无条件地调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定地址并从新地址继续执行程序，由于此指令需要额外的运算，所以为一个 2 周期的指令。
功能表示	$Stack \leftarrow Program\ Counter + 1$ $Program\ Counter \leftarrow addr$
影响标志位	无
CLR [m]	Clear Data Memory
指令说明	将指定数据存储器的内容清零。
功能表示	$[m] \leftarrow 00H$
影响标志位	无
CLR [m].i	Clear bit of Data Memory
指令说明	将指定数据存储器的 i 位内容清零。
功能表示	$[m].i \leftarrow 0$
影响标志位	无
CLR WDT	Clear Watchdog Timer
指令说明	WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。
功能表示	WDT cleared $TO \ \& \ PDF \leftarrow 0$
影响标志位	TO、PDF

CLR WDT1	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT2 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT1，而没有执行 CLR WDT2 时，PDF 与 TO 保留原状态不变。
功能表示	WDT $\leftarrow$ 00H TO & PDF $\leftarrow$ 0
影响标志位	TO、PDF
CLR WDT2	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT1 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT2，而没有执行 CLR WDT1 时，PDF 与 TO 保留原状态不变。
功能表示	WDT $\leftarrow$ 00H TO & PDF $\leftarrow$ 0
影响标志位	TO、PDF
CPL [m]	Complement Data Memory
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1。
功能表示	$[m] \leftarrow \overline{[m]}$
影响标志位	Z
CPLA [m]	Complement Data Memory with result in ACC
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1，而结果被储存回累加器且数据存储器中的内容不变。
功能表示	$ACC \leftarrow \overline{[m]}$
影响标志位	Z

DAA [m]	Decimal-Adjust ACC for addition with result in Data Memory
指令说明	将累加器中的内容转换为 BCD (二进制转成十进制) 码。如果低四位的值大于“9”或 AC=1, 那么 BCD 调整就执行对原值加“6”, 否则原值保持不变; 如果高四位的值大于“9”或 C=1, 那么 BCD 调整就执行对原值加“6”。BCD 转换实质上是根据累加器和标志位执行 00H, 06H, 60H 或 66H 的加法运算, 结果存放和数据存储器。只有进位标志位 C 受影响, 用来指示原始 BCD 的和是否大于 100, 并可以进行双精度十进制数的加法运算。
功能表示	$[m] \leftarrow ACC + 00H$ 或 $[m] \leftarrow ACC + 06H$ 或 $[m] \leftarrow ACC + 60H$ 或 $[m] \leftarrow ACC + 66H$
影响标志位	C
DEC [m]	Decrement Data Memory
指令说明	将指定数据存储器内容减 1。
功能表示	$[m] \leftarrow [m] - 1$
影响标志位	Z
DECA [m]	Decrement Data Memory with result in ACC
指令说明	将指定数据存储器的内容减 1, 把结果存放回累加器并保持指定数据存储器的内容不变。
功能表示	$ACC \leftarrow [m] - 1$
影响标志位	Z
HALT	Enter power down mode
指令说明	此指令终止程序执行并关掉系统时钟, RAM 和寄存器的内容保持原状态, WDT 计数器和分频器被清“0”, 暂停标志位 PDF 被置位 1, WDT 溢出标志位 TO 被清 0。
功能表示	$TO \leftarrow 0$ $PDF \leftarrow 1$
影响标志位	TO、PDF
INC [m]	Increment Data Memory
指令说明	将指定数据存储器的内容加 1。
功能表示	$[m] \leftarrow [m] + 1$
影响标志位	Z

INCA [m]	Increment Data Memory with result in ACC
指令说明	将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。
功能表示	$ACC \leftarrow [m] + 1$
影响标志位	Z
JMP addr	Jump unconditionally
指令说明	程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
功能表示	Program Counter $\leftarrow$ addr
影响标志位	无
MOV A, [m]	Move Data Memory to ACC
指令说明	将指定数据存储器的内容复制到累加器。
功能表示	$ACC \leftarrow [m]$
影响标志位	无
MOV A, x	Move immediate data to ACC
指令说明	将 8 位立即数载入累加器。
功能表示	$ACC \leftarrow x$
影响标志位	无
MOV [m], A	Move ACC to Data Memory
指令说明	将累加器的内容复制到指定的数据存储器。
功能表示	$[m] \leftarrow ACC$
影响标志位	无
NOP	No operation
指令说明	空操作，接下来顺序执行下一条指令。
功能表示	$PC \leftarrow PC + 1$
影响标志位	无
OR A, [m]	Logical OR Data Memory to ACC
指令说明	将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z

ORA, x	Logical OR immediate data to ACC
指令说明	将累加器中的数据和立即数逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } x$
影响标志位	Z
ORM A, [m]	Logical OR ACC to Data Memory
指令说明	将存在指定数据存储器中的数据和累加器逻辑或，结果放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z
RET	Return from subroutine
指令说明	将堆栈寄存器中的程序计数器值恢复，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$
影响标志位	无
RET A, x	Return from subroutine and load immediate data to ACC
指令说明	将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$ $ACC \leftarrow x$
影响标志位	无
RETI	Return from interrupt
指令说明	将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被相应，则这个中断将在返回主程序之前被相应。
功能表示	$Program\ Counter \leftarrow Stack$ $EMI \leftarrow 1$
影响标志位	无
RL [m]	Rotate Data Memory left
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位。
功能表示	$[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow [m].7$
影响标志位	无

RLA [m]	Rotate Data Memory left with result in ACC
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow [m].7$
影响标志位	无
RLC [m]	Rotate Data Memory Left through Carry
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。
功能表示	$[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RLC A [m]	Rotate Data Memory left through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RR [m]	Rotate Data Memory right
指令说明	将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) \ (i=0\sim6)$ $[m].7 \leftarrow [m].0$
影响标志位	无
RRA [m]	Rotate Data Memory right with result in ACC
指令说明	将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) \ (i=0\sim6)$ $ACC.7 \leftarrow [m].0$
影响标志位	无

RRC [m]	Rotate Data Memory right through Carry
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) (i=0\sim6)$ $[m].7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
RRCA [m]	Rotate Data Memory right through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) (i=0\sim6)$ $ACC.7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
SBC A, [m]	Subtract Data Memory from ACC with Carry
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m] - \overline{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SBCM A, [m]	Subtract Data Memory from ACC with Carry and result in Data Memory
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m] - \overline{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SDZ [m]	Skip if Decrement Data Memory is 0
指令说明	将指定的数据存储器的内容减 1，判断是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] - 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无

SDZA [m]	Decrement data memory and place result in ACC, skip if 0
指令说明	将指定数据存储器内容减 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果将存放到累加器，但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m] - 1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无
SET [m]	Set Data Memory
指令说明	将指定数据存储器的每一位设置为 1。
功能表示	$[m] \leftarrow FFH$
影响标志位	无
SET [m].i	Set bit of Data Memory
指令说明	将指定数据存储器的第 i 位置位为 1。
功能表示	$[m].i \leftarrow 1$
影响标志位	无
SIZ [m]	Skip if increment Data Memory is 0
指令说明	将指定的数据存储器的内容加 1，判断是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] + 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无
SIZA [m]	Skip if increment Data Memory is zero with result in ACC
指令说明	将指定数据存储器的内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m] + 1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无

SNZ [m].i	Skip if bit i of Data Memory is not 0
指令说明	判断指定数据存储器的第 i 位，若不为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i≠0，跳过下一条指令执行
影响标志位	无
SUB A, [m]	Subtract Data Memory from ACC
指令说明	将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C、SC、CZ
SUBM A, [m]	Subtract Data Memory from ACC with result in Data Memory
指令说明	将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C、SC、CZ
SUB A, x	Subtract immediate Data from ACC
指令说明	将累加器的内容减去立即数，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - x$
影响标志位	OV、Z、AC、C、SC、CZ
SWAP [m]	Swap nibbles of Data Memory
指令说明	将指定数据存储器的低 4 位和高 4 位互相交换。
功能表示	$[m].3 \sim [m].0 \leftrightarrow [m].7 \sim [m].4$
影响标志位	无
SWAPA [m]	Swap nibbles of Data Memory with result in ACC
指令说明	将指定数据存储器的低 4 位与高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。
功能表示	$ACC.3 \sim ACC.0 \leftarrow [m].7 \sim [m].4$ $ACC.7 \sim ACC.4 \leftarrow [m].3 \sim [m].0$
影响标志位	无

SZ [m]	Skip if Data Memory is 0
指令说明	判断指定数据存储器的内容是否为 0，若为 0，则程序跳下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m]=0，跳过下一条指令执行
影响标志位	无
SZA [m]	Skip if Data Memory is 0 with data movement to ACC
指令说明	将指定数据存储器内容复制到累加器，并判断指定数据存储器的内容是否为 0，若为 0 则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	ACC ← [m]，如果 [m]=0，跳过下一条指令执行
影响标志位	无
SZ [m].i	Skip if bit i of Data Memory is 0
指令说明	判断指定数据存储器的第 i 位是否为 0，若为 0，则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i=0，跳过下一条指令执行
影响标志位	无
TABRD [m]	Read table (specific page) to TBLH and Data Memory
指令说明	将表格指针对 TBHP 和 TBLP 所指的程序代码低字节 (指定页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
TABRDC [m]	Read table (current page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (当前页) 移至指定的数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无

TABRDL [m]	Read table (last page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (最后一页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	$[m] \leftarrow \text{程序代码 (低字节)}$ $TBLH \leftarrow \text{程序代码 (高字节)}$
影响标志位	无
XOR A, [m]	Logical XOR Data Memory to ACC
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "XOR" } [m]$
影响标志位	Z
XORM A, [m]	Logical XOR ACC to Data Memory
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "XOR" } [m]$
影响标志位	Z
XOR A, x	Logical XOR immediate data to ACC
指令说明	将累加器的数据与立即数逻辑异或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "XOR" } x$
影响标志位	Z

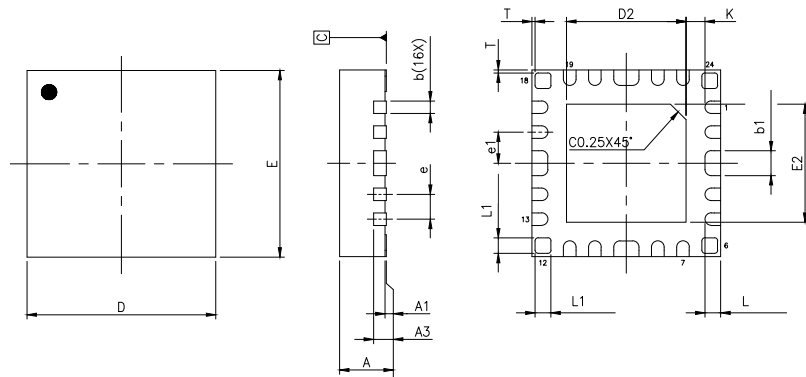
封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](#) 以获取最新版本的[封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

SAW Type 24-pin QFN (3mm×3mm×0.55mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.020	0.022	0.024
A1	0.000	0.001	0.002
A3	—	0.006 BSC	—
b	0.006	0.008	0.010
b1	0.014	0.016	0.018
D	—	0.118 BSC	—
E	—	0.118 BSC	—
e	—	0.016 BSC	—
e1	—	0.020 BSC	—
D2	0.073	0.075	0.077
E2	0.073	0.075	0.077
L	0.006	0.010	0.014
L1	0.008	0.010	0.012
K	0.008	—	—

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	—	0.150 BSC	—
b	0.15	0.20	0.25
b1	0.35	0.40	0.45
D	—	3.00 BSC	—
E	—	3.00 BSC	—
e	—	0.40 BSC	—
e1	—	0.50 BSC	—
D2	1.85	1.90	1.95
E2	1.85	1.90	1.95
L	0.15	0.25	0.35
L1	0.20	0.25	0.30
K	0.20	—	—

Copyright© 2019 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时相信是正确的，然而 **Holtek** 对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，**Holtek** 不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。**Holtek** 产品不授权用于救生、维生从机或系统中做为关键从机。**Holtek** 拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com/zh/>.